Schlussbericht

der Forschungsstelle(n)

Nr. 1, Fraunhofer Institut für Siliziumtechnologie ISIT

zu dem über die



im Rahmen des Programms zur Förderung der industriellen Gemeinschaftsforschung und -entwicklung (IGF)

> vom Bundesministerium für Wirtschaft und Technologie aufgrund eines Beschlusses des Deutschen Bundestages

> > geförderten Vorhaben 15.535 N

Lötwärmebeständigkeit und Zuverlässigkeit neuer Konstruktionen im manuellen Reparaturprozess bleifreier elektronischer Baugruppen

(Bewilligungszeitraum: 01.02.2008 - 31.07.2010)

der AiF-Forschungsvereinigung

Schweißen und verwandte Verfahren e.V. des DVS

Itzehoe, 28.01.2011 Ort, Datum

He Schimans

Name und Unterschrift des/der Projektleiter(s) an der/den Forschungsstelle(n)

Gefördert durch:



Bundesministerium für Wirtschaft und Technologie

aufgrund eines Beschlusses des Deutschen Bundestages

Zusammenfassung

Im Rahmen des Forschungsvorhabens wurden in enger Abstimmung mit den Firmen des beteiligten PA 10 verschiedene Leiterplattenvarianten aus FR4 mit SMD- und THT-Komponenten aufgebaut. Der mögliche Einfluss unterschiedlicher manueller Lötwerkzeuge auf die Lötstellen wurde untersucht. Prozessgrenzen für Temperatur und Lötzeiten im manuellen (Reparatur-)Lötprozess wurden an den Aufbauten ermittelt. Diese dienten als Grundlage für die Definition der Belastungsmatrix. Nach erfolgter manueller Lötwärmebelastung durchliefen die Baugruppen eine definierte Zuverlässigkeitsbelastung. Die Baugruppen wurden mit optischen und metallografischen Analysemethoden zu verschiedenen Zeitpunkten untersucht.

Das Ergebnis des Forschungsvorhabens ist die Herausarbeitung eines sicheren Prozessfensters für den manuellen bleifreien Löt- bzw. Reparaturprozess. Ausgehend von einer Lötspitzentemperatur von 350°C ist für den manuellen Lötprozess ein sicheres Prozessfenster für übliche Lötprozesszeiten (bis zu 3 schmelzflüssigen Zustand) nachgewiesen Sekunden im worden. Höhere Lötspitzentemperaturen und Prozesszeiten oberhalb von 10 Sekunden können, insbesondere bei temperaturempfindlichen Materialien, Schäden zu im Leiterplattenlaminat führen. Diese sind im Anfangsstadium äußerlich nicht sichtbar und daher besonders gefährlich.

Die Zuverlässigkeitsuntersuchung (Temperaturwechselbelastung -40°C/+125°C) hat keine signifikante zusätzliche Schädigung der mit manueller Lötwärme belasteten Lötstellen im Vergleich zu unbelasteten Lötstellen aufgezeigt. Eine umfangreiche bebilderte Dokumentation mit Darstellung des Ursache-Wirkungsprinzips ist entstanden.

Insbesondere KMU können diese Ergebnisse nutzen, um ihre manuellen Lötarbeiten und Reparaturprozesse sicherer und damit die nachgearbeitete Baugruppe in ihrer Funktion zuverlässiger zu gestalten. Durch Kenntnis der Schädigungsmechanismen und Nutzung der entstandenen Dokumentation können Schulungsmaßnahmen effizienter gestaltet werden.

Auf Basis dieser Ergebnisse ist es möglich, den schwer beherrschbaren manuellen Lötprozess, der bisher stark vom jeweiligen Anwender abhängig ist, prozesssicherer und damit reproduzierbarer zu gestalten. Hier ist jedoch eine Verbreitung der Informationen in die Elektronikindustrie unbedingt notwendig. Dies kann z.B. durch die DVS AG V 6.3 "Ausbildung Weichlöten in der Elektronikfertigung" im Rahmen der DVS-zertifizierten Ausbildung erfolgen.

Das Ziel des Vorhabens wurde erreicht.

Das IGF-Vorhaben Nr.: 15.535 N / DVS-Nr.: 07.057 der Forschungsvereinigung, Forschungsvereinigung Schweißen und verwandte Verfahren e.V. des DVS, Aachener Str. 172, 40223 Düsseldorf, wurde über die AiF im Rahmen des Programms zur Förderung der industriellen Gemeinschaftsforschung und -entwicklung(IGF) vom Bundesministerium für Wirtschaft und Technologie aufgrund eines Beschlusses des Deutschen Bundestages gefördert.

1.	Einleitung	3
1.1	Ausgangssituation	3
1.2	Anlass für den Forschungsantrag	3
1.3	Stand der Forschung	4
1.4	Aufgabenstellung	5
2.	Forschungsziel und Lösungsweg	5
2.1	Angestrebte wissenschaftlich-technische Ergebnisse	5
2.2	Angestrebte wirtschaftliche Ergebnisse	5
2.3	Innovativer Beitrag	5
2.4	Lösungsweg zur Erreichung des Forschungsziels	6
3.	Durchführung und Ergebnisse	7
3.1	Qualifizierung von manuellen Lötstationen	7
3.2	Definition des Testvehikels	9
3.3	Systemauswahl und Baugruppenfertigung	19
3.4	Ermittlung des Prozessfensters für den manuellen Lötprozess	20
3.5	Definition und Durchführung der manuellen Lötwärmebelastung	36
3.6	Zuverlässigkeitsbewertung	42
	Optische Inspektion	42
	Querschliffanalyse	44
	THT-Komponenten	44
	Stiftleiste SLY24Z	44
	AmS (Anschlussstück mit Schraube)	47
	BNC-Adapter	49
	AlSi Stiftkontakt	49
	St GC 047	50
	Flanschdose	51
	PGA	51

	Sub-D-Stecker St HDF 15	52
	Anschlussstück (AS)	53
	DK3,5mm / DK2,5mm / DK 1,5mm	53
	SMD-Komponenten	55
	RC 0402 / 0603 / 0805 / 1206	55
	TQFP144	64
	SMD-LED (Bauform PLCC2)	64
	Drossel	65
	SME-10mm	67
	Oszillator	69
	Speicherdrossel	72
3.7	Innenlagen-Spannungsfestigkeit	74
3.8	Zuverlässigkeit von Kupferhülsen	75
3.9	SIR-Test	81
3.10	Thermische Simulation des manuellen Lötprozesses	83
	Modellbetrachtung der Lötspitze als Wärmequelle	83
	Modellbetrachtung der Lötstelle als Wärmesenke	85
	Wärmesenke Leiterplatte	86
	Wärmesenke Bauteil	87
	Erwärmen und Aufschmelzen von Lot	88
	Handlöten - Zusammenführen von Wärmequelle und Wärmesenke	89
	Vergleichende Messungen	90
4.	Diskussion und Bewertung der Ergebnisse	93
5.	Umsetzung der Ergebnisse in die Industrie, Ergebnistransfer	96
6.	Zusammenfassung und Ausblick	98
7.	Literaturverzeichnis	99
8.	Anhang (Anwender-Handbuch, Workmanship)	100

1. <u>Einleitung</u>

1.1 Ausgangssituation

Keiner will es müssen, jeder muss es können: Das Thema ist Reparatur von Lötstellen im Fertigungsablauf elektronischer Baugruppen. Benetzung von Lötoberflächen und Ausbildung des Lotmeniskus sind nur indirekt beeinflussbare Prozesse im Lötvorgang. Diese Prozesse hängen von der Lötbarkeit der Fügeteile und dem Design der Anschlussflächen sowie der Positionierung von Lotpaste, Flussmittel und Bauelement ab. Die Lötbarkeit wiederum setzt sich aus den drei Anteilen Benetzbarkeit, Lötwärmebedarf und Lötwärmebeständigkeit zusammen. Direkten Einfluss auf die Benetzbarkeit haben die Temperatur und die Aktivität des Flussmittels, indirekten Einfluss damit auch die Zeit und die Atmosphäre, insbesondere die Sauerstoffkonzentration. Im Lötprozess können also nur die Randbedingungen eingestellt werden; der Vorgang der Lötstellenbildung durch Aufschmelzen, Benetzen, Lötspalt bzw. Hohlkehle füllen und abschließend Erstarren erfolgt mittels physikalischer Triebkräfte wie Wärmefluss in Richtung des thermischen Gleichgewichts, Verringerung der Oberflächenspannung, Kapillarkräfte, Bildung intermetallischer Phasen /1/.

Der technische Prozess der Elektronikfertigung ist mit industrieüblichen Toleranzen behaftet. Dies betrifft sowohl die Materialeigenschaften, als auch Positionierung im Lotpastendruck und in der Bestückung von Bauelementen. Auch Lagerbedingungen (in deren Verlauf z. B. die Benetzbarkeit von Oberflächen degradiert) variieren stark in den Punkten Umgebungsbedingungen und Lagerdauer. Problematisch hinsichtlich der Lötsicherheit ist vor allem die heute übliche Verwendung mild aktivierter Flussmittel im "no-clean" Fertigungsprozess, d. h. einem Prozessablauf, in dem Flussmittelrückstände ohne Gefahr von Korrosion auf den Baugruppen verbleiben können. Weiterhin problematisch ist die Verwendung von "Fine Pitch" Bauelementen, d. h. ein Anschlussraster von 0,5 mm, teils sogar noch darunter /2/, und darüber hinaus der Einsatz von Bauelementen mit verdeckten Lötstellen, nämlich BGA und F-BGA (Ball Grid Array bzw. Fine Pitch BGA, letzteres mit einem Rastermaß unter 1 mm, bis hinab zu 0,4 mm) /3, 4/.

Hier wird in einem engen Prozessfenster gefertigt, und Lötfehler sind in einer Rate zwischen 20 und 200 dpmo (defects per million opportunities) an der Tagesordnung. Diese Lötfehler sind frühzeitig zu eliminieren, deshalb sind Inspektion und manuelle Nacharbeit ein integrierter Schritt in der Serienfertigung. Nichtsdestotrotz ist dies alles Stand der Technik und aufgrund der Forderung nach weiterer Miniaturisierung für geringeren Platzbedarf und kürzere Signallaufwege unabdingbar. Stand der Reparaturtechnologie ist aber leider eine Fertigungsstrategie, in der die Bearbeitungsparameter häufig nur unzureichend ausgearbeitet, beschrieben und kontrolliert werden /5/. Selbst anerkannte Reparaturstandards geben keine Hinweise auf Prozesstemperaturen oder –zeiten sowie Anzahl zulässiger Reparaturprozesse /6/.

1.2 Anlass für den Forschungsantrag

Das ohnehin enge Prozessfenster ist durch den Ersatz der bleihaltigen Weichlote durch bleifreie Legierungen noch einmal eingeschränkt. Grund sind die höheren Verarbeitungstemperaturen der Ersatzlegierungen auf der Basis Zinn-Silber-Kupfer, deren Schmelztemperatur ca. 40°C über der eutektischen Temperatur der Zinn-Blei (-Silber) Legierungen liegt. Das bedeutet höhere Anforderungen an die Wirksamkeit der Flussmittel, aber auch eine geringere Möglichkeit der Temperaturüberhöhung (zur sicheren Erreichung der Löt-

temperatur), aufgrund der möglichen thermischen Überlastung der Bauelemente und Leiterplatten. Drei Aspekte geben hier Anlass für den Forschungsbedarf:

- ist während der Umstellung von bleihaltig auf bleifrei mit einer höheren Fehlerrate im Lötprozess (Erstlötung) zu rechnen, weil die Lötbedingungen unter Anwendung bleifreier Sn-Ag-Cu-Lote erschwert werden; daraus resultiert eine zunehmende Relevanz der Reparatur für die Gesamtausbeute funktionierender Baugruppen.
- 2. wird die Reparatur unter Verwendung bleifreier Lote ebenfalls eine höhere thermische Belastung der Bauelemente und Leiterplatten (Mehrlagenschaltungen!) nach sich ziehen, so dass dieser Fertigungsschritt zunächst im Ablauf und dann in seiner Auswirkung auf die Fertigungsqualität genau zu dokumentieren und im Sinne einer zu erstellenden Vorschrift/Arbeitsanweisung zu beschreiben ist.
- 3. sind bislang nur rudimentäre Informationen zum Einfluss der Reparaturen auf die Zuverlässigkeit der ausgelieferten Baugruppen bekannt (verringerte MTBF durch Nacharbeit). Der Einfluss auf die Zuverlässigkeit ist durch den erneuten schlecht nachvollziehbaren (weil manuell durchgeführten) Wärmeeintrag in die Baugruppe bedingt; bei manuell mittels Lötspitzen ausgeführter Reparatur sind Größe und Temperatur der Lötspitze, ausgeübter Druck, Lötzeit, Flussmittelauftrag sowie die Anzahl durchgeführter Reparaturversuche überwiegend "gefühlte" Parameter. Abweichend vom Idealverlauf ausgeführte Reparaturen beeinträchtigen nicht nur die direkte Lötstellenqualität, sondern auch die umgebenden Bauelemente und die Leiterplatte.

1.3 Stand der Forschung

Im Schlussbericht zum Projekt IDEALS wurde als Ergebnis der Untersuchungen "manuelles Löten/Reparatur" lediglich angemerkt, dass es "keine besonderen Probleme" mit der diesbezüglichen Fertigung bleifreier Lötverbindungen gab. Einzelheiten, Verfahrensparameter, oder Zuverlässigkeitskennwerte wurden nicht genannt. In einer Untersuchung der Firma Motorola wurde gezeigt, dass "schlecht ausgeführtes Rework" an BGA-Lötverbindungen zu einer merklichen Beeinträchtigung der Lebensdauer im Temperaturzykeltest führt; "gut ausgeführtes Rework" ergibt dagegen eine Lebensdauer, die derjenigen aus dem Serienprozess in nichts nachsteht (siehe Bilder 1, 2) /7/. Untersuchungen zum Thema Zuverlässigkeit manueller Reparaturprozesse sind derzeit nicht vorhanden.



1.4 Aufgabenstellung

Aufgabe ist die Bereitstellung aufgearbeiteter Daten zum abgesicherten Prozessfenster für manuelle Reparatur und Nacharbeit an elektronischen Baugruppen für den industriellen Anwender; die Absicherung mittels Zuverlässigkeitsuntersuchungen; die Aufarbeitung in Form von Bereitstellung von Informationen zum Schädigungspotential in Form von Gutund Schlechtmustern, die für Schulungszwecke geeignet sind und als Arbeitsanweisungen in Form von Bild- und Text-Katalogen als Workmanship Standards erstellt werden.

2. Forschungsziel und Lösungsweg

2.1 Angestrebte wissenschaftlich-technische Ergebnisse

Das Ziel des Projektes ist die Erfassung von Zeit- und Temperaturverläufen beim Handlöten. Der Einfluss der Handhabungs- und Werkzeugparameter sowie des Leiterplattenaufbaus auf den Wärmeeintrag, die Wärmeableitung und das Schädigungspotential werden erfasst und simulationstechnisch beschrieben. Auf Basis der Balance von Lötwärmebedarf und Lötwärmebeständigkeit sollen die Grenzen der Prozessfenster in Zeit und Temperatur unter Einbeziehung des Wärmeübergangs vom Lötwerkzeug bzw. Wärmeträger-Medium in die Fügestelle und -teile hinein ermittelt werden; die Grenzkriterien sind dabei zum einen direkte visuelle Schädigungen, zum anderen Auswirkungen auf die Zuverlässigkeit unter Temperaturzykelbeanspruchung. Zu unterscheiden ist hierbei noch die unterschiedliche Empfindlichkeit der Kupferhülsen (schnelle Temperaturzyklen sind ebenso kritisch wie langsame, entscheidend ist die Amplitude) und der Lötstellen (langsame Temperaturzyklen sind kritischer als schnelle). Im Ergebnis ist festzuhalten, welche Schwachstellen im Gesamtsystem elektronische Baugruppe unter welcher Vorbehandlung das stärkste Schädigungspotential haben, und wie Reparaturverfahren und Methodik zur größtmöglichen Schonung auszulegen sind.

2.2 Angestrebte wirtschaftliche Ergebnisse

Ein verfahrenstechnisch besser beschriebener Reparaturprozess ergibt eine höhere Lötsicherheit bei verringertem Schädigungspotential. Dem Fertigungspersonal werden Ursache-Wirkprinzipien vermittelt, so dass die Auswahl der geeigneten Verfahren und Werkzeuge zu verringerten Reparatur-Folgeschäden führt. Dies ist vor allem deshalb förderlich, weil üblicherweise keine Informationen zur Betriebszuverlässigkeit vorliegen, die in diesem Projekt jedoch in die Beurteilung eingeschlossen wird. Dadurch werden das Image und der wirtschaftliche Erfolg der Reparatur als prozessintegrierter beherrschter Schritt angehoben.

2.3 Innovativer Beitrag

Die Innovation liegt in der exakten Dokumentation des Reparaturprozesses sowohl messtechnisch als auch mittels Rechenmodellen. Für den Serienprozess geeignete Temperaturfühler und Datalogger dienen der Abstützung und Verifikation des Rechenmodells. Diese Grundlagen werden durch die Aufnahme der flächenhaften Temperaturverteilung, der Wärme-Einbringung und -Ableitung durch thermographische Aufnahmen unterstützt. In dieser Tiefe wurden bislang die als einfach betrachteten, weil manuell durchgeführten Reparaturarbeiten kaum untersucht, vor allem nicht mit bleifreien Loten.

Des Weiteren wurden bisher keine systematischen Untersuchungen zur Zuverlässigkeit von mit manueller Lötwärme belasteten Baugruppen durchgeführt. Da aber bekannt ist, dass diese manuellen Prozesse unbeherrschbarer und schwer reproduzierbarer als automatisch Lötprozesse sind, ist eine Information über das mögliche Schädigungspotential und Prozessgrenzen von hoher Bedeutung für die Zuverlässigkeit von elektronischen Produkten.

2.4 Lösungsweg zur Erreichung des Forschungsziels

Das Forschungsvorhaben wurde vom Fraunhofer ISIT bearbeitet. Enge Zusammenarbeit mit dem Projektbegleitenden Ausschuss (PA) lieferte hierbei wertvollen Input, sowohl technologisch als auch unterstützend durch Beistellung von Material, Personal und Dienstleistungen.

Folgende Teilaufgaben wurden bearbeitet:

- Qualifizierung von manuellen Lötstationen
- Definition des Testvehikels
- Systemauswahl und Baugruppenfertigung
- Ermittlung des Prozessfensters für den manuellen Lötprozess
- Definition und Durchführung der manuellen Lötwärmebelastung
- Zuverlässigkeitsbewertung
- Innenlagen-Spannungsfestigkeit
- Belastung von Hülsen
- SIR-Test
- Thermische Simulation des manuellen Lötprozesses

3. <u>Durchführung und Ergebnisse</u>

3.1 Qualifizierung von manuellen Lötstationen

Zu Beginn des Projekts wurden auf einer Sitzung mit dem PA die für die Durchführung in Frage kommenden Lötstationen festgelegt. Da in den Firmen aus dem PA vermehrt manuelle Lötsysteme der Firmen ERSA, JBC und Metcal/OKI im Einsatz sind, wurde beschlossen Geräte dieser Hersteller zu qualifizieren. Ziel der Qualifizierung war es, zu untersuchen, ob sich die Systeme hinsichtlich ihres Wärmeeintrages in die Lötstelle unterscheiden.

Hierzu muss zuerst ein geeignetes Prüfverfahren definiert werden. Bei gleichen äußeren Umständen ist die Wärmeleistung der Lötspitzen, die diese während des Lötprozesses auf die Lötstelle (und Leiterplattenumgebung übertragen) ein geeignetes Prüfkriterium, um verschiedene Systeme miteinander zu vergleichen.

Folgende Messverfahren wurden durchgeführt:

- Messung mit Lötspitzentemperaturmessgerät
- Messung mit freistehendem Thermoelement
- Messung auf ISIT Handlöt-Trainingsboard
- Leistungsmessung mit standardisiertem Gerät

Üblicherweise wird zur Bestimmung der Lötspitzentemperatur in der Industrie ein spezielles, handelsübliches Lötspitzentemperaturmessgerät eingesetzt, um die Lötspitzentemperatur zu erfassen. Hierbei ist jedoch mit größter Sorgfalt zu arbeiten. Die Lötspitze muss vor der Messung gereinigt und mit Lot benetzt werden. Dann muss ein Kontakt zu einer Messbrücke, die aus sich kreuzenden dünnen Drähten besteht, hergestellt werden. Dabei wird die Spitzentemperatur gemessen. Diese Messung ist jedoch stark von äußeren Faktoren abhängig. Oxidschichten können den thermischen Kontakt behindern. Diese entstehen unter Luftatmosphäre innerhalb von Sekunden. Insbesondere bei kleinen konischen Lötspitzen ist es schwer, genau mit der Spitze den Kreuzungspunkt zu treffen. Der Kontaktwinkel zwischen Lötspitze und Messbrücke beeinflusst den Wärmeübergang, ebenso wie der mechanische Druck, mit dem die Lötspitze auf die Messbrücke gehalten wird. Da die Messung mehrere Sekunden dauert, ist eine konstante Messposition nur schwer aufrecht zu erhalten. Alle diese Faktoren führen dazu, dass die Messung stark Anwenderabhängig ist. Somit ist ein objektiver Vergleich verschiedener Lötspitzen mit diesem Verfahren nicht möglich.

Die Messung mit einem kalibrierten freistehenden NiCr-Ni-Thermoelement (Typ K) hat ebenfalls keine reproduzierbaren Ergebnisse geliefert.

Eine weitere Methode war die Messung der Lötstellentemperatur mit Hilfe eines in eine Lötstelle eingebrachten Thermoelements, siehe Bild 3. Anschließend wurde die Lötstelle mit unterschiedlichen Lötspitzen erwärmt und der Temperaturverlauf gemessen. Die gemessene Endtemperatur ist ein Maß für die Wärmemenge, die eingebracht wird. Diese Methode zeigt vergleichbare Ergebnisse der unterschiedlichen Systeme, ist aber in der Praxis ebenfalls ungeeignet, da auch hier Probleme wie z.B. Oxidation zu unregelmäßigen Ergebnissen führen können.



Bild 3: Messaufbau Thermoelement in Lötstelle

Das Verfahren der Leistungsmessung mit einem standardisierten Gerät liefert die am besten reproduzierbaren Ergebnisse. Verwendet wurde ein "Soldering/Desoldering Iron Heat Recovery Performance Tester" der Firma ERSA. 10 definierte Lottöpfchen werden nacheinander aufgeschmolzen und die Zeitdauer für alle Aufschmelzvorgänge ermittelt. Die Messungen wurden mit verschiedenen Lötsystemen ähnlicher Leistungsaufnahme (50...68W laut Typenschild) und unterschiedlichen Lötspitzen durchgeführt. Hierbei wurden die Messungen mehrfach wiederholt, um statistisch gesicherte Ergebnisse zu erhalten. Im Bild 4 sind die benötigten Zeiten zum Aufschmelzen von 10 Lotdepots in Abhängigkeit der Lötspitzengeometrie an jeweils einer konischen und einer meißelförmigen Lötspitze drei verschiedener Lötsysteme dargestellt.

Die übertragene Wärmeleistung der untersuchten Lötsysteme hängt im Wesentlichen von der Lötspitzengeometrie ab. Unterschiede im Kurvenverlauf ergeben sich durch geringe Leistungsunterschiede und leicht unterschiedliche Lötspitzengeometrien der verschiedenen Hersteller zueinander.



Bild 4: benötigte Zeiten zum Aufschmelzen von 10 Lotdepots in Abhängigkeit der Lötspitzengeometrie

Somit ist die Voraussetzung, dass die Ergebnisse der Untersuchung der Lötwärmebeständigkeit und Zuverlässigkeit im manuellen Reparaturprozess unabhängig von den in diesem Projekt eingesetzten Lötsystemen sind, gegeben.

3.2 Definition des Testvehikels

In enger Abstimmung mit dem PA wurde die Testbaugruppe definiert. Es wurden 10 verschiedene Leiterplattenvarianten aus dem Basismaterial FR4 aufgebaut, siehe Tabelle 1.

LP-Variante Ifd. Nr.	Lagenanzahl	Material (FR4) Tg Glasübergangspunkt [℃] HarzsystemDicy hal.freihalogenfrei ggefüllt	Basis-Cu-Stärke [µm] außen/innen	Oberfläche	Basismaterial- Hersteller
1	2	Tg135, Dicy	18/-	chem Sn	А
2	2	Tg135 (110-150*), Dicy	18/-	chem Sn	В
3	6	Tg150, Dicy	18/35	chem Sn	С
4	6	Tg150, Dicy, g	18/35	chem Sn	А
5	6	Tg150, Dicy	35/70	chem Sn	A
6	6	Tg150, Dicy	35/70	chem Sn	С
7	12	Tg150, Dicy	18/35	chem Sn	С
8	12	Tg150, Dicy, g	18/35	chem Sn	А
9	12	Tg150, Dicy, hal.frei, g	18/70	NiAu	В
10	12	Tg150, Dicy, hal.frei	35/70	chem Sn	D

Tabelle 1: Leiterplattenvarianten, Tg nach Angabe des Leiterplattenherstellers * Angabe nach Herstellerdatenblatt

Das Ziel ist hierbei, sowohl unterschiedliche Lagenaufbauten (2, 6, 12 Lagen) zu realisieren, als auch die Kupferstärke zu variieren (35µm und 70µm Basiskupferstärke) und verschiedene Basismaterialien zu verwenden. Somit wurde eine für die Anwender aus dem PA repräsentative Auswahl von Leiterplattenvarianten für die Untersuchungen bereitgestellt. Die Leiterplatten (Größe: 200mm x 140mm) wurden von Mitgliedern aus dem PA hergestellt, die diese zu Vorzugskonditionen angefertigt haben. Im Laufe des Projekts sind Laminatmaterialien abgekündigt worden, so dass die Varianten 3, 5, 6 und 7 zwar aufgebaut und bestückt, aber nicht weiter qualifiziert wurden.

Die Varianten 1-8 sind 1,5mm stark, die 12-Lagen Aufbauten mit 70µm Basiskupfer (Varianten 9, 10) 2,5mm. Die Bilder 5 bis 8 zeigen den Aufbau der Leiterplattenvarianten 4, 8, 9 und 10.

Das Leiterplattenlayout ist in den Bildern 9a-f dargestellt, wobei die Bilder 9a und 9b Top und Bot-Lage zeigen.

Die 6- und 12-lagen Varianten sind so ausgeführt, dass die Lagen 2 und 5 (11) als vollflächige Versorgungslagen dienen, Bild 9c. Die Lagen 5 und 8 sind aufgerastert, so dass eine ca. 25%ige Kupferbelegung entsteht, siehe Bild 9d. Die Lagen 3 und 4 bei der 6lagen Variante bzw. 3+4, 6+7 sowie 9+10 bei der 12-Lagen Variante sind als zueinander orthogonale Signallagen ausgelegt, siehe auch Bilder 9e, f.



Bild 5: Aufbauvariante 4





```
Z-Aufbau: 122607C3 , Dicke: 2,476mm +/-0,2mm
```

	CU	9µ
	Prepreg 2x 1080	126µ
	CU	70µ
	FR4 Kern	150µ
	CU	70µ
	Prepreg 3x 1080	189µ
	CU	70µ
	FR4 Kern	150µ
	CU	70µ
	Prepreg 3x 1080	189µ
	CU	70µ
	FR4 Kern	150µ
	CU	70µ
	Prepreg 3x 1080	189µ
	CU	70µ
	FR4 Kern	150µ
	CU	70µ
	Prepreg 3x 1080	189µ
	cu	70µ
	FR4 Kern	150µ
	CU	70µ
	Prepreg 2x 1080	126µ
	CU	9µ
		,

Bild 7: Aufbauvariante 9



Bild 8: Aufbauvariante 10



Bild 9a: Testboardlayout, Top



Bild 9b: Testboardlayout, Bot







Bild 9d: Testboardlayout, Lage 8



Bild 9e: Testboardlayout, Lage 3



Bild 9f: Testboardlayout, Lage 4

Variiert wurde hier insbesondere bei den Stiftleisten SLY24Z (1...5) die thermische Anbindung. Das Bild 10 zeigt die Anbindungsvarianten Wärmesenke (WS) und Wärmefalle (WF) auf der Wellenlötseite, Bild 11 die Anbindungsvariante Wärmefalle an die Innenlagen.



Bild 10: Wärmesenke und Wärmefalle auf Layer 6 bzw. 12

Bild 11: Wärmefalle (WF) auf den Innenlagen

H M M M M M M

Die Tabellen 2 – 4 zeigen die jeweilige Lagenanbindung der einzelnen Pins aller Stiftleisten (lfd. Nr. 1 – 5), sortiert nach 2-, 6- und 12-Lagen Aufbauten. Dargestellt ist die Leiterbahnbreite bzw. die Anbindung über eine Wärmefalle (Leiterbahnbreite 4x 350µm) oder eine direkte vollflächige Anbindung als Wärmesenke.

Eine Nummerierung der Stiftleisten und Pins ist im Bild 12 dargestellt.

Lay	er
1	2
-	-
-	-
0,2	-
1,2	-
0,2	-
1,2	-
-	-
0,61	-
-	WS
-	WF
0,2	WS
0,41	WF
0,2	-
0,41	-
0,2	1,2
0,41	0,2
0,41	0,12
	Lay 1 0,2 1,2 0,2 1,2 0,2 1,2 - 0,61 - 0,61 - 0,2 0,41 0,2 0,41 0,2 0,41 0,2 0,41 0,2 0,41 0,2 0,41 0,2 0,41 0,2 0,41 0,2 0,41 0,2 0,41 0,2 0,41 0,2 0,41 0,2 0,41 0,2 0,41 0,4 0,4 0,4 0,4 0,4 0,4 0,4 0,4 0,4 0,4

Tabelle 2: Anbindung Stiftleisten SLY24Z im 2-Lagen-Aufbau

WF ... Wärmefalle: Leiterbahnbreite 4x 350µm

WS ... Wärmesenke: direkte vollflächige Anbindung



Bild 12: Stiftleistennummerierung

Г

Stiftleiste Nr. Pin						
	1	2	3	4	5	6
1 [mm]	-	-	-	-	-	-
2a Pin 1-4 [mm]	-	WF	-	-	-	-
2a Pin 5-12 [mm]	-	WF	-	0,2	-	-
2b Pin 1-6 [mm]	0,2	WF	-	-	-	-
2b Pin 7-12 [mm]	1,2	WF	-	-	-	-
3a Pin 1-6 [mm]	0,2	-	-	-	WF	-
3a Pin 7-12 [mm]	1,2	-	-	-	WF	-
3b Pin1 [mm]	-	-	-	-	WF	-
3b Pin 2-7 [mm]	-	-	0,2	-	WF	-
3b Pin 8 [mm]	0,61	-	0,2	-	WF	-
3b Pin 9 [mm]	0,61	-	-	-	WF	-
3b Pin 10-12 [mm]	-	-	-	-	WF	-
4a Pin 1-6 [mm]	-	-	-	0,2	-	WS
4a Pin 7-8 [mm]	-	-	-	0,2	-	WF
4a Pin 9-12 [mm]	-	-	-	-	-	WF
4b Pin 1-6 [mm]	0,2 an WS	-	-	-	-	WS
4b Pin 7-12 [mm]	0,41an WS	-	-	-	-	WF
5a Pin 1-6 [mm]	0,2 an WS	-	-	-	-	-
5a Pin 7-12 [mm]	0,41an WS	-	-	-	-	-
5b Pin 1-6 [mm]	0,2	-	-	-	-	1,2
5b Pin 7-8 [mm]	0,41	-	-	-	-	0,2
5b Pin 9-12 [mm]	0,41	-	-	-	-	0,12

Tabelle 3: Anbindung Stiftleisten SLY24Z im 6-Lagen-Aufbau

WF ... Wärmefalle: Leiterbahnbreite 4x 350µm WS ... Wärmesenke: direkte vollflächige Anbindung

Stiftleiste Nr. Pin	Layer											
	1	2	3	4	5	6	7	8	9	10	11	12
1 [mm]	-	-	-	-	-	-	-	-	-	-	-	-
2a Pin 1-4 [mm]	-	WF	-	-	-	-	-	-	-	-	-	-
2a Pin 5-12 [mm]	-	WF	-	0,2	-	-	-	-	-	-	-	-
2b Pin 1-6 [mm]	0,2	WF	-	-	-	-	-	-	-	-	-	-
2b Pin 7-12 [mm]	1,2	WF	-	-	-	-	-	-	-	-	-	-
3a Pin 1-6 [mm]	0,2	-	-	-	-	-	-	-	-	-	WF	-
3a Pin 7-12 [mm]	1,2	-	-	-	-	-	-	-	-	-	WF	-
3b Pin1 [mm]	-	-	-	-	-	-	-	-		-	WF	-
3b Pin 2-7 [mm]	-	-	0,2	-	-	0,2	-	-	0,2	-	WF	-
3b Pin 8 [mm]	0,61	-	0,2	-	-	0,2	-	-	0,2	-	WF	-
3b Pin 9 [mm]	0,61	-	-	-	-	-	-	-	-	-	WF	-
3b Pin 10-12 [mm]	-	-	-	-	-	-	-	-	-	-	WF	-
4a Pin 1-6 [mm]	-	-	-	0,2	-	-	0,2	-	-	0,2	-	WS
4a Pin 7-8 [mm]	-	-	-	0,2	-	-	0,2	-	-	0,2	-	WS
4a Pin 9-12 [mm]	-	-	-	-	-	-	-	-	-	-	-	WF
4b Pin 1-6 [mm]	0,2 an WS	-	-	-	-	-	-	-	-	-	-	WS
4b Pin 7-12 [mm]	0,41an WS	-	-	-	-	-	-	-	-	-	-	WF
5a Pin 1-6 [mm]	0,2 an WS	-	-	-	-	-	-	-	-	-	-	-
5a Pin 7-12 [mm]	0,41an WS	-	-	-	-	-	-	-	-	-	-	-
5b Pin 1-6 [mm]	0,2	-	-	-	-	-	-	-	-	-	-	1,2
5b Pin 7-8 [mm]	0,41	-	-	-	-	-	-	-	-	-	-	0,2
5b Pin 9-12 [mm]	0,41	-	-	-	-	-	-	-	-	-	-	0,12

Tabelle 4: Anbindung Stiftleisten SLY24Z im 12-Lagen-Aufbau

WF ... Wärmefalle: Leiterbahnbreite 4x 350µm

WS ... Wärmesenke: direkte vollflächige Anbindung

Die Bestückung sollte typische SMD-und THT-Komponenten enthalten sowie Komponenten, die bei Anwendern potentiell zu Lötproblemen führen können. Auf Wunsch der PA-Mitglieder wurden die folgenden Komponenten verwendet:

R/C Baugröße: 0402 / 0603 / 0805 / 1206, Dil20, P5KS-40, SO20, SMD-LED, PLCC68, TQFP144, Stiftleiste SLY24Z, Minimelf, SOT23, D2PAK, AmS (Anschlussstück mit Schraube), SvB (Stromversorgungsbuchse), SME-10mm, Oscillator, Sub-D-Stecker ST HDF15, Stiftkontakt, Flanschdose, IRF6613, Speicherdrossel, Drossel, STGC047, PGA-Sockel, BNC-Adapter.

Unterstützung durch den PA erfolgte hier durch Komponentenbeistellung. Bild 13a-e zeigt verschiedene untersuchte Komponenten.



Bild 13a: Stiftleiste SLY24Z, D2PAK



Bild 13b: Speicherdrossel, ST HDF 15, SMD-LED, R1206, C1206 (unten)



Bild 13c: Flanschdose, AmS (Anschlussstück mit Schraube)



Bild 13d: BNC-Adapter, Drossel, AS (Anschlussstück)



Bild 13e: Drossel, IRF 6613, Oscillator, SME-10mm, SOT23, Minimelf, STGC047

3.3 Systemauswahl und Baugruppenfertigung

Der Aufbau der Testbaugruppen erfolgt durch 2maligen Reflow- und 1maligen Wellenlötprozess (Zeitraum zwischen allen drei Lötprozessen max. 5 Tage). So ist eine typische Wärmebelastung der Baugruppen vor dem eigentlichen Reparaturprozess gewährleistet. Auf einer PA-Sitzung wird als Legierung für Lotpaste, Wellenlot und Lotdraht ein SnAg(3.5...3.8)Cu-Lot definiert. Die Vorbehandlung von Leiterplatten vor den Lötvorgängen erfolgt durch "Lagern" der Leiterplatten von mind. 1 Woche in der ISIT-Linie (23°C/ca. 40%r.F.).

Die Bilder 14 – 15 zeigen exemplarisch die verwendeten Lötprofile. Um die Baugruppen nicht schon bei der Herstellung thermisch zu stark zu beanspruchen, wurden schonende Lötprozesse mit niedrigen Löttemperaturen und Anstiegsgradienten eingefahren.

Nach erfolgter Baugruppenfertigung werden alle Boards einer optischen Inspektion unterzogen, um den Ausgangszustand zu dokumentieren.



Bild 14: Reflow-Lötprofil für 12-Lagen ML, 2,4mm dick, 70µm Innenlagenkupfer



Bild 15: Wellen-Lötprofil für 12-Lagen ML, 2,4mm dick, 70µm Innenlagenkupfer

3.4 Ermittlung des Prozessfensters für den manuellen Lötprozess

Zuerst wurde untersucht, ob durch den Wärmeeintrag im manuellen Lötprozess bereits nach der thermischen Belastung eine Veränderung im Leiterplattenmaterial oder an den Komponenten festgestellt werden kann. Dazu wurden die verschiedenen Leiterplattenvarianten mit unterschiedlichen Lötspitzentemperaturen und Lötzeiten belastet und anschließend visuell und mittels Querschliffanalyse untersucht.

Um im Falle einer manuellen Lötung die Gefahr einer möglichen Schädigung von Leiterplatte und Bauteil zu minimieren, ist es notwendig die Lötspitze in ihrer Geometrie den Layoutverhältnissen anzupassen. Ausgehend vom Padlayout eines Bauelementanschlusses wird die Lötspitze so dimensioniert, dass sie seitlich nicht über das Pad hinausragt. Sonst besteht durch den direkten Kontakt der Lötspitze mit dem Lötstopplack oder dem Laminat ein hohes Schädigungspotential.

Eine gute Wärmeübertragung wird mit meißelförmigen Lötspitzen realisiert. Ist das Pad klein, so wird üblicherweise eine konische Lötspitze eingesetzt, da die kleinsten derzeit verfügbaren meißelförmigen Lötspitzen eine minimale Breite von ca. 1mm besitzen. Auf Paddimensionen von z.B. 0,5mm Breite lassen sich durch den Einsatz von konischen Lötspitzen mit 0,4 oder 0,5 mm Spitzendurchmesser somit Leiterplattenbeschädigungen vermeiden.

Das Schädigungspotential an der Leiterplatte durch manuelle Lötwärmebelastung wurde für den THT-Lötprozess stellvertretend an Durchkontaktierungen des Komponententyps Stiftleiste (SLY24Z) untersucht.

Bei dem Laminatmaterial LP-Variante 1 und 2 (2lagig, Tg135, Dicy gehärtet) ist bei einer Lötwärmebelastung von 350℃ Lötspitzentemperatur na ch 10s Sekunden ein Padlifting und ein Harzrückzug sichtbar. Dies verstärkt sich nach 20s Belastung und führt nach 40s Belastung zu einem Schmelzen des Epoxidharzes. Die Bilder 16 – 18 zeigen optische und Querschliffergebnisse.



Bild 16a: 2-2I-7, SLY24Z 1

Bild 16b: Pin links unbelastet, Pin rechts Lötbelastung 350°C, 10s



Bild 17a: 2-2I-7, SLY24Z 1

Bild 17b: Pin links unbelastet, Pin rechts Lötbelastung 350°C, 20s



Bild 18a: 2-2I-7, SLY24Z 1

Bild 18b: Pin links unbelastet, Pin rechts Lötbelastung 350°C, 40s

Bei der LP-Variante 1 und 2 führte bei erhöhter Lötspitzentemperatur (375℃) eine Lötwärmebelastung von 10s bereits zu einer Schädigung (sichtbare Delamination), wenn der belastete Stift nicht vollflächig an eine Massefläche angebunden war.

Die folgende Bilderreihe (19-21) zeigt die Schädigung des Leiterplattenmaterials Var. 1 bei 375℃ Lötspitzentemperatur und Belastungszeiten von 10s, 20s und 40s an der Stiftleiste 3 (1-2I-45, SLY24Z 3). Deutlich ist in den Querschliffbildern eine Degradation im Laminat sichtbar, die auch mit dem optischen Erscheinungsbild korreliert.



Bild 19: linker Pin Lötwärmebelastung 375℃, 10s, r echter Pin unbelastet



Bild 20: linker Pin Lötwärmebelastung 375℃, 20s, r echter Pin unbelastet



Bild 21: linker Pin Lötwärmebelastung 375℃, 40s, r echter Pin unbelastet

Die 6lagige Variante 4 weist bei 350°C Lötwärmebela stung nur einen leicht erhöhten Harzrückzug auf. Diese Schädigung setzt sich aber bei T-Wechselbeanspruchung nicht weiter fort.

Bei 375℃, 10s Lötwärmebelastung ist beginnende Ris sbildung im Laminat im Bereich des Restringes sichtbar. Ein signifikant vermehrter Harzrückzug ist auch bei längeren Lötbelastungszeiten nicht erkennbar, Bilder 22, 23.



Bild 22: 4-6I-48, SLY24Z 3, Lötwärmebelastung 375℃, 10s



Bild 23: 4-6I-48, SLY24Z 3, linker Pin Lötwärmebelastung 375℃, 60s, rechter Pin unbelastet

Bei 400℃, 10s Lötwärmebelastung ist die Rissbildun g im Laminat deutlich stärker ausgeprägt und führt bei zunehmender Zeitdauer zu Delamination im Innern (40s) bis hin zur Materialzersetzung (60s), Bilder 24-27.

Deutlich sichtbar sind auch die verstärkte Phasenbildung und das Ablegieren der Kupferhülse bei entsprechendem Wärmeeintrag, siehe Bild 27.



Bild 24: 4-6I-48, SLY24Z 1, Lötwärmebelastung 400 ${\rm ^{\circ}C}$, 10s



Bild 25: 4-6I-48, SLY24Z 1, Lötwärmebelastung 400℃, 20s



Bild 26a:

Bild 26b: 4-6I-48, SLY24Z 1, Lötwärmebelastung 400°C, 40s



Bild 27: 4-6I-48, SLY24Z 1, Lötwärmebelastung 400℃, 60s

Die 12lagige Variante 8 weist das gleiche Verhalten auf. Das ist nicht überraschend, da bei beiden Varianten das gleiche Basismaterial verwendet wurde.

Die 12lagige Variante 9 weist dagegen bei 350° und 375° Lötspitzentemperatur keine signifikante Schädigung auf. Erst ab 400° ist ein ausgeprägter und bei erhöhter Belastungszeit stark erhöhter Harzrückzug sichtbar, der auf eine signifikante Schädigung deutet, siehe Bilder 28 – 31 (9-12I-45, SLY24Z 1).



Bild 28: linker Pin Lötwärmebelastung 400℃, 10s, r echter Pin unbelastet



Bild 29: linker Pin Lötwärmebelastung 400℃, 20s, r echter Pin unbelastet



Bild 30: linker Pin Lötwärmebelastung 400°C, 40s, r echter Pin unbelastet



Bild 31: linker Pin Lötwärmebelastung 400°C, 60s, r echter Pin unbelastet

Die 12lagige Variante 10 weist ebenfalls bei 350℃ und 375℃ Lötspitzentemperatur keine signifikante Schädigung auf. Erst bei 400℃, 10s ist signifikanter Harzrückzug sichtbar, der bei längerer Lötbelastungszeit zunimmt. Laminatrisse und Delamination sind ebenfalls ab 400℃ sichtbar.

Alle LP-Varianten weisen beginnend bei 350°C Lötwär mebelastung Padlifting auf. Bei größerer Wärmebelastung (Temperatur und/oder Zeit) nimmt das Padlifting ebenfalls zu. Nach dem Aufbau der Baugruppen (2x Reflow und 1x Wellenlöten) ist jedoch bereits auch Padlifting zu beobachten. Dieses wird, sofern keine signifikante Zunahme von Harzrückzügen oder weitergehende Delamination auftritt, als unkritisch eingestuft. Ein Beispiel für Padlifting zeigt Bild 32. Ist eine vollflächige Innenlagenanbindung vorhanden, so ist die Wärmebelastbarkeit der DK deutlich erhöht, geht jedoch gleichzeitig mit einer längeren Mindestlötzeit einher.



Bild 32: 9-12L-2, SLY24Z-1, 350℃, 10s, Padlifting

Die Ergebnisse sind in der Tabelle 5 zusammengefasst. Diese bietet für die untersuchten Materialien und Leiterplattenaufbauten eine Übersicht, wie sich der Wärmeeintrag durch den manuellen Lötprozess auswirkt. Das Kriterium Padlifting wurde nicht beurteilt, da sichtbares aber als unkritisch eingestuftes Padlifting an allen Leiterplatten zu sehen ist und vermutlich durch den Wellenlötprozess eingebracht wurde. Deutlich wird die unterschiedliche Wärmebelastbarkeit der Leiterplattenmaterialien. Anhand der Ergebnisse lassen sich für die untersuchten Materialien Prozessgrenzen für den manuellen Lötprozess herleiten.

Zu beachten ist allerdings, dass eine direkte Übertragbarkeit der Ergebnisse auf andere Leiterplattenaufbauten und insbesondere andere Materialvarianten nicht ohne weiteres möglich ist. Hier müssen für den jeweiligen Anwendungsfall das verwendete Leiterplattenmaterial, der Lagenaufbau und die Anbindungen (auch die von außen nicht immer sichtbaren Innenlagenanbindungen) im speziellen betrachtet werden.

Die Tabelle 5 liefert somit gute Richtwerte, die aber bevor sie auf den jeweiligen Anwendungsfall übertragen werden, durch eigene Untersuchungen abgesichert werden müssen.

LP-Variante	1	2	4	8	9	10							
		Fehlerbild sichtbar ab \mathfrak{C} nach sec [\mathfrak{C} / s]											
Harzrückzug unkritisch	350/5	350/5	350/20	350/20	375/20	375/20							
Harzrückzug erhöht	350/10	350/10	bis 400/60 nicht zu beobachten	bis 400/60 nicht zu beobachten	400/10	400/10							
Rissbildung, Delamination	350/10	350/10	400/40	400/40	400/10	400/10							
Zersetzung	350/20	350/20	400/60	400/60	bis 400/60 nicht zu beobachten	bis 400/60 nicht zu beobachten							

Tabelle 5: Wärmebelastbarkeit von Leiterplatten im manuellen Lötprozess

Nicht nur Lötwärme kann die Leiterplatte schädigen. Insbesondere mechanische Einwirkung durch die Lötspitze während des Lötprozesses kann zu einer Deformation führen. Untersuchungen zur Schädigung des Leiterplattenmaterials durch Lötwärme in Verbindung mit mechanischer Einwirkung, die durch manuelle SMD-Lötprozesse in die Baugruppe eingebracht wird, zeigen die folgenden Bilder 33-37.

Abhängig vom Basismaterial ist bereits bei geringen Kräften eine deutliche mechanische Schädigung durch den manuellen Lötprozess möglich. Dies geschieht, da oftmals die Lötspitze beim Lötprozess auf das Leiterplattenpad gedrückt wird. So soll eine möglichst gute Wärmebrücke hergestellt werden. Dies ist allerdings der falsche Ansatz. Die gute Wärmebrücke wird über das flüssige Lot oder ggf. das Flussmittel hergestellt. Die mechanische Einwirkung der Lötspitze führt dann insbesondere bei einem Laminat mit niedrigem Tg bereits bei Lötspitzentemperaturen von 350°C zu ein er irreversiblen Verformung der Leiterplatte, Bilder 33-35. Das betrifft nicht nur das Leiterplattenpad sondern auch die darunter liegende Harzmatrix.



Bild 33:

Bild 34: 2-2I-3, R0805, 350°C Lötspitzentemperatur, 3s

Die folgenden Bilder 35-37 stellen die Leiterplattenmaterialien Variante 2 (Bild 35) und 4 (Bild 36 - 37) gegenüber. Das LP-Material mit dem höheren Glasübergangspunkt (Var 4) besitzt eine höhere mechanische Stabilität und zeigt bei gleicher mechanischer Einwirkung der Lötspitze keine Schädigung (Bild 36). Erste bei höherem Druck ist eine leichte Deformation sichtbar, Bild 37, die visuell allerdings nicht erkennbar ist.



Bild 35: 2-2I-3, R0805, 350°C Lötspitzentemperatur, 7s



Bild 36: 4-6I-6, R0805, 350°C Lötspitzentemperatur, 7s



Bild 37: 4-6I-7, R0805, 350°C Lötspitzentemperatur, 15s mit erhöhtem mechanischem Druck

Nicht nur die Leiterplatte stellt für den Lötprozess hinsichtlich der Wärmebelastbarkeit ein begrenzendes Element dar. Auch Komponenten haben oftmals eine eingeschränkte Lötwärmebeständigkeit. Diese begrenzt den Lötprozess in Temperatur und Zeitdauer. Im Folgenden sollen an einem Beispiel die Prozessgrenzen erarbeitet werden.

Bei temperaturempfindlichen Komponenten ist eine Bauteilbeschädigung durch zu hohe Lötspitzentemperaturen oder ungeeignetes Werkzeug sehr leicht möglich. Am Beispiel von SMD-LED in der Gehäuseform PLCC2 wurden die Lötspitzentemperatur und das Werkzeug variiert und dabei eine visuell sichtbare Beschädigung während des Lötvorganges erfasst.

Hier wurde insbesondere deutlich, dass die Lötspitzengeometrie nicht nur an das Padlayout angepasst sein muss, sondern auch die Anforderungen des Bauelements zu berücksichtigen sind. Ausgehend von einer Padbreite von 2,4mm wurden zwei meißelförmige Lötspitzen für diese Lötung ausgewählt, die unter Berücksichtigung ihrer Lötspitzenbreite (2,0mm und 1,6mm) beide gut geeignet sein sollten. Das Bild 38 zeigt diese Lötspitzen in zwei Ansichten (von vorne und seitlich). Diese unterscheiden sich nur geringfügig in der Lötspitzenbreite aber deutlich in der Form der Lötspitze.



Bild 38: Lötspitzen: 2,0mm breit und stumpf, 1,6mm breit und spitz

Das Löten mit der stumpfen Lötspitze führt im vorliegenden Fall dazu, dass diese aufgrund ihrer geometrisch nicht an die Lötaufgabe angepassten Form bei unsachgemäßer Handhabung sehr leicht den Kunststoffkörper berührt. Das führt unmittelbar zum Aufschmelzen des Gehäuses. Insbesondere, wenn auf der Baugruppe wenig Platz für die Lötaufgabe ist und in einem steilen Winkel gearbeitet werden muss, kommt es schnell zum Bauteilkontakt und damit zur Bauteilbeschädigung. Auch bei richtiger Handhabung (flaches Ansetzen der Lötspitze) ist das Prozessfenster deutlich eingeschränkt.

Das Bild 39 zeigt Beispiele des visuellen Erscheinungsbildes der LED-Komponenten, die mit der schmalen, 1,6mm breiten Lötspitze mit unterschiedlichen Löttemperaturen belastet wurden. Das Ergebnis ist, dass es auch mit einer für den Prozess geeigneten Lötspitze bei zu hoher Lötspitzentemperatur und damit zu großem Wärmeeintrag zur Bauelementbeschädigung kommen kann.



Bild 39: 4-6I-2, Lötspitze 1,6mm breit und spitze Form, Lötspitzentemperatur und Lötzeit 350℃, >30s 400℃, 4s

Die folgende Tabelle 6 gibt typische Prozesszeiten der manuell mit Lötwärme belasteten SMD-LED wieder, die zur optisch sichtbaren Zerstörung durch Aufschmelzen führten. Natürlich ist durch ungeeignetes Werkzeug auch die Gefahr der Leiterplattenschädigung deutlich erhöht.

Lötspitzentemp. [℃]	Lötspitzenbreite [mm]	Gehäuse defekt nach x Sekunden [sec]
350	2	6
350	1,6	>30
375	2	5
375	1,6	16
400	2	2
400	1,6	4

Tabelle 6: Abhängigkeit der SMD-LED-Gehäusebschädigung von Lötspitzentemperatur und Geometrie

Für die Ermittlung von Lötprozessparametern ist es daher unbedingt notwendig, Informationen über die Lötwärmebeständigkeit der jeweiligen Komponenten zu haben. Dies kann über das Herstellerdatenblatt erfolgen oder im Zweifelsfall durch eigene Untersuchungen. Weitere bekannte Beispiele für gefährdete Komponenten sind keramische Bauteile, bei denen ein direkter Kontakt der Lötspitze zu deren Beschädigung (Rissbildung) durch thermischen Schock führen kann. Diese Gefahr ist umso größer, je größer die Lötspitze dimensioniert und je größer deren Temperatur ist.

Die Ergebnisse der Untersuchungen zeigen, dass eine FR4-materialübergreifende Prozesssicherheit mit einer Lötspitzentemperatur oberhalb von 350°C nicht gewährleistet werden kann.

Ein Baugruppenfertigungsdienstleister hat im Allgemeinen keinen Einfluss auf die Wahl des Leiterplattenmaterials und muss mit den beigestellten, unterschiedlichen oftmals nicht näher beschriebenen Materialien arbeiten. In der Praxis fehlen dem Reparateur vielfach Informationen über die Innenlagenanbindung der Bauelementanschlüsse und über die Wärmebelastbarkeit von Leiterplatte und Bauelementen.

Im Einzelfall kann es für jedes Produkt eigene Lötparameter geben. Wenn hierbei, je nach Anforderung, auch die Lötspitzentemperatur variiert wird, so birgt dies ein großes Gefahrenpotential temperatursensible Elektroniken bei Nichtbeachtung der Prozessvorgaben zu beschädigen. Das Ändern der Lötspitzentemperatur für jede einzelne Lötung ist umständlich und zeitraubend. Daher ist die Gefahr groß, dass es vergessen oder die vorhandene Arbeitsanweisung einfach ignoriert wird, um dann mit einer hohen Lötspitzentemperatur (oftmals 400°C) zu arbeiten. So ist aus Sicht des manuellen Lötpersonals eine schnelle Bearbeitung möglich, ohne hier jedoch das Schädigungspotential abschätzen zu können. Um hier eine unbefugte Änderung der Werkzeugeinstellung auszuschließen, sollte die Temperaturregelung der Lötstationen verriegelt werden.

Die Empfehlung aus den in diesem Projekt ermittelten Ergebnissen lautet daher für einen sicheren und beherrschten manuellen Lötprozess auf Leiterplattenbasismaterialien aus FR4, die Lötspitzentemperatur konstant bei 350°C zu halten und nur die Prozesszeiten zu variieren. Hierbei muss die Lötspitzengeometrie an die Bauelement- und Leiterplattenanforderungen angepasst sein. Ist der manuelle Lötprozess nur mit dem Lötkolben aufgrund zu großer thermischer Massen nicht durchführbar, muss die Baugruppe vorgewärmt bzw. während des Lötprozesses zusätzlich erwärmt werden. Dies kann ein Vorwärmprozess im Umluftofen sein und/oder eine Unterstützung mittels Heißgas - oder Infrarot-Unterheizung.

Die manuellen Lötbelastungen im folgenden Serienversuch wurden mit 350°C Lötspitzentemperatur durchgeführt. Hierzu wurden an Pad- und Bauteilgeometrie angepasste Lötspitzen eingesetzt, für die in einem Vorversuch die notwendigen Lötzeiten ermittelt wurden. Die Tabelle 7 zeigt die verwendeten Lötspitzengeometrien für die Ermittlung der Lötzeiten.

Im anschließenden Serienversuch wurden dann die Lötzeiten bis hin zu einer deutlich überlangen Lötzeit variiert.

Die Ergebnisse sollen dem mittelständischen Auftragsfertiger Prozesssicherheit im manuellen Lötprozess verschaffen.

Bauelementtyp	Pad [mm]	Lötspitzengröße [mm]					
		Soll/Optimal	lst A	Ist B	lst C		
R0402	0,6x0,5	0,6	k0,5	k0,6	k0,6		
C0402	0,5x0,5	0,5	k0,5	k0,4	k0,5		
R0603	0,9x0,8	0,9	k0,5	k0,6	k0,8		
C0603	0,8x0,8	0,8	k0,5	k0,6	k0,8		
R0805	1,3x1	1,3	m1	m1	m1,2		
C0805	1,3x1,05	1,3	m1	m1	m1,2		
R1206	1,6x0,9	1,6	m1,5	m1,6	m1,6		
C1206	1,6x0,9	1,6	m1,5	m1,6	m1,6		
MiniMelf / SOD80	1,7x1	1,7	m1,5	m1,6	m1,6		
SOT23	1x1,4	1	m1	m1	k1		
SMD-LED rot F	2,4x1,6	2,4	m1,8	m1,6	m2,4		
SO20	2,1x0,6	0,6	k0,5	k0,6	k0,6		
Elko (SME-10mm)	2,5x4,4	2,5	m2,5	m2	m2,4		
P5KS-40 (Header 40-polig)	3x0,25	0,25	k0,3	k0,3	k0,2		
PLCC68	0,6x2,45	0,6	k0,5	k0,6	k0,6		
TQFP144	0,25x1,75	0,25	k0,3	k0,3	k0,2		
Oscillator	2	2	m1,8	m2	m1,8		
Speicherdrossel	7,3x2,65	7,3	m5	m4,8	m6,5		
D2PAK (große Anschlussfläche)	8x8	8	m5	m4,8	m6,5		
D2PAK (kleine Anschlussfläche)	4,5x1,95	1,95	m1,8	m1,6	m1,8		
Drossel	5,4x2,9	5,4	m5	m4,8	m5		
LS	1,8	1,6	m1,5	m1,6	m1,6		
ST HDF15 (VGA-Stecker, 15-polig)	1,3	1,3	m1	m1	m1,2		
AISi Stiftkontakt	3,4	3,4	m2,5	m3	m3,2		
PGA Sockel	1,473	1,4	m1	m1	m1,2		
Stiftleiste SLY24Z	1,5	1,5	m1,5	m1	m1,2		
Buchse STGC047 (256-polig)	1,143	1,1	m1	k1	m1		
Flanschdose	1,8	1,8	m1,8	m1,6	m1,8		
BNC-Adapter	2	2	m1,8	m2	m2		
AmS-1	4	4	m2,5	m3	m3,2		
AmS-2	2	2	m1,8	m2	m2		
SvB und AS	2	2	m1,8	m2	m2		
DIL20	2,438x1,219	1,2	m1	m1	m1,2		
DIL20	1,6	1,6	m1,5	m1,6	m1,6		
R-Axial	1,37	1,37	m1	m1	m1,2		

Tabelle 7: verwendete Lötspitzengeometrien für die Ermittlung der Lötzeiten k…konisch, m…meißelförmig

Unter der Vorgabe, dass die Lötzeiten nicht über 3s (Zeitdauer in der schmelzflüssigen Phase) Sekunden liegen sollen, muss die Baugruppe für einzelne THT-Komponenten in Abhängigkeit vom Leiterplattenaufbau und der Lötstellenanbindung zusätzlich erwärmt werden. Verwendet wurde in diesem Projekt eine Unterheizung. Damit ergeben sich für eine normale Reparaturlötung die in den Tabellen 8 und 9 dargestellten Lötzeiten in Sekunden. Die Temperaturangabe bei Verwendung einer Unterheizung (Tabelle 9) stellt die Leiterplattentemperatur gemessen auf der Lötsteite dar.

Im PA wurde entschieden, dass die Lötbelastungsversuche mit den Lötsystemen A und B durchgeführt werden sollen. Daher sind bei den weiteren Darstellungen nur diese beiden Systeme berücksichtigt.

Leiterplattenvariante	1+2		4		8		9+10	
Lötsystem	Α	В	Α	В	Α	В	Α	В
Bauelementtyp	Lötzeit [sec]							
R0402	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5
C0402	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5
R0603	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5
C0603	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5
R0805	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5
C0805	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5
R1206	0,5	0,5	0,5	0,5	1	0,5	1	0,5
C1206	0,5	0,5	0,5	0,5	0,5	0,5	1	0,5
Minimelf	0,5	0,5	1	0,5	1	0,5	1,5	0,5
SOT 23	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5
SMD LED	0,5	0,5	0,5	1	0,5	1	0,5	1,5
SO20	0,5	0,5	1	0,5	1	0,5	1	0,5
Elko	1	1	1	1	1	1	1,5	1
P5KS-40	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5
PLCC68	1	0,5	1	0,5	1	0,5	0,5	0,5
TQFP 144	0,5	0,5	0,5	0,5	0,5	0,5	0,5	0,5
Oscillator	0,5	0,5	0,5	0,5	0,5	0,5	1,5	1,5
Speicherdrossel	1	1	1	2	1,5	1,5	2	2
D2Pak kleine Fläche	1,5	2,5	1,5	2,5	2	2,5	-	-
D2Pak große Fläche	2	2,5	2	2,5	2	2,5	-	-
Drossel	-	-	2	2	3	3	3	3

Tabelle 8: Lötzeit für SMD in Sekunden bei 350°C Lötspitzentemperatur
LP-Variante	1-	+2	4		8		9+10	
Lötsystem	Α	В	Α	В	Α	В	Α	В
Bauelementtyp	Lötzeit [sec]							
Lötstützpunkte 1-5	0,5	1,5	1,5	1,5	1,5	2	-	0,5
Lötstützpunkte 6-10	1	1,5	1,5	1,5	1,5	2	1,5	2,5
ST HDF15 (VGA- Stecker, 15-polig)	-	-	0,5	1	1	1,5	1,5	1,5
AlSi Stiftkontakt	-	-	1,5	-	-	-	1	1
PGA-Sockel oA	-	-	-	-	1	1	0,5	0,5
PGA-Sockel WF	-	-	-	-	1/110	1/110	1/120	1/120
Stiftleiste 1	0,5	0,5	0,5	0,5	0,5	1	1,5	1,5
Stiftleiste 2	0,5	0,5	0,5	0,5	1,5	1,5	0,5/100	1/100
Stiftleiste 3	0,5	-	0,5	0,5	1	1,5	0,5/120	0,5/120
Stiftleiste 4: Pin 1-6	1,5/100	1,5/100	1/120	1,5/120	1,5/120	1,5/120	1/140	1,5/140
Stiftleiste 4: Pin 7-12	2,0	2,0	2,0	2,0	1,5/100	1,5/100	1,5/100	1,5/100
Stiftleiste 5	0,5	-	0,5	0,5	1	1,5	1	1,5
Flanschdose oA	-	-	0,5/110	0,5/110	-	-	1/80	1/80
Flanschdose WF	-	-	1/110	1/110	-	-	1,5/80	1/110
BNC-Adapter oA	-	-	1/100	0,5/100	-	-	1,5/110	1/110
BNC-Adapter WF	-	-	1,5/100	1,5/100	-	-	2/110	1,5/110
AmS 1	2	2	3	2,5	2,5	1,5	2,5	2
AmS 2	2	0,5	2	1	2	2	1,5	1,5
SvB/AS oA	0,5/120	0,5/100	1	1	1	1	oA 0,5	oA 0,5
SvB/AS WF	0,5/120	0,5/100	1/110	1/110	1/130	1/130	1/140	1/140
Dil 20 Pad lang	1	1	1	1,5	1	1,5	1	3
Dil 20 Pad rund	0,5	0,5	0,5	0,5	0,5	1	1	2

Da nur eine begrenzte Anzahl von Komponenten zur Verfügung stand, wurden einige Variationen nur teilweise bestückt.

Tabelle 9: Lötzeit für THT in Sekunden bei 350°C Lötspitzentemperatur

0,5: 0,5s Lötzeit ohne Verwendung einer Unterheizung

0,5/100: 0,5s Lötzeit bei 100°C Leiterplattentemper atur auf der Lötseite bei Verwendung einer Unterheizung

oA...ohne Anbindung, WF...Anbindung über Wärmefalle

3.5 Definition und Durchführung der manuellen Lötwärmebelastung

Um jeweils auf einem Board Referenzobjekte zu belassen, wurden die Lötbelastungen an definierten Bauelementen bzw. ausgewählten BE-Anschlüssen durchgeführt. So kann ebenfalls die thermische Belastung benachbarter Lötanschlüsse untersucht werden. Das Bild 40 zeigt die Durchnummerierung der Komponenten auf dem Board.



Bild 40: Bauelemente und Pin-Nummerierung

Um eine bessere Wärmeübertragung zu erreichen und somit die Wärmebelastung insbesondere für die kleinen SMD-Pads zu erhöhen, wurden für die Durchführung der Lötwärmebelastung bei den kleinen Pads größere konische Lötspitzen verwendet, als für die Lötzeitenermittlung eingesetzt wurden. Geprüft wurde hierbei vorab, dass die Lötspitzen die Komponenten oder Leiterplatten nicht zusätzlich thermisch schädigen. Die Tabelle 10 zeigt die belasteten Komponententypen und die jeweils verwendeten Lötspitzen.

		Lötspitzengröße [mm]		
Bauelementtyp	Pad [mm]	Soll/Optimal	Ist A	Ist B
R0402	0,6x0,5	0,6	k0,5	k0,6
C0402	0,5x0,5	0,5	k0,5	k0,3
R0603	0,9x0,8	0,9	k0,5	k0,6
C0603	0,8x0,8	0,8	k0,5	k0,6
R0805	1,3x1	1,3	m1	m1
C0805	1,3x1,05	1,3	m1	m1
R1206	1,6x0,9	1,6	m1,5	m1,6
C1206	1,6x0,9	1,6	m1,5	m1,6
MiniMelf / SOD80	1,7x1	1,7	m1,5	m1,6
SOT23	1x1,4	1	m1	m1
SMD-LED rot F	2,4x1,6	2,4	m1,8	m1,6
SO20	2,1x0,6	0,6	k0,5	k0,6
Elko (SME-10mm)	2,5x4,4	2,5	m2,5	m2
P5KS-40 (Header 40-polig)	3x0,25	0,25	k0,5	k0,6
PLCC68	0,6x2,45	0,6	k0,5	k0,6
TQFP144	0,25x1,75	0,25	k0,5	k0,6
Oscillator	2	2	m1,8	m2
Speicherdrossel	7,3x2,65	7,3	m5	m4,8
D2PAK (große Anschlussfläche)	8x8	8	m5	m4,8
D2PAK (kleine Anschlussfläche)	4,5x1,95	1,95	m1,8	m1,6
Drossel	5,4x2,9	5,4	m5	m4,8
LS	1,8	1,6	m1,5	m1,6
ST HDF15 (VGA-Stecker, 15- polig)	1,3	1,3	m1	m1
AlSi Stiftkontakt	3,4	3,4	m2,5	m3
PGA Sockel	1,473	1,4	m1	m1
Stiftleiste SLY24Z	1,5	1,5	m1,5	m1
Buchse STGC047 (256-polig)	1,143	1,1	m1	m1
Flanschdose	1,8	1,8	m1,8	m1,6
BNC-Adapter	2	2	m1,8	m2
AmS-1	4	4	m2,5	m3
AmS-2	2	2	m1,8	m2
SvB und AS	2	2	m1,8	m2
DK 1,5	1,5	1,5	m1,5	m1
DK 2,5	2,5	2,5	m1,8	m2
DK 3,5	3,5	3,5	m2,5	m3

Tabelle 10: verwendete Lötspitzengeometrien für die Lötbelastungen
k0,3...konische Lötspitze, Spitzendurchmesser 0,3mm
m1...meißelförmige Lötspitze mit 1mm Breite

Die Anschlussgeometrie der SMD-Komponenten wurde in drei Größenordnungen (klein, mittel, groß) unterteilt, Tabelle 11. Alle THT-Komponenten wurden zusammengefasst. Somit ergeben sich 4 Komponentenklassen.

Komponentenklasse	Komponenten
SMD Klein	R0402, R0603, C0402, C0603, P5KS-40, TQFP144
SMD Mittel	R0805, R1206, C0805, C1206, SO20, SMD-LED, PLCC68, Minimelf, SOT23
SMD Groß	Speicherdrossel, D2PAK, SME-10mm, Oscillator, Drossel
THT	Dil20, Drahtwiderstände, LS, ST HDF15, SLY24Z, STGC047, PGA-Sockel, AlSi Stiftkontakt, Flanschdose, BNC-Adapter, AmS, SvB, AS

Tabelle 11: Komponentenklassen nach Anschlussgeometrie unterteilt

Die Lötwärmebelastung wurde in drei Zeitstufen (kurz, mittel, lang) unterteilt, Tabelle 12. Mit den vorgegebenen Belastungszeiten ist zum einen der normale Reparaturfall sicher abgedeckt (kurze Zeit). Zum anderen wird aber auch eine maximale Zeit vorgegeben (lang), die auch im Falle mehrfacher Löt-Wiederholung in der Realität im allgemeinen nicht überschritten wird. So wurden sinnvolle Grenzwerte für die Lötwärmebelastung definiert.

Komponenten	Belastungszeiten [sec]				
	Referenz	kurz	mittel	lang	
SMD klein	0	3	6	10	
SMD mittel	0	3	9	15	
SMD groß	0	5	10	20	
THT	0	5	10	20	

Tabelle 12: Lötwärmebelastung

Bei den langen Lötbelastungszeiten ergibt sich die Frage, ob diese in einem Lötvorgang aufgebracht oder in mehrere kurze Abschnitte unterteilt werden sollen. Daher wurde bei den Belastungsversuchen unter anderem untersucht, ob sich diese Unterteilung der Lötzeit auf die Lötstelle und Leiterplatte auswirkt. Verglichen wurde ein Lötprozess mit mehrfachen kurz hintereinander folgenden Belastungsintervallen mit einer entsprechend gleich langen einmaligen Lötzeit. Signifikante Unterschiede wurden bei Lötzeiten bis zu 15 Sekunden (z.B. 1x15s, 3x5s, 15x1s) nicht festgestellt.

Das Bild 41 zeigt beispielhaft für die mittleren Belastungszeiten (6, 9, 10 Sekunden) die Einteilung der 4 Komponentenklassen (gelb, blau, grün) und die zu belastenden Lötstellen (rot).



gelb: 6 Sekunden grün: 10 Sekunden

Bild 41: Darstellung der Einteilung der 4 Komponentenklassen (gelb, blau, grün), der zu belastenden Lötstellen (orange) für die mittleren Belastungszeiten (6, 9, 10 Sekunden)

Aus der Ermittlung des Prozessfensters ist die maximale Lötspitzentemperatur von 350°C hervorgegangen, mit der die folgenden Lötwärmebelastungen durchgeführt wurden. Um mit dieser Einstellung die Lötstelle sicher aufzuschmelzen, wurde eine Unterheizung eingesetzt. In der Praxis ist es nicht üblich, für jede Lötstelle eine separate Einstellung für die Unterheizung zu verwenden. Daher wurden für die Serienversuche sinnvolle Temperaturvorgaben definiert, die sicherstellen, dass die Lötstellen auf jeden Fall innerhalb der vorab ermittelten Lötzeit aufschmelzen, siehe Tabelle 13. Diese liegen gleich oder höher als die in Tabelle 9 ermittelten Mindesttemperaturen. Die Lötwärmebelastung stellt somit auch durch die vorgegebene Unterheizungseinstellung eine Überhöhung dar.

Die Lötwärmebelastungen an ausgewählten Komponenten wurden durch geübtes Personal aus dem PA unter Anleitung des ISIT, sowie durch ISIT-Personal durchgeführt.

Hierzu wurden jeweils 2 Löter(innen) aus Firmen des PA für 2 - 4 Tage (insgesamt 26 Mann/Frauentage Arbeitsleistung) dem ISIT beigestellt. Diese erhielten eine intensive Einweisung durch geschulte ISIT-Mitarbeiter. Auf Muster-Leiterplatten wurden Lötübungen durchgeführt, um die Löter(innen) mit der Aufgabe vertraut zu machen. Anschließend wurde die Lötwärmebelastung an einer Serie von bestückten LP nach vorgegebener Arbeitsanweisung durchgeführt.

Bauelement	Var 1 [℃]	Var 2 [℃]	Var 4 [℃]	Var 8 [℃]	Var 9 [℃]	Var 10 [℃]
PGA-Sockel	-	-	120	120	120	120
Flanschdose	-	-	120	120	120	120
BNC-Adapter	-	-	100	120	120	120
As /SvB	120	120	120	140	140	140
Stiftleiste 1	-	-	-	-	-	-
Stiftleiste 2	-	-	-	-	100	100
Stiftleiste 3	-	-	-	-	120	120
Stiftleiste 4 Pin 1-6	100	100	120	140	140	140
Stiftleiste 4 Pin 7-12	-	-	-	100	100	100
Stiftleiste 5	-	-	-	-	-	-

Tabelle 13: Leiterplattentemperatur (auf der Lötseite) bei Verwendung einer Zusatzheizung) und 350°C Lötspitzentemperatur

Insbesondere wurde auf das Einhalten der vorgegebenen Lötzeit hingewiesen. Dieses wurde durch ein Metronom mit Sekundentakt ermöglicht. Abweichungen von der Lötzeit oder der vorgegeben Lötposition wurden dokumentiert.

Die Wichtigkeit der Wärmeübertragung durch eine Brücke aus flüssigem Lot und nicht durch mechanischen Druck der Lötspitze wurde jedem Mitarbeiter erläutert. Die Lötspitzen wurden regelmäßig gereinigt und wenn die Benetzungsfähigkeit einer Lötspitze nachließ, wurde diese ausgetauscht.

Bei mehreren Lötstellen in einer Reihe wurde alternierend gearbeitet, um so ein Aufheizen der Leiterplatte zu minimieren.

Den Mitarbeitern war freigestellt, welche Lötstation (A oder B) sie verwenden.

Alle relevanten Daten wurden dokumentiert, u.a. welches Board wann mit welcher Lötstation von wem gelötet wurde, und im Begleitblatt Serienlötung festgehalten.

Da die Lötwärmebelastungen von verschiedenen Mitarbeitern mehrerer Firmen durchgeführt wurden ist hiermit eine statistische Streuung der Ergebnisse sichergestellt. Die Gefahr unbemerkt einen systematischen Fehler durch einen Operatoreinfluss zu erhalten ist somit minimiert.

Im Anschluss an die Lötbelastung wurde eine vollständige optische Inspektion durch das ISIT zur Dokumentation des Ausgangszustandes vorgenommen. Auffälligkeiten wie z.B. Beschädigung von Komponenten und Leiterplattenoberfläche wurden vermerkt.

Alle Lötstellen, die bei der Zuverlässigkeitsbetrachtung bewertet wurden, sind nach IPC A610 /8/ zulässig. Teilweise sind fette Lötstellen entstanden und teilweise ist eine Zapfenbildung sichtbar. Dies ließ sich insbesondere bei kleinen Anschlussgeometrien nicht verhindern, da immer mit Zusatzlot gearbeitet wurde, um einen guten Wärmeeintrag zu gewährleisten.

Die Bilder 42 – 44 zeigen exemplarisch Lötstellen nach manueller Lötwärmebelastung.



Bild 42: 2-2I-36, P5KS-40, Pin 16 und 20 manuell nachgelötet



Bild 43: 2-2I-37, C0402, BE 5 (manuell nachgelötet) und 6 (nicht nachgelötet)



Bild 44: 4-6I-8, Stecker 1, Pin 10a manuell nachgelötet

3.6 Zuverlässigkeitsbewertung

Für die Auslagerungsbedingungen der beschleunigten Alterung wurden folgende Parameter festgelegt:

langsamer Temperatur-Wechsel, -40℃/+125℃ je 15 Mi n Haltezeit.

Die Auslagerungsbedingungen sind im Bild 45 dargestellt. Es ergibt sich eine Zykluszeit von ca. 135 Minuten. Die Auslagerung wird an mit manueller Lötwärme belasteten und unbelasteten Baugruppen (Referenz-LP) durchgeführt. Nach 200, 500 und 1000 Zyklen werden Baugruppen entnommen, optisch inspiziert und Querschliffanalysen durchgeführt.



Bild 45: Auslagerungsbedingungen langsamer T-Wechsel

Optische Inspektion

Das optische Erscheinungsbild nach 200, 500 und 1000 Temperaturwechseln weist bis auf dunkel verfärbte Flussmittelrückstände keinen signifikanten Unterschied zum Aussehen nach manueller Lötbelastung auf. Die Bilder 46 – 48 zeigen exemplarisch das Erscheinungsbild verschiedener Komponenten nach 500 Temperaturwechseln.



Bild 46: Minimelf, dunkle Flussmittelreste nach 500 TW



Bild 47: Speicherdrossel, dunkle Flussmittelreste nach 500 TW



Bild 48: Stiftleiste SLY24Z, dunkle Flussmittelreste nach 500 TW

Querschliffanalyse

Anhand von Querschliffanalysen wird die Schädigung der Lötstellen und der Leiterplatten detailliert untersucht. Im Folgenden werden die Ergebnisse der einzelnen untersuchten Komponententypen dargestellt und mit exemplarischen Bildern aus der Vielzahl der Querschliffergebnisse veranschaulicht. Wenn nicht anders erwähnt werden die Ergebnisse immer auf Basis von Komponenten, die jeweils eine für ihre Bauteilklasse lange manuelle Lötbelastung und 1000 Temperaturwechsel gesehen haben, dargestellt.

Die Bildunterschriften sind in LP-Variante (1...12), Lagenanzahl (2I, 6I, 12I) LP-Nummer (1...50), Bauteilbezeichnung, manuelle Lötbelastung (Ref=0, k, m, I), Zyklenzahl (Ref=0, 200, 500, 1000) und Bauteilanschluss gegliedert.

Beispiel für Bildbeschriftung:

1-2I-50, R0402, I1000, Pin1 =

Var. 1 - 2Lagen - Board Nr. 50, Bauteil R0402, lange manuelle Lötwärmebelastung, 1000 Zyklen, Darstellung von Pin1

THT-Komponenten

Stiftleiste SLY24Z

Es konnte keine signifikante zusätzliche Schädigung durch manuelle Lötwärme festgestellt werden, Ausnahme LP-Variante 1+2 bei 20s Lötzeit (Bilder 49, 50). Dort zeigte sich das bereits in der Qualifkation festgestellte Ergebnis, beginnendes Aufschmelzen des Epoxids, vermehrte Harzrückzüge und extremes Padlifting mit beginnendem Hülsenriss im Bogen.

Bei allen anderen untersuchten Varianten sind Risse im Laminat, Padlifting und Harzrückzug bei den gealterten Baugruppen (Bilder 51-54) und auch bei ungealterten Referenzproben mit und ohne manueller Lötwärmebelastung zu beobachten und in ihrem Erscheinungsbild nicht von belasteten Proben zu unterscheiden (Bilder 55-56). Ein signifikantes Fortschreiten nach man. Lötwärmebelastung bzw. T-Wechselbelastung ist nicht beobachtet worden.



Bild 49: 1-2I-42, SLY24Z-1, I1000, Pin a1, a2, Übersicht



Bild 50: 1-2I-42, SLY24Z-1, I1000, Pin a2, sichtbares Aufschmelzen des Epoxidharzes



Bild 51: 4-6I-49, SLY24Z-1, Ref1000, Pin 5, Übersicht



Bild 52: 4-6I-49, SLY24Z-1, Ref1000, Pin 5, Riss im Laminat



Bild 53: 9-12I-24, SLY24Z-1, Ref500, Pin 1, Laminatriss, Padlifting



Bild 54: 9-12I-25, SLY24Z-4-Ref1000, Pin 1



Bild 55: 9-12I-2, SLY24Z-1, Ref0, Pin 7a, Padlifting, Laminatriss



Bild 56: 9-12I-2, SLY24Z-1, IO, Pin 8a, (20s Lötwärmebelastung), Padlifting, Laminatriss

AmS (Anschlussstück mit Schraube)

Bei den 2Lagen-Varianten sind sowohl in den belasteten Bauteilen als auch in den unbelasteten Bauteilen gleiche Schädigungen sichtbar. Hülsenrisse im Übergang Hülse-Restring, starker Harzrückzug innerhalb des Blümchenrestes sowie Ermüdungsrisse im Lot sind bei Belastungen mit 20s Lötzeit gleich denen einer nicht mit manueller Lötwärme belasteten gezykelten Referenzprobe, Bilder 57, 58.



Bild 57: 1-2I-4, AmS, Ref1000, Übersicht, 1a



Bild 58: 1-2I-39, AmS, I1000, Übersicht, 1b

Bei der 6Lagen-Variante sind die Laminatschäden deutlich geringer. Geringe Harzrückzüge, minimale Laminatrisse im Bereich des Restringes sind bei belasteten und unbelasteten Proben gleichermaßen zu sehen, siehe Bild 59. Gleiches gilt für die 12Lagen-Varianten.

Die Schäden sind in den unbelasteten und ungezykelten Referenzproben in gleicher Weise sichtbar. Es ist keine signifikante Änderung durch den Wärmeeintrag der manuellen Lötbelastung zu erkennen.

Ebenso sind in allen Varianten gleichartige Ermüdungsrisse im Lot zu sehen.



Bild 59: 4-6I-46, AmS, I1000, Übersicht, 1a

BNC-Adapter

Variante 4 zeigt keine Auffälligkeiten, ebenso Variante 9.

Beim BNC-Adapter ist in der Variante 10 eine Verbiegung der Innenlagen auffällig, Bild 60 (siehe auch Bilder 61 und 62 der Stiftkontakte). Dies ist vermutlich während des Pressvorganges in der Leiterplattenherstellung passiert und durch eine ungleichmäßig verteilte Kupferbelegung in den Lagen begründet, siehe auch Bild 62 zur Veranschaulichung.

Weitere signifikante Schädigungen sind nicht sichtbar.



Bild 60: 10-12I-04, BNC-Adapter, I1000, 1c

AlSi Stiftkontakt

Lötstellen und Leiterplatte der Stiftkontakte der LP Variante 4 zeigen keine sign. Unterschiede zwischen mit manueller Lötwärme belasteten und unbelasteten Komponenten. Die LP Variante 10 weist einen leichten Laminatriss am Restring einer belasteten DK auf, Bild 61. Die verbogenen Innenlagen sind vermutlich in der ungleichmäßig verteilten Kupferbelegung begründet, Bilder 61, 62.



Bild 61: 10-12I-33, AI Si Stiftkontakt, I1000, Übersicht, 1, belastet



Bild 62: 10-12I-33, AI Si Stiftkontakt, I1000, Übersicht LP, Leiterplatte verformt

St GC 047

Bei der Variante 8 finden sich häufige Harzrückzüge, Innenlagenanbindungen sind gerissen und die DK im Restring ist angerissen.

Bei der Variante 9 finden sich ebenfalls häufige Harzrückzüge, und mehrfache Laminatrisse im Bereich des Restrings, siehe Bild 63.

Allerdings sind diese Phänomene auch an nicht mit manueller Lötwärme belasteten Komponenten zu sehen.



Bild 63: 9-12I-18, St GC 047, I1000, Übersicht, Pin 217, belastet

Flanschdose

Bei der Varianten 4 und 8 sind geringe Harzrückzüge sichtbar, Bild 64. Variante 10 zeigt keine Auffälligkeiten.



Bild 64: 8-12I-15, Flanschdose, I1000, Übersicht, 1b

PGA

Bei der Variante 4 sind deutliche Harzrückzüge sichtbar, Bild 65. Die DK oben am Pad ist gerissen; Bild 66, und geringe Laminatrisse sind sichtbar.

Bei den Varianten 8 und 9 sind geringe Harzrückzüge und häufige Laminatrisse im Restringbereich sichtbar.

Alle Varianten weisen Padlifting auf.

Auch im Zustand nach Wellenlötung sind bereits Laminatrisse und Innenlagenabrisse vorhanden. Es gibt also keine signifikante Änderung durch den manuellen Lötwärmeeinfluss, jedoch deutliche Schädigung der Verbindung bereits nach der Baugruppenfertigung.



Bild 65: 4-6I-46, PGA, I1000, Übersicht, 162



Bild 66: 4-6I-46, PGA, I1000, Detail, 162, belastet

Sub-D-Stecker St HDF 15

Bei den Varianten 4 und 8 sind geringe Harzrückzüge sichtbar.

Variante 10 weist geringe Harzrückzüge und Laminatrisse zwischen den Innenlagen auf, Bild 67.



Bild 67: 10-12I-25, I1000, St HDF 15, Übersicht, Pin 4, unbelastet Laminatrisse im innern

Anschlussstück (AS)

Die Variante 8 weist keine Aufälligkeiten auf, siehe Bild 68. Bei der Variante 9 sind Laminatrisse im Bereich Restring zu finden.



Bild 68: 8-12I-15, AS, I1000, Übersicht, a3

DK3,5mm / DK2,5mm / DK1,5mm

Die Durchkontaktierungen (DK) mit einem Durchmesser von 3,5mm und 2,5mm wurden ebenfalls mit manueller Lötwärme belastet. Untersucht werden soll der Einfluss einer Innenlagenanbindung über Restringe auf eine mögliche Leiterplattenschädigung. Dieser wird am Beispiel der 12lagen Varianten und DK mit 3,5 bzw. 2,5mm Durchmesser untersucht.

Bei der Variante 8, die in allen Lagen Restringe aufweist, sind geringe Laminatrisse und Harzrückzüge sichtbar. Es ist ein minimaler Unterschied zwischen belasteten DK und unbelasteten DK sichtbar.

Bei der Variante 10, die in allen Lagen Restringe aufweist, sind minimale Laminatrisse und Harzrückzüge an belasteten DK sichtbar und nahezu keine Schädigung an unbelasteten DK.

Bei der Variante 9 sind die DK a-c an die Innenlagen 2 und 11 und die DK d-e (3,5mm) bzw. d-f (2,5mm) an keine Innenlage angebunden. In dem Bereich ohne Innenlagenanbindung, weisen belastete DK deutliche Harzrückzüge, die sich fast über gesamte Länge der Hülse erstrecken, sowie Laminatrisse und Padlifting auf, Bilder 69, 70. Unbelastete DK weisen geringe Harzrückzüge und Laminatrisse auf, Bild 71.

An einem Referenzboard der Variante 9 (keine manuelle Lötbelastung) sind ebenfalls Laminatrisse und Padlifting sichtbar, die in ihrer Erscheinung denen der unbelasteten gealterten DK gleichen.

An einem Referenzboard mit DK von 1,5mm Durchmesser sind an mit manueller Lötwärme belasteten und unbelasteten DK Laminatrisse, Harzrückzüge, Padlifting und Hülsenrisse (auch an unbelasteten DK) sichtbar.



Bild 69: 9-12I-39, DK 2,5mm, I1000, Übersicht, b, belastet



Bild 70: 9-12I-39, DK 2,5mm, I1000, Übersicht, e, belastet



Bild 71: 9-12I-39, DK 2,5mm, I1000, Übersicht, c, unbelastet

Die Tabelle 14 zeigt in der Übersicht das beobachtete Schadensbild, das durch die manuelle Lötwärmebelastung von 20s mit 350°C Lötspitzen temperatur an div. THT-Komponenten zusätzlich in die verschiedenen Leiterplattenvarianten eingebracht wurde.

	Eingebrachtes Schadensbild				
Komponente	Harzrückzug	Laminatrisse	Hülsenrisse		
Stiftleiste	Var 1, Var 2	Var 1, Var 2	Var 1, Var 2		
Anschlussstück mit Schraube (AMS)	-	-	-		
BNC-Adapter	-	-	-		
AlSi Stiftkontakt	-	-	-		
St GC 47	-	-	-		
Flanschdose	-	-	-		
PGA	-	-	-		
St HDF 15	-	-	-		
Anschlussstück (AS)	-	-	-		
DK 3,5/2,5/1,5mm	Immer dann, wenn keine Innenlagenrestringe vorhanden sind				

Tabelle 14: durch manuelle Lötwärmebelastung (350 $^{\circ}$, 20s) zusätzlich eingebrachtes Schadensbild

Wie aus der Tabelle 14 ersichtlich ist, wird durch die manuelle Lötwärmebelastung von 20s mit 350°C Lötspitzentemperatur an den untersuch ten THT-Komponenten (Ausnahme LP Variante 1 und 2) keine zusätzliche Schädigung eingebracht.

Nur an den DK ohne Innenlagenrestringe und ohne Bauteilbestückung ist eine zusätzliche Schädigung sichtbar.

SMD-Komponenten

RC 0402 /0603 / 0805 / 1206

Die passiven Komponenten R und C sind in der Bauform 0402, 0603, 0805 und 1206 vertreten. Bei allen ist das gleiche bekannte Schädigungsbild nach TWechsel-Beanspruchung zu sehen. Die Bilder 72 - 94 zeigen exemplarisch die Ergebnisse der Zuverlässigkeitsbelastung an passiven Zweipolern.

Nach 500TW ist oftmals nahezu keine Rissbildung in der Lötstelle sichtbar, es ist eine beginnende Rissbildung im Lamint vorhanden.

Nach 1000TW ist eine zum Teil erhebliche Lötstellenermüdung zu beobachten. Es sind minimale Anrisse in der LP bei allen Lagenaufbauten zu sehen, bei Var 1+2 ist die Padverformung größer. Laminatrisse sind auch bei Leiterplatten, die keine man. Lötbelastung gesehen haben, vorhanden.

Es gibt keine signifikanten Unterschiede bei mit manueller Lötwärme belasteten und unbelasteten Komponenten.



Bild 72: 2-2I-10, Übersicht R0402, 5, Ref. 1000



Bild 73: 2-2I-43, Übersicht R0402 unbelastet, 5, I1000



Bild 74: 1-2I-42, Übersicht R0402 belastet, 4, I1000



Bild 75: 1-2I-42, Detail R0402 belastet, 4a, I1000



Bild 76: 10-12I-25, Übersicht R0402 unbelastet, 5, I1000



Bild 77: 10-12I-25, Übersicht R0402 belastet, 4, I1000



Bild 78: 2-2I-10, Übersicht R0603, 5, Ref. 1000



Bild 79: 1-2I-42, Übersicht R0603 unbelastet, 5, I1000



Bild 80: 1-2I-42, Detail rechts R0603 unbelastet, 5, I1000



Bild 81: 8-12I-48, Übersicht R0603 belastet, 4, I1000



Bild 82: 8-12I-48, Übersicht R0603 belastet, 4b, I1000



Bild 83: 8-12I-48, Übersicht R0603 belastet, 4a, I1000





Bild 84: 2-2I-35, Übersicht R0402 belastet, 4, I500



Bild 85: 2-2I-35, Übersicht R0603 belastet, 4, I500



Bild 86: 2-2I-10, Übersicht C0402, 5, Ref. 1000



Bild 87: 1-2I-42, Übersicht C0402 belastet, 5, I1000



Bild 88: 2-2I-35, Übersicht C0402 unbelastet, 4, I500



Bild 89: 2-2I-35, Übersicht C0402 belastet, 5, I500



Bild 90: 2-2I-10, Übersicht C0603, 5, Ref. 1000



Bild 91:1-2I-42, Übersicht C0603 belastet, 5, I1000



Bild 92: 10-12I-25, Übersicht C0603 belastet, 5, 11000



Bild 93: 2-2I-35, Übersicht C0603 unbelastet, 4, I500



Bild 94: 2-2I-35, Übersicht C0603 belastet, 5, I500

TQFP144

Es ist keine signifikante Erhöhung der Schädigung sichtbar, siehe Bilder 95-96.



Bild 95: 8-12I-48, TQFP144, I1000, Übersicht 144, unbelastet



Bild 96: 8-12I-48, TQFP144, I1000, Übersicht 37, belastet

SMD-LED (Bauform PLCC2)

Bei dieser temperaturempfindlichen Komponente gilt das eingangs beschriebene. Wird die manuelle Lötung ohne Bauteilbeschädigung durchgeführt, so ist auch keine signifikant verstärkte Schädigung der Lötstellen und der Leiterplatte zu beobachten (siehe SMD-LED, Bild 97). Eine BE-Schädigung kann aber bei Lötspitzenkontakt zum Kunststoffgehäuse auch bei kurzer Lötzeit zur BE-Schädigung führen, siehe Bild 98. Diese Schäden durch Aufschmelzen des Gehäusematerials können auch in Innern der Komponenten auftreten, ohne äußerlich sichtbare Merkmale zu hinterlassen.



Bild 97: 10-12I-33, I1000, SMD-LED, Übersicht, 1a



Bild 98: 2-2I-19, k1000, SMD-LED, Übersicht, 1a, belastet

Drossel

Diese Komponenten sind ebenfalls temperaturempfindlich, obwohl sie aufgrund ihrer großen Wärmekapazität einen hohen Lötwärmebedarf haben und ihre Empfindlichkeit nicht offensichtlich ist. Die optische Inspektion zeigt keine Auffälligkeiten.

Wird die manuelle Lötung ohne Bauteilbeschädigung durchgeführt, so ist auch keine signifikant verstärkte Schädigung der Lötstellen und der Leiterplatte zu beobachten (siehe Drossel, Bild 99). Die untersuchten Querschliffe zeigten gute Lötstellen, Var 10 einen minimalen Laminatriss an der Padkante des nicht belasteten Anschlusses.

Eine BE-Schädigung ist aber bei diesem Bauelement oftmals von außen nicht sichtbar Die Bilder 100 – 102 zeigen Drosseln mit mittlerer (10s), kurzer (5s) und ohne manuelle Lötbelastung. Die Vergussmasse zeigt bei 10s manueller Lötwärmebelastung eine deutliche Schädigung (Risse und Ablösung), die bei 5s geringer wird und ohne manuelle Lötwärmebelastung nicht mehr sichtbar ist. Inwieweit sich diese Schädigung auf die Bauelementezuverlässigkeit auswirkt muss mit weiteren Untersuchungen (Funktionstest) geklärt werden.



Bild 99: 10-12I-04, Drossel, I1000, Übersicht, 1a



Bild 100: 8-12I-6, Drossel, m1000, Drossel 2 Übersicht Mitte



Bild 101:8-12I-3, Drossel, k1000, Drossel 2 Übersicht Mitte



Bild 102:8-12I-18, Ref 0, Drossel 2 Übersicht Mitte

SME-10mm

Bei dieser temperaturempfindlichen Komponente gilt das eingangs beschriebene. Wird die manuelle Lötung ohne Bauteilbeschädigung durchgeführt, so ist auch keine signifikant verstärkte Schädigung der Lötstellen und der Leiterplatte zu beobachten (siehe SMD-LED, Bild 103, 106).

Eine BE-Schädigung kann aber auch bei relativ kurzer Lötzeit eintreten, siehe Bild 104, 105. Hier ist bei 350°C Lötspitzentemperatur und 20 s wie auch bei 10s Lötzeit eine interne Schädigung der Komponente sichtbar. Diese Schäden durch Aufschmelzen des Gehäusematerials treten im Innern der Komponenten auf, ohne äußerlich sichtbare Merkmale zu hinterlassen. Während des manuellen Lötprozesses kann es zu einer hörbaren Schädigung der Komponente kommen (knacken während des Lötprozesses bei zu langer Lötzeit). Erst bei 5s Lötzeit ist eine interne Schädigung nicht mehr nachzuweisen, Bild 106.



Bild 103: 4-6I-40, SME-10mm, k1000, 2b (unbelasteter Anschluss)



Bild 104: 10-12I-33, I1000, SmE 10mm, 2a



Bild 105: 4-6I-12, m1000, SME-10mm, 2a



Bild 106: 4-6I-40, SME-10mm, k1000, 2a

Oszillator

Da aus Erfahrung an den Lötstellen eines derartig großen keramischen Bauelements bereits Ermüdungsrisse weit vor 1000 T-Wechsel eintreten wird hier die Untersuchung an Komponenten mit maximal 500TW durchgeführt.

Nach 500 T-Wechsel ist mindestens eine Lötstelle je Bauteil bei allen Varianten komplett gerissen, egal ob mit manueller Lötwärme belastet oder nicht, Bilder 107-110. Eine geringe Leiterlattenschädigung ist ebenso vorhanden.

Nach 250T-Wechsel ist bei Var 1+2 eine beginnende Leiterplattenschädigung festzustellen. An allen untersuchten Komponenten ist eine beginnende Rissbildung in den Lötstellen sichtbar, siehe Bilder 111, 112.

Das Referenzbauteil ohne T-Wechselbelastung zeigt keine Auffälligkeiten, Bild 113.



Bild 107: 2-2I-35, I500, Oszillator, Übersicht, 2b, belastet



Bild 108: 2-2I-35, I500, Oszillator, Übersicht, 2d, unbelastet



Bild 109: 10-12I-42, I500, Oszillator, Übersicht, 1d, unbelastet



Bild 110: 10-12I-42, I500, Oszillator, Übersicht, 1b, belastet



Bild 111: 10-12I-32, I250, Oszillator, Übersicht, 1b, belastet


Bild 112: 10-12I-32, I250, Oszillator, Übersicht, 1d, unbelastet



Bild 113: 4-6I-47, Ref, Oszillator, Übersicht, 1b, belastet, m

Speicherdrossel

Alle untersuchten Komponenten zeigten keine signifikanten Unterschiede mit oder ohne manueller Lötwärmebelastung, siehe Bilder 114, 115. Es sind eine geringe Lötstellenermüdung und kleine Laminatrisse (ca. 20µm) sichtbar.



Bild 114: 4-6I-46, Speicherdrossel, I1000, Übersicht, linker Anschluss



Bild 115: 4-6I-49, Speicherdrossel, Ref. 1000, Übersicht, linker Anschluss

Zusammenfassend zeigt die Tabelle 15 den Einfluss der manuellen Lötwärmebelastung auf die untersuchten SMD-Komponenten hinsichtlich möglicher Bauteilschädigung.

Komponente	Bauteilschädigung
RC0402/0603	_*
RC0805/1206	_*
TQFP144	-
SMD-LED (Bauform PLCC2)	Aufschmelzen des Gehäuses, bei beginnender Schädigung äußerlich nicht sichtbar
Drossel	Beschädigung der Vergussmasse, äußerlich nicht sichtbar
SME-10mm	Interne Schädigung durch Aufschmelzen des Gehäusema- terials, äußerlich nicht sichtbar
Oszillator	-
Speicherdrossel	-

Tabelle 15: Bauteilschädigung durch manuelle Lötwärmebelastung

* direkter Kontakt mit Keramik kann zu Rissen führen, die optisch möglicherweise nicht sichtbar sind, insbesondere an den Kondensatoren

Exemplarische Versuche mit Heißgas zeigten keine Bauteilbeschädigungen (Rissbildung) an Keramikkomponenten durch den Einsatz eines Heißgasgriffels, jedoch eine sehr schnelle Beschädigung an den SMD-LED.

3.7 Innenlagen-Spannungsfestigkeit

Um die Spannungsfestigkeit der verschiedenen Leiterplattenmaterialien zu untersuchen, wurden im Layout SIR-Test-Strukturen in jeder Lage direkt untereinander angebracht. Diese Kammstrukturen weisen eine Fingerstruktur mit 200µm Linien- und Zwischenraumbreite auf, siehe Bild 116.



Bild 116: Kammstruktur unter TQFP144 nach Durchschlagtest

Für die Untersuchung der Innenlagen-Spannungsfestigkeit wurde an den 6- und 12-Lagen Leiterplatten (Var. 4, 8, 9, 10) eine Spannung zwischen zwei übereinander liegenden Kämmen benachbarter Lagen angelegt und langsam kontinuierlich erhöht. Jeweils bei 500V, 1000V, 1500V usw. wurde die Spannung für 30s konstant gehalten. Die Spannung wurde bis zum Durchschlag erhöht.

Alle LP-Varianten erreichen eine Innenlagen-Spannungsfestigkeit von mindestens 8,25 kV/mm Laminatdicke.

Sind besondere Anforderungen an die Spannungsfestigkeit von Leiterplatten vorgegeben, so muss im Einzelfall der Lagenaufbau und das Layout auf Spannungsfestigkeit ausgeführt werden. Hierbei sind Innenlagen-Leiterabstände ebenso zu beachten wie Zwischenlagen-Leiterabstände.

3.8 Zuverlässigkeit von Kupferhülsen

Um die Zuverlässigkeit von Kupferhülsen zu untersuchen, wurden auf den Testboards zwei Felder mit jeweils ca. 2x250 Durchkontaktierungen aufgebaut. Diese DK sind über Innenlagenleiterbahnzüge in Reihe geschaltet. Im Feld I wurde jeweils nur die nötige Anbindung mit einem Restring und einer Leiterbahn realisiert, im Feld II haben die DK (außer in der Variante 9) in allen Lagen Restringe zur mechanischen Stabilisierung, siehe Bilder 117, 118 und Tabelle 16.

Es wurde ein Testaufbau erstellt, der eine Online-Messung der Widerstandserhöhung (Unterbrechung) von bis zu 100 Strukturen ermöglichte. Eine Widerstandserhöhung im Messkreis auf 4 kOhm wurde als Hülsenriss definiert. Dieser Grenzwert wurde anhand von Querschliffanalysen als sinnvoll bestätigt.



Bild 117: Var 10-33, Feld 1



Bild 118: Var 10-33, Feld 2

LP-Variante	1	2	4	8	9	10
Cu Hülsenmitte [µm]	25	35	33	29	48	31
Cu Hülsenschulter [µm]	27	27,4	29,1	35	38,5	44,6
Lochdurchmesser [µm]	638	616	606	610	515	667
Bohrdurchmesser incl. Cu [µm]	700	702	691	679	631	747
Vorgabe Enddurchmesser DK [µm]	600	600	600	600	600	600
LP-Dicke lst [µm]	1565	1658	1611	1445	2337	2303
LP-Dicke Soll [µm]	1600	1600	1600	1600	2600	2600
CTE-Z (Datenblatt) unter Tg [ppm/ $^{\circ}$ C]	70	65	45	45	40	30-50
CTE-Z (Datenblatt) über Tg [ppm/℃]	280	290	220	220	180	200-230
Tg [℃]	135	110-150	150	150	150	150
Innlagenrestringe Struktur II	-	-	ја	ја	nein	ja

Die Tabelle 16 gibt die geometrischen Daten der Hülse wieder.

Tabelle 16: Vorgaben und Messdaten Kupferhülsen

Die Leiterplatten wurden in der Weise mit manueller Lötwärme belastet, dass in jedem Feld (I und II) 12x4 DK mit einer Lötspitze für 10s mit 350℃ Lötspitzentemperatur thermisch belastet wurden. Anschließend wurden die Leiterplatten in den Temperaturwechsel eingebracht.

Zunächst für bis zu 1140 Zyklen von -40° ...+125 $^{\circ}$ für jeweils 12 Minuten Haltezeit. Hierbei wurden allerdings keine zählbaren Ausfälle registriert. Daher wurden der Temperaturhub auf -20° ...+160 $^{\circ}$ erhöht, Bild 119. Hier wa ren Ausfälle zu verzeichnen. Die Tabelle 17 zeigt die Ausfälle je untersuchter Leiterplattenvariante und die Bilder 120 – 124 die entsprechenden Weibullkurven.

Das Ausfallverhalten wurde mit Querschliffen verifiziert. Ein signifikanter Unterschied im Ausfallverhalten ob mit oder ohne manuelle Lötwärmebelastung konnte nicht festgestellt werden.

Temperatur



Bild 119: Temperaturwechsel zur Belastung von Kupferhülsen: -20°C...+160°C

LP-Variante	Gesamtzyklen -20℃/+160℃	Anzahl Strukturen I/II	Ausfälle Struktur I/II
Var 1-2l	1000	50/0	42/-
Var 2-2l	1500	22/0	20/-
Var4-6l	1500	14/14	-/-
Var 8-12I	770 + 1140 bei 125℃/-40℃	23/23	7/6
Var9-12I, dick	770 + 1140 bei 125℃/-40℃	48/0	-
Var10-12l, dick	1500	24/24	3/-

Tabelle 17: Ausfälle der Durchkontaktierungen

Die Rechnung erfolgte nach folgender Funktion:

$$F(t) = 1 - e^{\left(\frac{t}{\tau}\right)^{\beta}}$$

F(t) ist die Summenhäufigkeit und t ist hier die Zyklenzahl. Mit der linearen Fitfunktion

$$Y = A + B * X$$

wird ln(-ln(1-F(t))) [=Y] gegen ln(t) [=X] aufgetragen, als Ergebnis erhält man die Parameter der Weibullverteilung:

$$\beta = B$$
 und $\tau = e^{\frac{-A}{B}}$

Dabei gilt folgende Annahme für die Häufigkeitsverteilung:

$$F(t) = \frac{(i-0.3)}{(n+0.4)}$$

Hierbei ist i der i-te Ausfall und n die Anzahl der Testobjekte (Umfang der Stichprobe).



Bild 120: Weibullkurve für Var 1



Bild 121: Weibullkurve für Var 2



Bild 122: Weibullkurve für Var 8, Struktur I



Bild 123: Weibullkurve für Var 8, Struktur II



Bild 124: Weibullkurve für Var 10, Struktur I

Bei den Varianten 1 und 2 ist auffällig, dass beide relativ zu den anderen Varianten eine hohe Ausfallrate aufweisen. Variante 2 fällt in einem engen Bereich aus, was sich durch eine steile Ausfallkurve zeigt.

Das frühe und auch starke Ausfallverhalten beider Varianten ist durch den niedrigen Tg (nach Leiterplattenhersteller Tg=135) begründet. Bei Temperaturwechselbelastung oberhalb Tg macht sich die starke Z-Achsenausdehnung zunehmend bemerkbar, wodurch die Hülse zerstört wird.

Da laut Datenblatt der Tg-Wert der Variante 2 möglicherweise unterhalb dem der Variante 1 liegt, kann dies eine Erklärung für das ungünstigere Ausfallverhalten der Variante 2 sein.

Die Varianten 4 (mit und ohne Innenlagenrestringen) und 9 (ohne Innenlagenrestringe) sind ohne Ausfälle getestet worden.

Bei der Variante 8 sind nahezu gleichviel Ausfälle mit und ohne Innenlagenrestringen zu sehen. Auch der Kurvenverlauf unterscheidet sich nur geringfügig.

Bei der Variante 10 (mit und ohne Innenlagenrestringen) sind wenige Ausfälle an den Strukturen ohne Innenlagenrestringe aufgetreten.

Die Summe der Ergebnisse zeigt nur ein gering besseres Ausfallverhalten der DK mit Innenlagenrestringen. Dieses ist jedoch noch nicht als signifikant besser zu bewerten.

Aus diesen Ergebnissen ist nicht ersichtlich, dass die Restringanbindung die mechanische Stabilität der Kupferhülsen bei Temperaturwechsel unterhalb Tg erhöht. Dies kann allerdings auch in der dicken (mind. 29µm) Hülsenmetallisierung begründet sein, die somit eine ausreichende Stabilität liefert.

Allerdings ist aus den Ergebnissen der Querschliffanalyse der DK 3,5/2,5/1,5 mm zu sehen, dass es hier bei der Lötbelastung (Wellenlöten und manuell) sehr wohl zu extremen Harzrückzügen und DK-Rissen kommt.

Das Fazit der Untersuchungen an den DK ist, dass eine Empfehlung zu Innenlagenrestringen gegeben wird. Dies ist aber weniger aufgrund thermomechanischer Wechselbelastung im Betrieb der Baugruppe zu sehen, als mehr im Hinblick auf den Temperaturhub beim Lötprozess.

3.9 SIR-Test

Um den Einfluss von Flussmittelrückständen zu untersuchen, wurde ein SIR-Test an den vorhandenen Kammstrukturen durchgeführt. Mit dem SIR-Test wird der Oberflächenisolationswiderstand von Leiterplatten unter Feuchteeinfluss gemessen. Dieser stellt ein Prüfkriterium für die Korrosionsneigung von Flussmitteln dar. Als zulässiger unterer Grenzwert ist 100 MOhm festgelegt. Geprüft wurde an den SIR-Test-Strukturen der Lage 1, die unter dem TQFP angeordnet waren.

Während eines manuellen Lötprozesses wird oftmals Zusatzflussmittel eingesetzt, das z.B. mit einem Pinsel aufgetragen wird. Wird im Anschluss an den manuellen Lötprozess nicht gereinigt oder ist das Flussmittel einem Reinigungsprozess nicht zugänglich, z.B. unter einem benachbarten Bauelement, so kann es hier eintrocknen, wobei die aktiven Bestandteile zurückbleiben. Diese können dann später unter Feuchteeinfluss zu Korrosion bzw. Kurzschlüssen führen.

Für die Messung wurden je fünf Baugruppen ohne weitere Vorbehandlung sowie mit Zugabe von Flussmittel, das bei Raumtemperatur getrocknet wurde, untersucht. Das Bild 125 zeigt die Rückstände unter dem TQFP.

Die Prüfbedingungen im Klimaschrank waren, 85°C/85% rF für 168 Stunden bei angelegter Spannung von 100 V DC. Zur Strombegrenzung wurde ein 1MOhm-Widerstand vorgeschaltet. Das Bild 126 zeigt den Verlauf der Messkurven. Zu Beginn der Messung wird das Klima im Ofen eingefahren, wodurch die anfänglichen Schwankungen zu erklären sind. Sobald das feuchte Klima konstant ist, ist ein deutlicher Unterschied zwischen den unbehandelten Baugruppen (R mindestens 5 GOhm) und den mit Flussmittelrückständen verschmutzten Baugruppen zu sehen. Hier schwankt der Widerstand zwischen 1...100 MOhm. Diese Werte liegen also unterhalb des zulässigen Grenzwertes. Ein Widerstandmesswert von 1 MOhm zeigt einen Kurzschluss innerhalb der Strukturen auf, da dies dem Widerstand der Strombegrenzung entspricht.

Aus den Ergebnissen wird deutlich, dass beim Reparaturlöten nicht nur das Lötergebnis zu beachten ist, sondern insbesondere auch beim Einsatz von Zusatzflussmittel sorgfältig und sauber gearbeitet werden muss.



Bild 125: Flussmittelrückstände unter dem TQFP



Bild 126: Ergebnisse der SIR-Test Messung

3.10 Thermische Simulation des manuellen Lötprozesses

Die lokale Erwärmung der Lötstelle in einem bestimmten Temperatur-Zeit-Fenster ist Voraussetzung für die Benetzung und Ausformung der Lötverbindung. Die Lötstelle und ihre Umgebung erfordert je nach Geometrie und Material eine entsprechende Wärmezufuhr. Es wird gezeigt, dass die thermischen Vorgänge mit einfachen Modellansätzen zu beschreiben sind und welche Parameter als wesentliche Einflussgrößen zu berücksichtigen sind.

Modellbetrachtung der Lötspitze als Wärmequelle

Die Leistungsaufnahme der Lötstation teilt sich in die Versorgung der Elektronik (Steuerung, Regelung) und die von der Lötspitze abgegebene Wärmemenge. Dies sorgt für einen Standby-Leistungsumsatz von ca. 10 bis 30 W (Messung JBC Lötstation bei 350°C). Beim Aufheizen werden ca. 150 W umgesetzt; dies entspricht der maximalen Heizleistung P_{MAX} der betrachteten Lötspitze, die auch im Regelbetrieb zur Verfügung stehen sollte, siehe Bild 127.



Bild 127: Abschätzung der Wärmeabgabe und gemessener Regelbereich im Standby-Betrieb

Im Standby-Betrieb erfolgt der Wärmetransport in die Umgebung (Luft, Verlustwärme) durch Konvektion (freie Auftriebsströmung) und durch Wärmestrahlung. Im Lötvorgang kommt Wärmeableitung von der Spitze in das Lötgut hinzu.

Eine Näherung für den kombinierten Wärmeübergangskoeffizienten (gültig zwischen 200 und 400°C) für den vorliegenden Fall (freie Auftrie bsströmung und Strahlung, Emissivität ε = 0.3) ist:

$$\alpha \left[\frac{W}{m^2 K} \right] = 10 + 0.047 \cdot T[^{\circ}C]$$

Der Wärmestrom P (Leistung) ergibt sich mit der Oberfläche A der Lötspitze (beheizter Teil des Lötkolbens, siehe auch Bild 128, in dem die Heizwendel deutlich sichtbar ist) und der Temperaturdifferenz ΔT zwischen Lötkolben und Umgebung. Diese Leistung entspricht der im Temperatur-geregelten Betrieb immer abgegebenen Verlustleistung P_V.

 $P_V = \alpha \cdot A \cdot \Delta T$



Bild 128: Röntgenbild einer JBC Lötspitze

Bei Kontakt der Lötspitze mit dem Lötgut sinkt die Lötspitzentemperatur und Wärme fließt über einen gewissen thermischen Widerstand in das Lötgut. Dieser thermische Widerstand R_{TH} der Lötspitze kann mit den Material- und Geometriedaten abgeschätzt werden.

$$R_{TH} = \frac{l}{\lambda \cdot \pi \cdot r_0 \cdot r_1}$$

r₀, r₁ ... Radien an der Lötspitze und am Ende der konisch zulaufenden Lötspitze I ... Länge der konisch zulaufenden Lötspitze

 λ ... Wärmeleitfähigkeit der Lötspitze (meist Cu, beschichtet)

Anmerkung: Der für den R_{TH} gültige mittlere Querschnitt des Konus errechnet sich aus dem geometrisch mittleren Radius (Wurzel aus dem Produkt der beiden Radien)

Dieser thermische Widerstand begrenzt die Leistung P_{LS} , also den Wärmefluss, der über die sich einstellende Temperaturdifferenz (Regeltemperatur T_R – Lötspitzentemperatur T_{LS}) dem Lötgut zugeführt werden kann. Zusätzlich wäre ein schwierig zu fassender Übergangswiderstand bei noch festen Materialien zu berücksichtigen, der sich jedoch mit flüssigem Flussmittel verringert und letztendlich mit geschmolzenem Lot nahezu vernachlässigt werden kann. Begrenzt wird die Leistung P_{LS} zusätzlich durch die Nennleistung der Lötstation (Tabelle 18) und die immer abfließende Verlustleistung P_V .

$$P_{LS} = MIN\left[\frac{\left(T_{R}-T_{LS}\right)}{R_{TH}}, P_{MAX}-P_{V}\right]$$

Für entsprechende Daten findet man für feine Lötspitzen typisch Leistungen von wenigen Watt, die sich aus einem R_{TH} von ca. 20 K/W ergeben.

Lötstation	Nennleistung [W]
JBC	60
Oki	50
Ersa	68

Tabelle 18: Leistungen der für die Versuche verwendeten Lötstationen.

Modellbetrachtung der Lötstelle als Wärmesenke

Der stationäre thermische Widerstand R_{TH} zwischen Lötstelle und Umgebung legt bei gegebener Leistungszufuhr über die Lötspitze die maximal erreichbare Temperatur der Lötstelle fest. Letztere kann zu keinem Zeitpunkt überschritten werden; je nach Wärmekapazität der direkten Lötstellenumgebung wird diese maximale Temperatur früher oder später erreicht (zeitabhängiger thermischer Widerstand bzw. thermische Impedanz Z_{TH}).





Laterale Wärmeleitfähigkeit entspricht: vollflächigen, vollangebundenen Innenlagen

LP Dicke 1.6 mm, berechnet ohne (Symbole) bzw. mit Abkühlung in umgebender Luft

Die obige Darstellung (Bild 129) zeigt anhand des Temperaturverlaufs, dass die Wärmeableitung in die Leiterplatte maßgebend ist; die Wärmeabgabe an die Umgebung spielt zunächst eine nur untergeordnete Rolle und kann in den meisten Fällen (bis zu ca. 10 s) sogar vollständig vernachlässigt werden. Dies ist plausibel, denn erst wenn eine größere LP-Fläche auf erhöhte Temperatur gebracht ist, kann Wärme an die Umgebung abgegeben werden. Damit wird auch gezeigt, dass ein "Anblasen" zur Kühlung der Lötstelle eher psychologisch als physikalisch wirksam ist. Da der manuelle Lötvorgang typisch nach wenigen Sekunden beendet ist, kann der Wärmeaustausch mit der Umgebung hier vernachlässigt werden. Andererseits ist hiermit auch gezeigt, dass sich zwischen 10 und ca. 100 s nahezu stationäre Verhältnisse einstellen.

Wärmesenke Leiterplatte

Ausgehend von der Lötstelle wird die Leiterplatte vertikal und lateral erwärmt. Maßgebend für die Erwärmung sind vorrangig die Wärmeleitfähigkeiten, denn diese bestimmen das Volumen, welches mit seiner Wärmekapazität am Aufheizvorgang teilnimmt (d.h. Energie aufnimmt).

Betrachtet man zunächst den Aufheizvorgang einer Leiterplatte ausschließlich in der Dickenrichtung (homogen, großflächig), so ist weitgehend vernachlässigbar, ob und wie viele vollflächige oder strukturierte Cu-Lagen existieren; in der Regel sind die Zwischenlagen (FR4, Prepreg, ...) maßgebend für den Wärmetransport. Dies gilt allerdings nicht für Dick-Kupfer-Leiterplatten (Cu Dicke bis zu mehreren mm).

Der Wärmetransport in Dickenrichtung wird jedoch erheblich von der Nähe (Größe, Abstand) einer Durchkontaktierung (DK) beeinflusst, Bild 130.



Bild 130: Wärmetransport in Dickenrichtung

Ergebnis: Für einen kurzzeitigen Lötprozess (z.B. 1 s) ist die Leiterplatte ein Isolator, solange keine Durchkontaktierungen in der Nähe sind (offene Symbole). Dagegen sorgt ein Array von Durchkontaktierungen mit 1 mm Abständen (volle Symbole) für nahezu gleiche Temperaturen auch auf der nicht beheizten Seite der Leiterplatte.

Demnach sorgt bei THT-Lötstellen die Cu-Metallisierung der DK für den Wärmeeintrag in die Dicke des LP-Materials. Der weitere Wärmefluss erfolgt radial in die Umgebung der DK, mit den lateralen Wärmeleitfähigkeiten, die im Wesentlichen durch die Cu-Lagen und die Wärmefalle gegeben sind.

Folglich ist für ein SMD-Pad (bzw. für ein einseitig verlötetes THT Bauteil) ein nur kleiner Wärmeanteil für die Erwärmung der Leiterplatte anzusetzen, entsprechend der obigen Betrachtung ohne DK (offene Symbole).

Die zeitabhängige, radiale Wärmeleitung in der Leiterplatte um eine DK (THT) lässt sich insbesondere bei komplizierten Lagenaufbauten, Leitungs- bzw. Lagenanbindungen und den Geometrien von Wärmefallen nur mehr numerisch bestimmen. Für eine genaue Berechnung wären aufwändige Finite-Element-Modelle für jede einzelne DK-Geometrie er-

forderlich. Unter vereinfachenden Annahmen können Finite-Differenzen-Modelle herangezogen werden, was im Rahmen dieses Projekts durchgeführt wurde (siehe Berechnungen oben). Dargestellt wird hier jedoch nur die wiederum idealisierte Betrachtung des stationären thermischen Widerstands.

Der Radius r_A der wärmebeeinflussten Zone im thermischen Gleichgewicht sowie der thermische Widerstand R_{TH} der Leiterplatte um die DK lassen sich mit folgenden Näherungsformeln grob abschätzen:

$$r_A = \sqrt{\frac{2 \cdot \lambda \cdot d}{\alpha \cdot \pi}}$$
 und $R_{TH} = \frac{1}{4 \cdot \lambda \cdot d}$

d ... Dicke der Leiterplatte

 λ ... laterale Wärmeleitfähigkeit (typisch 1 ... 20 W m⁻¹ K⁻¹, entsprechend der Cu Lagen)

 α ... Wärmeübergangskoeffizient (typisch 10 ... 15 W m⁻² K⁻¹)

Bei geringer Wärmeleitfähigkeit der Leiterplatte ergeben sich wenige mm Radius und einen R_{TH} über 100 K/W, höhere Wärmeleitfähigkeiten ergeben ca. 30 mm Radius und einen R_{TH} von ca. 10 K/W.

Wärmesenke Bauteil

Für THT Bauteile wird zunächst der Bauteilanschluss (Pin) erwärmt. Die folgende Modellrechnung gilt für die Erwärmung der Spitze eines Pins hinreichender Länge, Bild 131. Unterschiedliche Bauteilkörper wurden hier nicht berücksichtigt.



Bild 131: Modellrechnung für die Erwärmung der Spitze eines Pins aus unterschiedlichen Materialien

Die Temperatur an der Pinspitze nach der Zeit t berechnet sich wie folgt mit der Leistung P und dem Pinquerschnitt A, wobei Z_{TH} die an den Kurvenverlauf angepasste Fit-Funktion (siehe folgende Tabelle 19) darstellt:

$$T(t) = T_{Raum} + \frac{Z_{TH}(t)}{A[mm^2]} \cdot P$$

	Z _{TH} Verlauf in K/W*1mm ²	∆T in K über 2mm Pinlänge (1mm², 1W)
Cu	$Z_{TH} = 10 \cdot \left(1 - e^{\frac{t}{0.1}}\right) + 335 \cdot \left(1 - e^{\frac{t}{17}}\right)$	4
FeNi	$Z_{TH} = 95 \cdot \left(1 - e^{\frac{t}{0.2}}\right) + 530 \cdot \left(1 - e^{\frac{t}{7}}\right)$	130
Ms	$Z_{TH} = 31 \cdot \left(1 - e^{\frac{t}{0.2}}\right) + 341 \cdot \left(1 - e^{\frac{t}{17}}\right)$	15

Tabelle 19: Fit-Funktionen, aus der Modellrechnung für die Erwärmung der Spitze eines Pins aus unterschiedlichen Materialien

Pins aus Kupfer (Cu) bzw. Messing (Ms) benötigen mehr Wärme (höhere Leistung über kurze Zeit), da sie diese erheblich schneller in den Pin ableiten als Pins aus FeNi. Dies erklärt z.B. den schlechter erreichbaren Lotdurchstieg bei FeNi Pins (häufig bei THT-Elkos).

Erwärmen und Aufschmelzen von Lot

Spezifische Daten von Sn (repräsentiert näherungsweise Pb-freie Lotlegierungen)

- Dichte 7280 kg m⁻³
- spezifische Wärmekapazität 213 J kg⁻¹ K⁻¹
- Schmelzwärme 59.6 J g⁻¹

Aus diesen Daten lässt sich errechnen, dass zum Erwärmen und Aufschmelzen von 1 mm³ Lot eine Energie von 0.73 J erforderlich ist, und zwar ca. 0.3 J zum Erwärmen von Raumtemperatur auf Schmelztemperatur und ca. 0.43 J zum Schmelzen (Phasenübergang fest – flüssig). Anders interpretiert: Ein Lotdraht mit 1 mm² Querschnitt wird unter der Leistungszufuhr von 0.73 W mit einer Geschwindigkeit von 1 mm/s aufschmelzen.

Als Daumenregel gilt, dass ca. 1 W für 1 mm³ Lot erforderlich ist um innerhalb 1 s das Aufschmelzen und Erwärmen bis über Schmelztemperatur zu erzielen, siehe auch Bild 132. Mit abnehmendem Temperaturunterschied Lötspitze-Lot sinkt die zugeführte Wärmeleistung. Der Phasenübergang fest-flüssig benötigt eine vergleichsweise hohe Wärmemenge und sorgt für den Haltepunkt in dieser idealisierten Berechnung.



Bild 132: Temperaturverlauf beim Schmelzen von 1 mm³ Lot mit einer feinen Lötspitze (konstante Temperatur des Heizelements, Berechnung in vielen kleinen Zeitschritten).

Handlöten - Zusammenführen von Wärmequelle und Wärmesenke

Solange das Lot nicht aufgeschmolzen ist, besteht zwischen Lötspitze und Lötgut ein Kontaktwärmewiderstand aufgrund der Oberflächenrauhigkeit, jedoch schon deutlich verringert aufgrund eines Flussmittelfilms. Sowie das Lot an der Lötspitze aufgeschmolzen ist, ist der thermische Kontakt gut, so dass das weitere Aufschmelzen kaum verzögert erfolgt.

Rechnerisch ist hierfür die Wärmebilanz aufzustellen. Die zeitliche Abhängigkeit und die unterschiedlichen Parameter erfordern selbst bei erheblicher Idealisierung eine umfangreiche numerische Berechnung, welche hier nicht in überschaubarer Form wiedergegeben werden kann. Die durchgeführten Modellrechnungen haben gezeigt, dass schon die Betrachtung des stationären Zustands allein (wiederum als erhebliche Idealisierung) ein Abschätzung ermöglicht, ob unter gegebenen Randbedingungen eine hinreichende Erwärmung für den Lötvorgang sichergestellt werden kann.

Für den Wärmefluss ergibt sich eine Serienschaltung von (thermischen) Widerständen, aus der sich die maximal erreichbare Lötstellentemperatur T_{LS} analog zu einem Spannungsteiler bestimmen lässt. Die Regeltemperatur T_R ist über den thermischen Widerstand der Lötspitze R_{THLS} mit der Lötstellentemperatur T_L verbunden, diese wiederum über den thermischen Widerstand des Lötguts mit der Ausgangstemperatur T_0 , d.h. Raumoder Vorwärmtemperatur. Der thermische Widerstand des Lötguts wird maßgeblich durch die Leiterplatte bestimmt (R_{THLP}). Die Lötstellentemperatur T_{LS} (der "Spannungsabgriff") ergibt sich dann folgendermaßen:

$$T_{LS} = T_0 + (T_R - T_0) \cdot \frac{R_{THLP}}{R_{THLP} + R_{THLS}}$$

Solange R_{THLP} groß gegen R_{THLS} ist, kann T_{LS} hinreichend groß werden. Bei Annahme gleicher R_{TH} -Werte würde maximal der Mittelwert zwischen den Temperaturen T_R und T_0

erreicht, für 350 und 20°C also nur 185°C (d.h. ung eeignet für bleifrei). Bei Verwendung einer feinen Lötspitze auf einer Leiterplatte mit hoher lateraler Wärmeleitfähigkeit (angebundene vollflächige Cu-Lagen) kann der thermische Widerstand der Leiterplatte kleiner sein als derjenige der Lötspitze, d.h. nur eine erhebliche Erhöhung der Regeltemperatur (kritisch wegen möglicher Überhitzung) oder eine passende Vorwärmtemperatur T₀ wird den Lötprozess ermöglichen.

Die beiden folgenden Temperaturverläufe zeigen beispielhaft, wie sich die Temperaturen eines Pads einer Leiterplatte sowie die Pad-Umgebung über eine Kontaktzeit von 5 s mit der Lötspitze einstellen, Bild 133. Die Lötspitzentemperatur sinkt ab entsprechend der Wärmeabgabe. Der Einfluss der Vorwärmung ist offensichtlich für ein schnelleres Erreichen einer Löttemperatur. Die Zunahme der Temperatur wird gegen Ende der 5 s bereits deutlich langsamer, d.h. der stationäre Zustand ist nahezu erreicht.



Bild 133: feine Lötspitze, SMD Pad auf LP, ohne (links) und mit (rechts) Vorwärmung

Vergleichende Messungen

Um die entstehenden Temperaturverteilungen auf der Leiterplatte zu charakterisieren, wurden IR-Thermographie-Aufnahmen gemacht. Hierbei wurde an der senkrecht stehenden Leiterplatte von einer Seite eine bestimmte DK mit dem Lötkolben erwärmt, während von der anderen Seite das Thermographie-Bild aufgezeichnet wurde. Die Oberfläche wurde mittels Kalkspray auf eine definierte Emissivität (0.86) eingestellt. Wegen der experimentell begrenzten Auflösung in Zeit und Ort wurde hier eine längere Erwärmungsdauer betrachtet (nahe dem thermischen Gleichgewicht). Die Grauwerte der digitalisierten Bilder wurden in die entsprechenden Temperaturen umgerechnet und letztere wurden entlang der beiden Linien graphisch dargestellt, Bild 134.



Bild 134: IR-Thermographie-Aufnahmen zur Charakterisierung der Temperaturverteilungen auf einer Leiterplatte

Tendenziell nimmt die Verteilungsbreite von 1) nach 3) zu, entsprechend der durch die Innenlagen zunehmenden lateralen Wärmeleitfähigkeit. Die Anzahl der Lagen (1) bzw. die Lage der Anbindung (2) hat offenbar keinen signifikanten Einfluss.

Die folgenden Messungen wurden mit Thermoelementen durchgeführt; Thermoelement und Lötspitze waren einander gegenüber angeordnet, bzw. ein Thermoelement in 2 cm Abstand von DK montiert. Es zeigt sich erwartungsgemäß, dass zunehmende thermische Anbindung durch Innenlagen die Lötstellentemperatur senkt und die Wärmeausbreitung erhöht, Tabelle 20.

	6 Lagen		12 Lagen		
Stiftleiste / Pin	T (DK) °C	T (2cm) ℃	T (DK) ℃	T (2cm) ℃	
1 / 1a	220	20	210	25	
2 / 1a (Anbindung Lage 2)	180	40	180	35	
3 / 1a (Anbindung Lage 5/11)	170	35	160	30	
4 / 1a (vollflächig Lage 6/12)	110	40	120	40	
4 / 12a (Anbindung Lage 6/12)	160	35	150	40	

Tabelle 20: Lötstellentemperatur in Abhängigkeit von der thermischen Anbindung Stiftleisten, LP 6 und 12 Lagen; Lötspitze auf Lage 6 (12); 350℃, 20 s Lage 2 und 5 (11) vollflächig; Anbindung mit Wärmefalle bzw. keine Anbindung mittleres Ergebnis aus 2 bis 3 Messungen

Aus den Messungen ist ersichtlich, dass sich der erwärmte Bereich über wenige bis einige mm erstreckt, was mit entsprechenden Berechnungen in Einklang steht.

4. Diskussion und Bewertung der Ergebnisse

Die Ergebnisse zeigen, dass mit einem manuellen bleifreien Lötprozess (Reparaturlötprozess) auf Leiterplattenbasismaterialien aus FR4 Elektronik hergestellt werden kann, die in ihrer Zuverlässigkeit hinsichtlich Temperaturwechsel derjenigen, die nur die Serienlötprozesse Reflow- und Wellenlöten durchlaufen haben, gleichwertig ist. Ein Einfluss der Wärmeeinbringung durch unterschiedliche Lötsysteme auf Zuverlässigkeit im manuellen Reparaturprozess konnte für die untersuchten Werkzeuge ausgeschlossen werden.

Wichtig für die Baugruppen-schonende Lötung ist, dass der Prozess unter Einhaltung von definierten Prozessparametern durchgeführt wird. Hierbei muss die Lötspitzengeometrie an die Bauelement- und Leiterplattenanforderungen angepasst sein. Empfohlen wird eine Lötspitzentemperatur von 350°C und Lötprozesszeiten von bis zu 3s. Somit wird gewährleistet, dass im Fall eines bis zu 2x wiederholten Lötprozesses keine signifikante zusätzliche Schädigung in die Baugruppe eingetragen wird. Damit ergeben sich die empfohlenen Lötprarameter wie folgt.

Empfohlene Lötparameter für den manuellen Reparaturlötprozess:

- maximal 350°C Lötspitzentemperatur
- maximale Lötzeit je Lötprozess: 3s
- maximale Anzahl Lötprozesse: 3

Ist die Lötung in diesem Temperatur-Zeitfenster nicht möglich, so muss die Baugruppe zusätzlich erwärmt werden. Dies erfolgt üblicherweise über eine Unterheizung (Heißgas oder Infrarot). Wird dagegen die Lötspitzentemperatur erhöht, so ist das Schädigungspotential beim Lötvorgang deutlich erhöht.

Ebenso ist eine deutliche Verlängerung des Lötprozesses oberhalb von 10s kritisch bei Leiterplattenmaterialien, die einen Tg von ca. 135°C aufweisen. Hier tritt in diesem Fall eine interne Laminatschädigung ein, die von außen nicht sichtbar ist. Diese Schädigung wird dann zu Ausfällen durch Kurzschlüsse oder Risse im Leiterbild führen.

Leiterplattenmaterialien, die höhertemperaturstabil sind (hier Tg 150, mit erhöhter T260 (Zeit bis zur Delamination bei 260°C) und erhöhter T_D (Zersetzungstemperatur) erfahren erst bei höherer Löttemperaturbelastung eine Schädigung. Hier sind bei der gewählten Lötspitzentemperatur von 350°C und maximaler manuel ler Lötzeit von 20s keine signifikanten zusätzlichen Schädigungen (bezogen auf die Erstlötung 2x Reflow, 1x Welle) eingebracht worden.

Trotzdem kann die Empfehlung für einen sicheren und beherrschten manuellen Lötprozess auf Leiterplattenbasismaterialien aus FR4 nur auf 350°C Lötspitzentemperatur lauten, weil eine FR4-materialübergreifende Prozesssicherheit mit einer Lötspitzentemperatur oberhalb von 350°C nicht gewährleistet werden kann.

Eine Vorgabe unterschiedlicher Lötspitzentemperaturen je nach Baugruppenanforderung ist in der Praxis nicht anwendbar. Das ständige Verändern der Werkzeugeinstellung wird in der Regel vergessen oder die vorhandene Arbeitsanweisung wird einfach ignoriert, um dann mit einer hohen Lötspitzentemperatur (oftmals 400°C) zu arbeiten. So ist aus Sicht des manuellen Lötpersonals eine schnelle Bearbeitung möglich, ohne hier jedoch das Schädigungspotential abschätzen zu können.

Insbesondere besteht zusätzlich die Gefahr durch zu hohe Lötspitzentemperaturen temperaturempfindliche Komponenten (z.B. SMD-LED, SMD-Elektrolytkondensatoren, SMD-Spulen) zu schädigen. Auch hier kann eine interne Schädigung bereits eintreten, ohne äußerliche Merkmale aufzuzeigen.

Die Temperaturen im manuellen Lötprozess sind wegen mehrerer, teilweise schwierig zu fassenden Einflussgrößen weniger gut zu modellieren als z.B. das Temperaturprofil im Reflow-Lötprozess (Simulationstool siehe ISIT-Homepage "Profilvorhersage"). Dennoch haben die Modellbetrachtungen gezeigt, dass die als wesentlich erkannten Einflussgrößen auch unter den vereinfachten Annahmen zu berechneten Ergebnissen führen, welche mit den experimentellen Erfahrungen übereinstimmen. So kann bei bekannten Parametern (Lötspitzengeometrie, Temperaturen, Leiterplatte) eine Vorhersage gemacht werden, ob eine zum Löten geeignete Temperatur erreicht werden kann oder ob und welche Parameter zu verändern sind. Vorausgesetzt die Randbedingungen stimmen, ist letztendlich das Geschick des Ausführenden ausschlaggebend für eine erfolgreiche Reparatur.

Alle LP-Varianten erreichen eine Innenlagen-Spannungsfestigkeit von mindestens 8,25 kV/mm Laminatdicke. Sind besondere Anforderungen an die Spannungsfestigkeit von Leiterplatten vorgegeben, so muss im Einzelfall der Lagenaufbau und das Layout auf Spannungsfestigkeit ausgeführt werden. Hierbei sind Innenlagen-Leiterabstände ebenso zu beachten wie Zwischenlagen-Leiterabstände.

Die Untersuchungen an den Durchkontaktierungen hinsichtlich Zuverlässigkeit bei Temperaturwechsel (-20 C/+160 C) führten zu folgenden Er gebnissen.

Die im Vergleich zu den anderen LP-Varianten frühe und hohe Ausfallrate bei den LP-Varianten 1 und 2 ist vermutlich durch den niedrigen Tg (nach Leiterplattenhersteller Tg=135) begründet. Bei Temperaturwechselbelastung oberhalb Tg macht sich die starke Z-Achsenausdehnung zunehmend bemerkbar, wodurch die Hülse zerstört wird.

Das Ausfallverhalten von Durchkontaktierungen mit Innenlagenrestringen (die zur mechanischen Stabilisierung der Hülse dienen sollen, auch dort wo keine Leiterbahnanbindung vorhanden ist) gegenüber nicht angebundenen Durchkontaktierungen ist nicht als signifikant besser zu bewerten.

Aus diesen Ergebnissen ist nicht ersichtlich, dass die Restringanbindung die mechanische Stabilität der Kupferhülsen bei Temperaturwechsel unterhalb Tg erhöht. Dies kann allerdings auch in der hier außergewöhnlich dicken (mind. 29µm) Hülsenmetallisierung begründet sein, die somit eine ausreichende Stabilität liefert.

Allerdings ist aus den Ergebnissen der Querschliffanalyse an Durchkontaktierungen mit 3,5/2,5/1,5 mm Durchmesser zu sehen, dass es hier bei der Lötbelastung (Wellenlöten und manuell) sehr wohl zu extremen Harzrückzügen und DK-Rissen kommt.

Das Fazit der Untersuchungen an den Durchkontaktierungen ist, dass eine Empfehlung zu Innenlagenrestringen gegeben wird. Dies ist aber weniger aufgrund thermomechanischer Wechselbelastung im Betrieb der Baugruppe zu sehen, als mehr im Hinblick auf den Temperaturhub beim Lötprozess. Aus den SIR-Test Ergebnissen wird deutlich, dass beim Reparaturlöten nicht nur das Lötergebnis zu beachten ist, sondern insbesondere auch beim Einsatz von Zusatzflussmittel sorgfältig und sauber gearbeitet werden muss. Während eines manuellen Lötprozesses wird oftmals Zusatzflussmittel eingesetzt, das z.B. mit einem Pinsel aufgetragen wird. Wird im Anschluss an den manuellen Lötprozess nicht gereinigt oder ist das Flussmittel einem Reinigungsprozess nicht zugänglich, z.B. unter einem benachbarten Bauelement, so kann es hier eintrocknen, wobei die aktiven Bestandteile zurückbleiben. Diese können dann später unter Feuchteeinfluss zu Korrosion bzw. Kurzschlüssen führen.

5. <u>Umsetzung der Ergebnisse in die Industrie, Ergebnistransfer</u>

Im Folgenden sollen die bisherigen und zukünftigen Transfermaßnahmen im Rahmen des geplanten Transferkonzepts vorgestellt werden.

Die Zwischenergebnisse des Projektes wurden laufend den Mitgliedern des PA mitgeteilt. Hierzu fanden 5 PA-Sitzungen während der Projektlaufzeit statt, Tabelle 21.

PA-Sitzung	Datum	Ort	Teilnehmende Firmen (davon KMU)
1	05. 03. 2008	ISIT, Itzehoe	8 (3)
2	06. 05. 2008	ISIT, Itzehoe	11 (4)
3	20. 11. 2008	Hella, Lippstadt	13 (4)
4	03. 06. 2009	ISIT, Itzehoe	10 (5)
5	24. 11. 2009	SMA, Niestetal	12 (5)

Tabelle 21: PA-Sitzungen

Eine abschließende Sitzung ist im März 2011 geplant.

Die Zwischenergebnisse wurden des Weiteren auf der 18. FED-Konferenz, 16.-18. Sept. 2010 auf dem Workshop "Sichere Reparaturprozesse" unter dem Titel "Lötwärmebeständigkeit im manuellen Reparaturprozess" veröffentlicht.

Folgende weitere Transfermaßnahmen in Form von Vorträgen auf Konferenzen und Seminaren, Tabelle 22, und in Form von Publikationen in Fachzeitschriften, Tabelle 23, sind geplant.

	Zeitraum								
Maßnahme		2011				2012			
	Q1	Q2	Q3	Q4	Q1	Q2	Q3	Q4	
EBL-Tagung 2012					х				
FED-Konferenz			х						
ISIT-Seminare zur Baugruppenfertigung	х			х		х		х	
Forum des Hamburger Lötzirkels		х							
FED-Regionalgruppentreffen			х	х	х	х			
Technologieseminar "Wir gehen in die Tiefe"		х							
Präsentation auf der Productronica 2012				x					
Präsentation auf dem VDI/VDE Arbeitskreis Prüftechniken				х					
Präsentation auf dem ZVEI Arbeitskreis Rework/Repair			х						
Technologietage verschiedener Firmen			x	x					

Tabelle 22: Weitere Transfermaßnahmen, Konferenzen, Veranstaltungen, Seminare

Des Weiteren sind gezielte Ansprache potenziell interessierter Unternehmen und Durchführung von Inhouse-Schulungsmaßnahmen geplant.

	Zeitraum			
Maßnahme	Q1 2011	Q2 2011	Q3 2011	Q4 2011
Transfer über die AG V 6.3 in die DVS Lötfachausbildung		x	x	
Veröffentlichung des Abschlussberichts auf der Homepage des ISIT		х		
Publikationen in den DVS-Medien (Schweißen und Schneiden)		x		
Präsentation in der Fachzeitschrift PLUS			х	
Platzierung von Beiträgen in Kennziffer- zeitschriften (EPP, Productronic)			х	x

Tabelle 23: Transfermaßnahmen über Publikationen

Das dargestellte Transferkonzept erscheint realistisch. Insbesondere vor dem Hintergrund, dass das Fraunhofer ISIT seit mehr als 15 Jahren auf dem Arbeitsgebiet der Prozessoptimierung, Fertigung und Bewertung von elektronischen Baugruppen tätig ist und einen breit gefächerten industriellen Kundenkreis, zu dem viele KMU zählen, aufweist. Zu den Dienstleistungsangeboten des ISIT gehören seit dem gleichen Zeitraum Schulungsmaßnahmen in Form spezieller In-House Seminare als auch wiederkehrende Seminare und Technologietage zu verschiedensten Themenbereichen. In diesem Umfeld können die Ergebnisse gezielt verbreitet werden.

Zusätzlich ist eine Aufnahme des Handbuches in die DVS-Kursunterlagen "Handlötarbeitskraft nach Richtlinie DVS 2620" geplant. Hier besteht eine enge Zusammenarbeit mit dem Vorsitzenden der DVS AG V 6.3 "Ausbildung Weichlöten in der Elektronikfertigung". Somit ist hier ebenfalls eine weite Verbreitung als realistisch anzusehen.

Die im PA beteiligten Firmen sind stark an der Übernahme der Ergebnisse, insbesondere Handbuch und Workmanship, die in eigene Arbeitsplatzrichtlinien und Arbeitsanweisungen sowie interne Schulungsmaßnahmen integriert werden sollen, interessiert.

<u>Eine Übertragung der Ergebnisse in die Industrie ist somit möglich und eine Umset-</u> zung / Anwendung in der Fertigung binnen Jahresfrist zu erwarten.

6. Zusammenfassung und Ausblick

Zusammenfassend lässt sich sagen, dass der richtig ausgeführte manuelle Reparaturlötprozess auf FR4-Leiterplatten die Zuverlässigkeit von elektronischen Baugruppen hinsichtlich Temperaturwechselbeständigkeit nicht negativ beeinflusst. Voraussetzung dafür ist allerdings die Einhaltung der in diesem Vorhaben empfohlenen Lötparameter für den manuellen Reparaturlötprozess:

- maximal 350°C Lötspitzentemperatur
- maximale Lötzeit je Lötprozess: 3s
- maximale Anzahl Lötprozesse: 3

Insbesondere temperaturempfindliche Komponenten als auch Leiterplattenlaminate mit eingeschränkter Temperaturbeständigkeit sind als Schwachstellen im Gesamtsystem elektronische Baugruppe zu finden. Unter Beachtung dieser Vorgaben und bei Wahl des an die Lötaufgabe angepassten Werkzeuges ist eine Baugruppen-schonende Reparatur möglich. Natürlich müssen alle weiteren Randbedingungen, wie ESD-Schutz, richtige Handhabung von Baugruppen, usw. beachtet und eingehalten werden (siehe auch Anwender-Handbuch).

Die Modellbetrachtungen haben gezeigt, dass die als wesentlich erkannten Einflussgrößen auch unter den vereinfachten Annahmen zu berechneten Ergebnissen führen, welche mit den experimentellen Erfahrungen übereinstimmen. Somit sind die wesentlichen Vorgänge der Lötstellenerwärmung im manuellen Lötprozess verstanden worden.

Der wissenschaftlich-technischen Nutzen liegt in der Erarbeitung eines Prozessfensters für den zuverlässigen manuellen Reparaturlötprozess. Dieser bislang schwer reproduziierbare und wenig definierte Prozess kann nun innerhalb definierter Grenzen sicher angewendet werden. Innovativ ist hierbei die systematische Betrachtung des Schädigungspotentials durch manuell eingebrachte Lötwärme.

Insbesondere KMU, die oftmals wenig Information über die zu verarbeitende Baugruppe haben, können so in ihrer Fertigung einen sicheren manuellen Lötprozess etablieren. Gleichzeitig bieten Anwender-Handbuch und Workmanship Grundlageninformationen für den Umgang mit elektronischen Baugruppen und sind einfach in eigene Arbeitsplatzrichtlinien und Arbeitsanweisungen sowie interne Schulungsmaßnahmen zu integrieren. Damit verbunden sind eine Erhöhung der Wertschöpfung und ein großes Potenzial zur Kosteneinsparung im Reparatursektor, indem durch die Sicherstellung einer gleichmäßigen Qualität die Fehlerrate im Reparaturprozess reduziert wird.

Feldausfälle, die möglicherweise zu Rückrufaktionen führen können, werden so vermieden. Dies erhöht die Wertschöpfung im Produktionsprozess und festigt die Marktposition von KMU. Erhöhte Verfahrenssicherheit und damit verbunden erhöhtes Vertrauen in das Fertigungsergebnis verstärkt die Kundenbindung und damit die Wettbewerbsfähigkeit der KMU.

In die Zukunft blickend erscheint es auf Basis dieser Ergebnisse möglich, einen Nacharbeitsprozess in Fertigungsumgebungen zu etablieren, in denen bisher eine manuelle Reparatur ausgeschlossen war.

Das Ziel des Vorhabens wurde erreicht.

- /1/ Manufacturing Techniques for Surface Mounted Assemblies. R. J. Klein Wassink, Verguld, M.M.F.: Electrochemical Publications Ltd., Asahi House, Port Erin, Isle of Man (1995).
- /2/ Soldering Tips and Tricks for Successful Rework. The need for a hand soldering continues. J. Ferry, http://www.circuittechctr.com/features/soldering_tips.htm
- /3/ A. A. Primavera: Process Issues for Fine Pitch CSP Rework and Site Scavenging http://www.uic.com/wcms/WCMS.nsf/index/White_Papers_4.html
- /4/ Flip Chip Rework Process. S.V. Vasan, P.T. Truong, G. Dod, Circuit World Vol. 21 No. 3 (1995) 16-19;24.
- /5/ Survey of rework practices in the UK electronics assembly industry. M. Wickham, C. P. Hunt: Soldering & Surface Mount Technology 11/3 (1999) 12-22.
- /6/ IPC-7711/7721 Rework, Modification and Repair of Electronic Assemblies. Nov. 2007.
- /7/ SMT Magazine, div. Fachbeiträge 1999-2002.
- /8/ IPC-A-610E-DE Abnahmekriterien f
 ür elektronische Baugruppen. IPC Association Connecting Electronics Industries. IPC Standard (2010); deutsche Übersetzung: FED, Berlin (2010).

8. <u>Anhang</u>

Anwender-Handbuch

Workmanship