

Schlussbericht

zu dem IGF-Vorhaben

Erhöhung der Lötbarkeit beim Einsatz mikro- und niedrig Ag-legierter Lote in der Fertigung elektronischer Baugruppen

der Forschungsstelle(n)

Fraunhofer ISIT

Das IGF-Vorhaben N17941 N/1 der Forschungsvereinigung Schweißen und verwandte Verfahren e.V. des DVS wurde über die



im Rahmen des Programms zur Förderung der Industriellen Gemeinschaftsforschung (IGF) vom



Bundesministerium
für Wirtschaft
und Energie

aufgrund eines Beschlusses des Deutschen Bundestages gefördert.

Itzehoe, 05.03.2016

Ort, Datum

Helge Schimanski

Name und Unterschrift des/der Projektleiter(s)
an der/den Forschungsstelle(n)

A handwritten signature in blue ink, appearing to read 'H. Schimanski', written over a horizontal line.

Zusammenfassung

Im Rahmen des Forschungsvorhabens wurde in enger Abstimmung mit den Firmen des beteiligten PA die systematische Untersuchung zur Erhöhung der Lötsicherheit beim Einsatz mikro- und niedrig Ag-legierter Lote in der Fertigung elektronischer Baugruppen durchgeführt. Hierbei wurde die Auswirkung von Leiterplattenoberflächen und -alterung auf das Lötverhalten dieser Lotpasten in Abhängigkeit des Lötprofils untersucht.

Sowohl mikrolegierte als auch niedrig Ag-legierte Lote lassen sich gut verarbeiten. Es gibt auch nach mehrfachen Reflowprozessen keine signifikanten Auffälligkeiten in der Phasenausbildung.

Die Lotausbreitung ist von der Metallisierung der Leiterplatte, ihrem Alterungszustand und dem Lötprofil abhängig. Lötprofile, die gemäß Herstellervorgaben mittig im Lötprozessfenster liegen, sind zu empfehlen. Bei kurzen Lötprofilen besteht die Tendenz, dass das Lot unzureichend fließt und wenig benetzt, lange und heiße Profile dagegen sind aufgrund der hohen thermischen Belastung für die Leiterplatte und Bauelemente nur eingeschränkt zu empfehlen. Der geringe Unterschied bei der Lotausbreitung von mikro- und niedrig Ag-legierten gegenüber den Standard SAC-Lotlegierungen stellt keinen signifikanten Nachteil dar.

Eine Flussmittelabhängigkeit konnte nachgewiesen werden. Dabei zeigt sich, dass Vorteile im Benetzungsverhalten und der Scherfestigkeit zu Nachteilen beim Tombstoning führen können. Die Untersuchungen ergeben, dass die Flussmittelmischung bei ungünstigen Prozessparametern einen signifikanten Einfluss auf die Entstehung von Tombstones haben kann. Eine der untersuchten Flussmittelformulierungen erweist sich unabhängig von der Legierung als gut geeignet um Tombstoning entgegenzuwirken.

Der wissenschaftlich-technische Nutzen liegt in dem Erkenntnisgewinn zur Verarbeitung von mikrolegierten und niedrig Ag-legierten Loten.

Der innovative Beitrag liegt in der Weiterentwicklung des Reflow-Lötverfahrens durch die systematische Untersuchung des Zusammenhanges von Prozessparametern im Grenzbereich und der daraus resultierenden Lötsicherheit bei der Verwendung mikrolegierter und niedrig Ag-legierter Lotpasten.

Insbesondere KMU können so in ihrer Fertigung sichere, kosteneffiziente Fertigungsprozesse für den Einsatz mikro- und niedrig Ag-legierter Lote etablieren und damit Einsparpotentiale nutzen. Erhöhte Verfahrenssicherheit und damit verbunden erhöhtes Vertrauen in das Fertigungsergebnis verstärkt die Kundenbindung und damit die Wettbewerbsfähigkeit der KMU. Damit verbunden sind eine Erhöhung der Wertschöpfung und ein großes Potenzial zur Kosteneinsparung. Dies festigt die Marktposition von KMU.

Das Ziel des Vorhabens wurde erreicht.

Das IGF-Vorhaben Nr.: 17941 N/1 / DVS-Nr.: 10.076 der Forschungsvereinigung, Forschungsvereinigung Schweißen und verwandte Verfahren e.V. des DVS, Aachener Str. 172, 40223 Düsseldorf, wurde über die AiF im Rahmen des Programms zur Förderung der industriellen Gemeinschaftsforschung und -entwicklung (IGF) vom Bundesministerium für Wirtschaft und Energie aufgrund eines Beschlusses des Deutschen Bundestages gefördert.

Inhaltsverzeichnis

1	Einleitung.....	7
1.1	Anlass für den Forschungsantrag, Ausgangssituation.....	7
1.2	Stand der Forschung	10
1.3	Aufgabenstellung.....	10
2	Forschungsziel und Lösungsweg	11
2.1	Angestrebte wissenschaftlich-technische Ergebnisse	11
2.2	Angestrebte wirtschaftliche Ergebnisse.....	11
2.3	Innovativer Beitrag.....	11
2.4	Lösungsweg zur Erreichung des Forschungsziels.....	12
2.4.1	Methodischer Ansatz	12
2.4.2	Arbeitsschritte	12
3	Durchführung und Ergebnisse.....	14
3.1	Material.....	14
3.1.1	Leiterplatten	14
3.1.2	Bauteile.....	16
3.1.3	Schablonen	18
3.1.4	Lot.....	18
3.1.5	Flussmittel.....	19
3.2	Aufbau der Baugruppen	20
3.2.1	Aufbauvarianten.....	20
3.2.2	Lagerung.....	20
3.2.3	Lötprofilerstellung.....	20
3.2.4	Lotpastendruck	23
3.2.5	Bestückung	24
3.2.6	Löten.....	24
3.3	Qualitäts- und Zuverlässigkeitsbewertung.....	25
3.3.1	Manuelle optische Inspektion.....	25
3.3.2	Röntgenanalyse	25
3.3.3	Porenauswertung.....	29
3.3.4	Solder Ball Test.....	33
3.3.5	Lollipop / Lotausbreitung.....	34
3.3.6	Tombstone	41
3.3.7	Schertest.....	51
3.3.8	Phasenwachstum.....	57
4	Diskussion und Bewertung der Ergebnisse.....	64
4.1	Porenauswertung	64

4.2	Solder Ball Test	64
4.3	Lollipop / Lotausbreitung	65
4.4	Tombstones.....	65
4.5	Scherfestigkeit	66
4.6	Phasenwachstum	66
5	Verwendung der Zuwendung	67
5.1	Personaleinsatz	67
5.2	Gerätebeschaffung.....	67
5.3	Leistungen Dritter	67
5.4	Notwendigkeit und Angemessenheit der geleisteten Arbeit.....	67
6	Umsetzung der Ergebnisse in die Industrie, Ergebnistransfer.....	68
6.1	Spezifische Transfermaßnahmen während der Laufzeit des Vorhabens	68
6.2	Spezifische Transfermaßnahmen nach Laufzeitende des Vorhabens.....	69
7	Zusammenfassung und Ausblick.....	72
8	Literaturverzeichnis	73

Abbildungsverzeichnis

Abbildung 1: Ablegierraten von Kupfer, Vergleich SAC und Innolot [3]	8
Abbildung 2: Lötfehler eines Kondensators auf einer bleifreien HAL-Leiterplatte	9
Abbildung 3: Flussdiagramm zum Projektablauf.....	13
Abbildung 4: Layout der Leiterplatte	14
Abbildung 5: Bestückte Musterplatine	15
Abbildung 6: Padanbindung.....	15
Abbildung 7: Leistungsanschluss Top	16
Abbildung 8: Leistungsanschluss Bottom	16
Abbildung 9: D2Pak 2 Top.....	16
Abbildung 10: D2Pak 2 Bottom.....	16
Abbildung 11: D2Pak 6 Top.....	16
Abbildung 12: D2Pak 6 Bottom.....	16
Abbildung 13: LGA100 Top	17
Abbildung 14: LGA100 Bottom	17
Abbildung 15: BGA121 Top.....	17
Abbildung 16: BGA121 Bottom.....	17
Abbildung 17: Speicherdrossel Top.....	17
Abbildung 18: Speicherdrossel Bottom.....	17
Abbildung 19: TSOP Top.....	17
Abbildung 20: TSOP Bottom.....	17
Abbildung 21: QFN8 Top.....	17
Abbildung 22: QFN8 Bottom.....	17
Abbildung 23: Schablonenversatz Rev4 beim Bauteiltyp R0201	18
Abbildung 24: Kuka-Profil	21
Abbildung 25: STD-Profil	21
Abbildung 26: Lahei-Profil.....	22
Abbildung 27: Galagahei-Profil	22
Abbildung 28: R0201 bedruckt,	23
Abbildung 29: R0201 bedruckt,	23
Abbildung 30: R0201 bestückt,.....	24
Abbildung 31: R0201 bestückt,.....	24
Abbildung 32: R0201 gelötet,	24
Abbildung 33: R0201 gelötet,	24
Abbildung 34: R0603	25
Abbildung 35: R1206	25
Abbildung 36: BGA121	25
Abbildung 37: Leistungsanschluss	25
Abbildung 38: QFN8	25
Abbildung 39: LGA100.....	25
Abbildung 40: NiAu, Lot A, STD, keine	26
Abbildung 41: NiAu, Lot A, Lahei, keine	26
Abbildung 42: NiAu, Lot A, STD, keine	26
Abbildung 43: NiAu, Lot E, Lahei, keine	26
Abbildung 44: NiAu, Lot A, STD, keine	27
Abbildung 45: NiAu, Lot E, Lahei, keine	27
Abbildung 46: NiAu, Lot A, STD, keine Alterung (1_1_2_1_1_2)	27
Abbildung 47: NiAu, Lot E, STD, keine Alterung (1_2_2_1_1_1)	27
Abbildung 48: NiAu, Lot F, STD, keine Alterung (1_3_2_1_1_2).....	27
Abbildung 49: NiAu, Lot A, Kuka, keine Alterung (1_1_2_2_1_1)	28
Abbildung 50: NiAu, Lot A, STD, keine Alterung (1_1_2_1_1_2)	28

Abbildung 51: NiAu, Lot A, Lahei, keine Alterung (1_1_2_3_1_1).....	28
Abbildung 52: NiAu, Lot A, Lahei, 2x Reflow (1_1_2_3_3_1).....	28
Abbildung 53: NiAu, Lot E, STD, keine Alterung (1_2_2_1_1_1).....	28
Abbildung 54: NiAu, Lot E, Lahei, keine Alterung (1_2_2_3_1_1).....	28
Abbildung 55: Porenauswertung am Bauteil R0805, Aufnahme 90° gedreht	29
Abbildung 56: NiAu, Kuka, keine Alterung.....	30
Abbildung 57: NiAu, Kuka, 2x Reflow (mit STD-Profil)	30
Abbildung 58: NiAu, Kuka, 120°C 2h Ofen + 2x Reflow (mit STD-Profil).....	30
Abbildung 59: Solderballstruktur gedruckt.....	33
Abbildung 60: Solderball mit vermessenem Flussmittel	33
Abbildung 61: NiAu, Lot K, Rev3, STD, keine Alterung	33
Abbildung 62: CuOSP.....	34
Abbildung 63: chemSn.....	34
Abbildung 64: NiAu.....	34
Abbildung 65: Mittiger Pastendruck auf die Strukturen.....	34
Abbildung 66: Mittlere und schmale Struktur nach dem Pastendruck.....	34
Abbildung 67: Benetzungsverhalten mit mittig gedruckter Lotpaste	35
Abbildung 68: Benetzungsverhalten auf Leiterbahnen, NiAu, keine Alterung.....	35
Abbildung 69: Benetzungsverhalten auf Leiterbahnen, chemSn	36
Abbildung 70: Benetzungsverhalten auf Leiterbahnen CuOSP, keine Alterung	36
Abbildung 71: Typisches Benetzungsbild des Lotes auf NiAu- Leiterbahnen, STD- Profil	37
Abbildung 72: Längsschliff an einer Lollipop-Struktur.....	37
Abbildung 73: Vergrößerung des roten Bereichs aus Abbildung 72	37
Abbildung 74: NiAu, Kuka, keine Alterung.....	38
Abbildung 75: NiAu, Kuka, 2x Reflow (mit STD-Profil)	38
Abbildung 76: NiAu, Kuka, 120°C 2h Ofen + 2x Reflow (mit STD-Profil).....	38
Abbildung 77: NiAu, Kuka, keine Alterung.....	41
Abbildung 78: NiAu, Kuka, 2x Reflow (mit STD-Profil)	42
Abbildung 79: NiAu, Kuka, 120°C 2h Ofen + 2x Reflow (mit STD-Profil).....	42
Abbildung 80: Einfluss der Padanbindung auf Tombstones	43
Abbildung 81: Einfluss von Lotpaste (Versatzabhängigkeit dargestellt), Position A .	43
Abbildung 82: Einfluss von Lotpaste (Versatzabhängigkeit dargestellt), Position B .	44
Abbildung 83: Einfluss von Lotpaste (Versatzabhängigkeit dargestellt), Position A und B	44
Abbildung 84: Relative Tombstonerate der Position A auf NiAu.....	45
Abbildung 85: Relative Tombstonerate der Position B auf NiAu.....	45
Abbildung 86: Relative Tombstonerate der Position A auf chemSn	46
Abbildung 87: Relative Tombstonerate der Position B auf chemSn	47
Abbildung 88: Relative Tombstonerate der Position A auf CuOSP	48
Abbildung 89: Relative Tombstonerate der Position B auf CuOSP	49
Abbildung 90: Bauteil R0805	51
Abbildung 91: Bruch im Lot, Leiterplatte.....	51
Abbildung 92: Bruch im Lot, Bauteil.....	51
Abbildung 93: Padausbruch auf der Leiterplatte.....	52
Abbildung 94: Pads am Bauteil.....	52
Abbildung 95: R0805 Hellblau	52
Abbildung 96: R0805 Blau.....	52
Abbildung 97: R0805 Schwarz	52
Abbildung 98: Phasenwachstum nur durch Diffusion (Arrhenius).....	58
Abbildung 99: Weiteres Phasenwachstum	59

Abbildung 100: Skizze zur Definition der „mittleren Dicke“	59
Abbildung 101: Querschliffbilder CuOSP, Lot A	60
Abbildung 102: Querschliffbilder CuOSP, Lot F.....	60
Abbildung 103: Querschliffbilder CuOSP, Lot D	60
Abbildung 104: Phasenschichtdicke für CuOSP.....	61
Abbildung 105: Querschliffbilder chemSn, Lot A	61
Abbildung 106: Phasenschichtdicke für chemSn.....	62
Abbildung 107: Querschliffbilder NiAu, Lot G	62
Abbildung 108: Phasenschichtdicke für NiAu	63

Tabellenverzeichnis

Tabelle 1: Schmelztemperaturen der untersuchten Legierungen	19
Tabelle 2: Flussmittelbezeichnung und Aktivierung	19
Tabelle 3: Aufbauvarianten	20
Tabelle 4: Vergleich der Profile	23
Tabelle 5: Porenauswertung, chemSn	31
Tabelle 6: Porenauswertung, NiAu	31
Tabelle 7: Porenauswertung, CuOSP	31
Tabelle 8: Legende zur Porenauswertung [%]	32
Tabelle 9: Legende für Bewertung der Benetzungsuntersuchung	39
Tabelle 10: Bewertung der Benetzungsuntersuchung, chemSn	39
Tabelle 11: Bewertung der Benetzungsuntersuchung, NiAu	39
Tabelle 12: Bewertung der Benetzungsuntersuchung, CuOSP	40
Tabelle 13: Legende für die Scherfestigkeit	53
Tabelle 14: Auswertung Scherfestigkeit, chemSn	53
Tabelle 15: Auswertung Scherfestigkeit, NiAu	53
Tabelle 16: Auswertung Scherfestigkeit, NiAu, Hellblau	54
Tabelle 17: Auswertung Scherfestigkeit, NiAu, Blau	54
Tabelle 18: Auswertung Scherfestigkeit, NiAu, Schwarz	54
Tabelle 19: Auswertung Scherfestigkeit, CuOSP	55
Tabelle 20: Auswertung Scherfestigkeit, CuOSP, Hellblau	55
Tabelle 21: Auswertung Scherfestigkeit, CuOSP, Blau	55
Tabelle 22: Auswertung Scherfestigkeit, CuOSP, Schwarz	56
Tabelle 23: Experimentell ermittelte Koeffizienten	57
Tabelle 24: Experimentell ermittelte Koeffizienten für Schichtdickenzuwachs	57
Tabelle 25: Mittelwerte der Schichtdickenmessungen	63
Tabelle 26: Transfermaßnahmen für die direkt am PA beteiligten Firmen	68
Tabelle 27: Weitere Transfermaßnahmen	69
Tabelle 28: Weitere Transfermaßnahmen	70
Tabelle 29: Weitere Transfermaßnahmen	70

1 Einleitung

1.1 Anlass für den Forschungsantrag, Ausgangssituation

Elektronische Baugruppen werden in einem komplexen Herstellungsprozess gefertigt. Die wesentlichen Prozessschritte zum Aufbau eines Produkts sind Lotauftrag, Bauteilbestückung und Löten. Unterschieden wird in der Baugruppenfertigungstechnologie zwischen Durchsteckmontagetechnik (THT = Through Hole Technology) und Oberflächenmontagetechnik (SMT = Surface Mount Technology). Bei der THT werden Komponenten auf das Substrat (oftmals eine Leiterplatte, überwiegend eingesetztes Material ist FR4 = glasfaserverstärktes Epoxidharz definierter Brennbarkeit) bestückt und das Lot typischerweise in flüssiger Form z.B. durch einen Wellenlöt- oder Selektivlötprozess auf die Anschlussflächen appliziert. Bei der SMT erfolgt der Lotauftrag durch einen Schablonendruckprozess, bei dem Lotpaste (Gemisch aus kleinen Lotkugeln, Flussmitteln, Harzen und Additiven) auf die Leiterplattenanschlussflächen gedruckt wird. Nach der Bauteilbestückung erfolgt das Löten. Hierzu wird die Baugruppe meist in einem Durchlaufofen einem Reflow-Lötprozess unterzogen („Reflow“ = Wiederaufschmelzen der Lotkugeln) wobei das Lot eine stoffschlüssige Verbindung mit den metallisierten Oberflächen von Substrat und Bauteil eingeht. Elektronische Baugruppen werden überwiegend in einem kombinierten Prozess aus Reflow- und anschließendem Wellen- oder Selektivlöten verarbeitet.

Mit Einführung der EG-Richtlinie 2002/95/EG zur Beschränkung der Verwendung bestimmter gefährlicher Stoffe in Elektro- und Elektronikgeräten, zusammenfassend mit dem Kürzel RoHS (Restriction of [the use of certain] Hazardous Substances) bezeichnet, seit 2011 in Neufassung, wurde die Verwendung von Gefahrstoffen in Elektrogeräten und Bauteilen geregelt [1] [2]. Die Folge war eine Umstellung im Lötprozess von bleihaltigen Loten auf bleifreie Lote. In Deutschland sind seitdem typischerweise SnAg, SnCu und in der überwiegenden Mehrzahl SnAgCu-Lotlegierungen im Einsatz.

Weiterentwicklungen der bleifreien SAC-Lote führten zu mikro- und niedriglegierten Loten. Abweichend von den Standardweichloten Zinn-Kupfer SnCu0.7, Zinn-Silber SnAg4 und SnAg3.8Cu0.7 weisen mikrolegierte Lote Modifikationen durch Dotierungen mit Haupt- und Nebengruppenelementen auf [3]. Dies ergibt zum Beispiel für die INNOLOT-Legierung [4] durch Zusatz der Elemente Antimon, Wismut und Nickel die Zusammensetzung SACBi3Sb1.5Ni0.15. Diese Zusätze wurden zur Erhöhung der Arbeitstemperaturbeständigkeit ausgewählt. Antimon und Nickel erhöhen durch Mischkristallbildung und Dispersionshärtung die Kriechfestigkeit des Lotes, während das Element Wismut neben der Mischkristallhärtung auch Schmelzpunkt senkend wirkt.

Mikrolegierten Loten werden günstige Gebrauchseigenschaften nachgesagt. Dies sind z.B. geringeres Ablegierverhalten (Abbildung 1) im Lötprozess und eine erhöhte mechanische Festigkeit der Lötstelle.

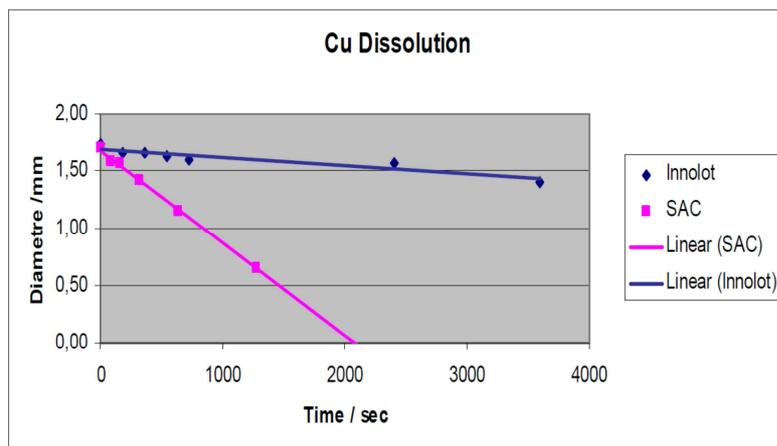


Abbildung 1: Ablegierraten von Kupfer, Vergleich SAC und Innolot [3]

Als Wellenlot und Lotdraht sind mikrolegierte Lote seit einigen Jahren auf dem Markt, z.B. INNOLOT oder FLOWTIN[®]. FLOWTIN[®] ist eine Serie von mikrolegierten bleifreien Loten, wobei der Zusatz an Mikrolegierungskomponenten die physikalischen Eigenschaften der Lote nicht verändert. Der Effekt, der hierbei erzielt wird, macht sich positiv in der Reaktivität der Zinnlegierung bemerkbar, wobei das Kristallgefüge und die Ablegiereigenschaften der Substratmetalle beeinflusst werden. Als Zusätze werden z.B. Elemente der Seltenen Erden, Lanthan, Cer, Neodym eingefügt, die die Art der Auskristallisierung beim Erstarren günstig beeinflussen.

Niedriglegierte Lote weisen im Gegensatz zu Standard SAC-Loten einen auf ca. 0,5...1 (2)% verringerten Silberanteil auf. Diese kommen seit einigen Jahren verstärkt zum Einsatz. Kenntnisse über die Zuverlässigkeit der bleifreien Lotlegierungen sind eingeschränkt vorhanden, jedoch bei weitem noch nicht vollständig; siehe auch Ausnahmeregelungen der RoHS, die sicherheitsrelevante Produkte nach wie vor von dem „Bleifreizwang“ befreien. Für Industrieelektronik gilt diese Ausnahmeregelung jedoch nicht.

Was jedoch bei den bisherigen Betrachtungen außer Acht gelassen wurde, ist das Verarbeitungsverhalten. Die bleifreien SAC-Lotpasten sind unter „guten“ Prozessbedingungen nahezu gleichwertig wie bleihaltige zu verarbeiten. Allerdings weisen bleifreie gegenüber den bleihaltigen Loten ein völlig anderes und für den Lötprozess ungünstigeres Fließ- und Benetzungsverhalten auf. Die Erfahrungen aus der Verarbeitung bleifreier SAC-Lote zeigen, dass es Einschränkungen hinsichtlich der Verarbeitbarkeit gibt. Prozessschwankungen, die im herkömmlichen bleihaltigen Fertigungsprozess keine Probleme bereiten, können im bleifreien Fertigungsprozess zu Ausschuss führen. Typische Fehlerbilder sind unzureichende Benetzungen, Nichtlötungen oder Bauteilversatz, siehe Abbildung 2, da ein Einschwimmen der Komponenten bei bleifreien Loten nicht in dem Maße erfolgt, wie es bei bleihaltigen Loten der Fall war.

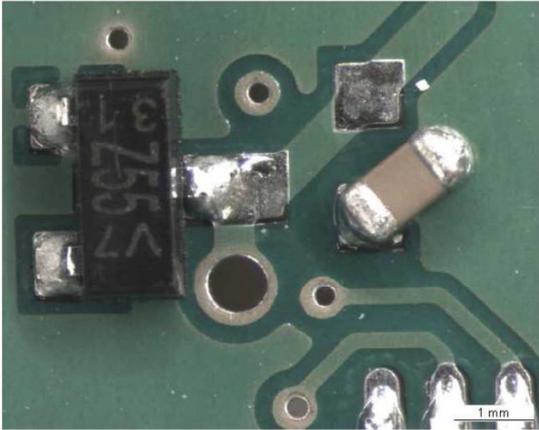


Abbildung 2: Lötfehler eines Kondensators auf einer bleifreien HAL-Leiterplatte

Die Fertigungsqualität der Baugruppe wird hierbei entsprechend den Anforderungen der „Abnahmekriterien für elektronische Baugruppen“ nach IPC-A-610F [5] geprüft. Die IPC Industriestandards stellen ein weltweit anerkanntes Regelwerk dar, das alle Bereiche der elektronischen Baugruppenfertigung abdeckt. Unter anderen sind hier Vorgaben für Qualitäts- und Leistungsspezifikationen von elektronischen Baugruppen und die dafür benötigten Hilfsstoffe und Komponenten enthalten. Für die Bewertung der Fertigungsqualität wird speziell die IPC-A-610 herangezogen.

Es gibt allerdings noch keine ausreichenden prozesstechnischen Erfahrungen mit mikrolegierten Lotpasten und noch weniger mit niedrig Ag-legierten Lotpasten. Erwartet wird ein ähnliches Verhalten wie bei den bereits bekannten mikrolegierten Festloten. Aber insbesondere das Verarbeitungsverhalten ist noch nicht ausreichend untersucht. Die Anwender von mikrolegierten Loten parametrisieren oftmals einen Lötprozess, ohne zu wissen in welchem Bereich des Prozessfensters sie sich befinden. Geringfügige Schwankungen in der Anlieferqualität von z.B. Bauelementen oder Leiterplatten (noch innerhalb der spezifizierten Toleranzen) können dazu führen, dass der Lötprozess instabil wird. Insbesondere die Verarbeitung von BTC (Bottom Termination Components = Bauelemente mit metallisierten Anschlüssen auf der Unterseite) erfordert einen stabilen Fertigungsprozess. Die Lötstelleninspektion ist nur schwer möglich. Zum einen ist eine visuelle Inspektion bei den verdeckten Lötstellen nicht möglich, zum anderen kann mit der Röntgeninspektion die Benetzung der zum Teil sehr flachen und kleinen Lötstellen nicht immer sicher beurteilt werden.

Die niedrig Ag-legierten Lotpasten weisen aufgrund des verringerten Silberanteils eine höhere Schmelztemperatur (je nach Ag-Anteil bis zu 227°C) auf. Diese Legierungen besitzen anders als die eutektische SAC-Legierung einen Schmelzbereich, was sich auf das Benetzungsverhalten auswirkt. Die höhere Schmelztemperatur engt das Prozessfenster weiter ein. Leiterplatten mit beispielsweise NiAu-Oberflächen, die ein schlechteres Benetzungsverhalten als z.B. solche mit chemSn-Oberflächen zeigen, benötigen demnach für einen sicheren Prozess möglicherweise eine höhere Löttemperatur. Das steht im Widerspruch zu einer möglichst niedrigen Temperaturbelastung der Baugruppen während des Lötprozesses. Letztendlich stellt sich durch immer höheren Kostendruck die Frage, wie weit das Prozessfenster aufgeweitet werden kann, ohne an Prozesssicherheit zu verlieren und gleichzeitig den Vorteil kostengünstigerer Materialien zu nutzen.

Die wissenschaftlich technische und besonders für KMU wirtschaftliche Herausforderung und somit Anlass für den Forschungsantrag ergeben zusammengefasst folgende Aspekte:

- Höherer Kostendruck erfordert Einsparungen
- Es besteht ein Mangel an prozesstechnischen Erfahrungen mit mikrolegierten und niedrig Ag-legierten Lotpasten
- Höhere Schmelztemperaturen der Lote stehen im Widerspruch zu niedriger Temperaturbelastung der Baugruppen während des Lötprozesses
- Übliche Schwankungen in der Anlieferqualität von Materialien und Komponenten führen zu instabilen Fertigungsprozessen und folglich zu erhöhten Fehleraten und zusätzlichen Kosten
- KMU können die Einführung mikrolegierter und niedrig Ag-legierter Lotpasten aus eigener Kraft, aufgrund fehlender finanzieller und personeller Ressourcen, nicht realisieren

1.2 Stand der Forschung

Bei der Umstellung von bleihaltiger Elektronik auf bleifrei gefertigte Elektronik war und ist die vordringliche Fragestellung, wie zuverlässig die gefertigten Produkte sind. Dies wurde insbesondere unter Berücksichtigung der hohen Anforderungen an sicherheitsrelevante Komponenten und Systeme zuerst untersucht. Da die Fragestellung sehr komplex ist und allgemein gültige Aussagen zur Zuverlässigkeit bisher noch nicht umfassend möglich sind, wird auf diesem Gebiet nach wie vor weiter geforscht.

Die bisherigen Untersuchungen von bleifreien Lotpasten haben somit im Wesentlichen die Zuverlässigkeit der Lötstellen bzw. der Baugruppen als Ziel. Untersuchungen zur Prozesssicherheit mit der Fragestellung nach einem sicheren Reflow-Lötprozess bei der Verarbeitung von bleifreien, insbesondere mikro- und niedrig Ag-legierten Lotpasten gibt es nur wenige und allgemein zugängliche Ergebnisse nahezu gar nicht. Die veröffentlichten Untersuchungen behandeln jeweils nur punktuell einzelne Teilaspekte im Lötprozess. Somit ist eine umfassende und für die Allgemeinheit zugängliche Datenbasis zur Lötsicherheit mikro- und niedrig Ag-legierter Lotpasten nicht vorhanden. Diese Lücke soll mit dem vorliegenden Forschungsvorhaben geschlossen werden.

1.3 Aufgabenstellung

Die Aufgabe besteht darin, eine Antwort zu finden, wie auf verfahrenstechnischem Wege der Lötprozess beim Einsatz mikro- und niedrig Ag-legierter Lote in der Fertigung elektronischer Baugruppen sicherer gestaltet werden kann.

2 Forschungsziel und Lösungsweg

2.1 Angestrebte wissenschaftlich-technische Ergebnisse

Ziel des Projektes ist es, die Lötbarkeit beim Einsatz mikro- und niedrig Ag-legierter Lote in der Fertigung elektronischer Baugruppen zu erhöhen, indem ein Prozessfenster für die Verarbeitung mittels Reflow-Löten definiert wird. Das erwartete Ergebnis gibt Aufschluss darüber, wie tolerant der Reflow-Lötprozess mikro- und niedrig Ag-legierter Lote gegenüber Prozessschwankungen ist und ermöglicht die Festlegung von Prozessgrenzen, um die Lötbarkeit zu erhöhen.

2.2 Angestrebte wirtschaftliche Ergebnisse

Als wettbewerbssteigernd ist jede Kostenreduktion im Fertigungsprozess anzusehen. Insbesondere in der elektronikfertigen Industrie in Deutschland, die zu einem Großteil durch KMU geprägt ist, stellen solche Einsparpotentiale einen wichtigen Beitrag zum kosteneffizienten Fertigungsprozess dar. Um diese durch den Einsatz von Materialien mit unbekanntem Verarbeitungseigenschaften realisieren zu können, ist eine im Einzelfall aufwändige Prozessqualifikation notwendig. Ein sicherer Prozess erspart unnötige Nacharbeit oder sogar Ausschuss. Durch Vorgabe von sinnvollen Eingriffsgrenzen steigt die Qualität der gefertigten Produkte und es ist eine erhöhte Zuverlässigkeit dieser zu erwarten. Feldausfälle, die möglicherweise zu Rückrufaktionen führen können, werden so reduziert. Dies erhöht die Wertschöpfung im Produktionsprozess und festigt die Marktposition insbesondere von KMU bei einem vergleichsweise geringen Aufwand für die Umsetzung des in diesem Vorhaben zu qualifizierenden Prozesses auf die eigene Fertigungsumgebung.

2.3 Innovativer Beitrag

Bisher gibt es keine systematische Untersuchung zur Lötbarkeit mikrolegierter und niedrig Ag-legierter Lotpasten. Bei kleinen Komponenten (z.B. R/C Baugröße 0201) ist die Fragestellung einer möglichen Fehlpositionierung (Verdrehung, Versatz), Tombstoning sowie das Benetzungsverhalten im Lötprozess in Abhängigkeit der Prozessparameter noch nicht beantwortet. Diese Lücken soll in dem beantragten Forschungsvorhaben geschlossen werden.

Der innovative Beitrag liegt in der Weiterentwicklung des Reflow-Lötverfahrens durch die systematische Untersuchung des Zusammenhanges von Prozessparametern im Grenzbereich und der daraus resultierenden Lötbarkeit bei der Verwendung mikrolegierter und niedrig Ag-legierter Lotpasten. Es sollen sichere und praxisrelevante Eingriffsgrenzen für den Reflow-Lötprozess herausgearbeitet werden.

2.4 Lösungsweg zur Erreichung des Forschungsziels

2.4.1 Methodischer Ansatz

Der methodische Ansatz basiert auf der praxisnahen Durchführung der Fertigungsversuche auf einer hochmodernen SMD-Baugruppen-Fertigungslinie im ISIT. Prozessvariationen können gezielt eingestellt und untersucht werden. Die im ISIT vorhandene umfangreiche und hochwertige Analytik ermöglicht es, unmittelbar eine Qualitätsbewertung durchzuführen und gezielt Prozessvariationen zu bewerten. Die Ergebnisse sind zukunftsweisend und direkt auf die Fertigungsumgebungen der im PA beteiligten Firmen übertragbar.

Hierbei wird in einem verfahrensorientierten Ansatz experimentell nachgewiesen, welche Parametervariation praxistauglich erscheint und sinnvoll in vorhandene Fertigungsumgebungen bzw. bei der Einführung neuer Produkte umgesetzt werden kann. Das Prozessfenster für den Reflow-Lötprozess wird durch Variation verschiedener Fertigungsparameter (u.a. Leiterplattenoberfläche, Leiterplattenlayout, Alterung von Leiterplatten, Lötprofil) ermittelt. Es werden gezielt extreme Prozessparameter gewählt um Grenzen der Prozessierbarkeit herauszufinden. Das sind z.B. im Reflow-Lötprozess kurze und „kalte“ bzw. lange und „heiße“ Lötprofile. Als Referenz dient hierbei eine handelsübliche SnAgCu-Lotvariante, die für Vergleichslötungen herangezogen wird.

Zu Beginn des Projektes wird eine Sitzung mit dem PA durchgeführt, um zum einen die Projektinhalte vorzustellen, aber insbesondere zum anderen abzufragen, ob die bei Projektantrag getroffenen Festlegungen noch aktuell sind oder gemäß dem Wunsch der Industrievertreter angepasst werden müssen. Auf Basis der erhaltenen Zwischenergebnisse wird die Versuchsplanung in enger Abstimmung mit dem PA weiter verfeinert. Die enge Zusammenarbeit mit den Mitgliedern des Projektbegleitenden Ausschusses (PA) soll hier eine schnelle industrielle Umsetzung ermöglichen. Vom Materiallieferanten über Leiterplattenfertiger und Gerätehersteller bis zum Baugruppenfertiger ist hier die gesamte Verarbeitungskette im PA vertreten.

2.4.2 Arbeitsschritte

Das Vorhaben wird in 7 Arbeitspakete unterteilt:

1. Festlegung Lotmaterial und Testvehikel
2. Testboarddesign und Materialbeschaffung
3. Bestimmung der Druck- und Bestückparameter
4. Einfahren der Lötprozesse (Herausarbeiten von Prozessgrenzen)
5. Durchführung von Serienversuchen
6. Bestimmung des Prozessfensters für die Lötsicherheit mikro- und niedrig Ag-legierter Lote
7. Begleitende Dokumentation, Zwischenberichte und Abschlussbericht

Das nachfolgende Flussdiagramm (Abbildung 3) zum Projektablauf zeigt die einzelnen Arbeitsschritte.

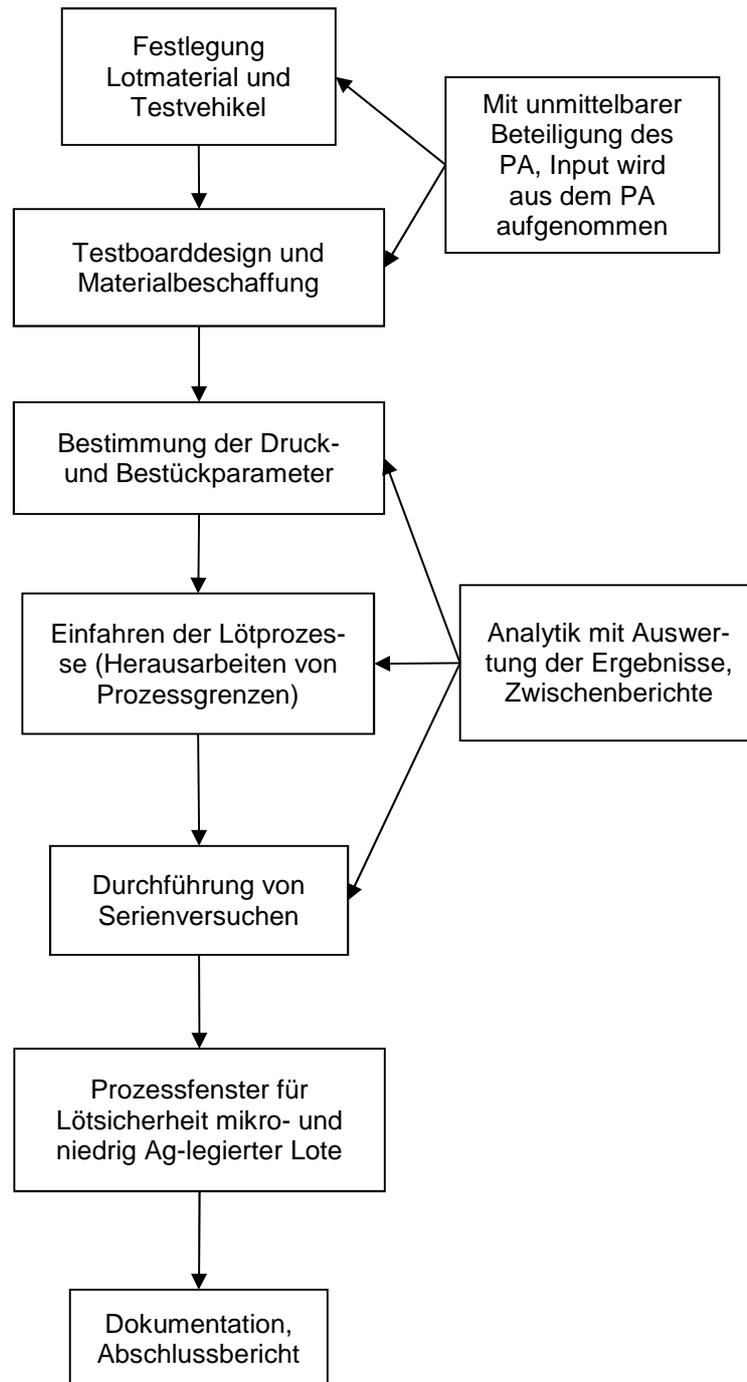


Abbildung 3: Flussdiagramm zum Projektablauf

3 Durchführung und Ergebnisse

3.1 Material

3.1.1 Leiterplatten

Für die Untersuchungen wird eine Leiterplatte mit den Maßen 160mm x 115mm x 1,6mm entworfen. Es werden verschiedene Leiterplattenoberflächen angefertigt. Für die Versuchsdurchführung werden chemisch NiAu, chemisch Zinn und CuOSP gewählt. In Stichversuchen wird eine chemisch NiPdAu-Oberfläche untersucht. Eine HAL-Beschichtung, die für Benetzungstests vorgesehen war, wurde nach Rücksprache mit dem PA gestrichen.

Neben den Pads für die vom PA bereitgestellten Bauteile gibt es verschiedene Teststrukturen auf der Leiterplatte. Wie in Abbildung 4 zu sehen, sind oben links 5 Solder Ball Strukturen und rechts daneben Lollipop-Strukturen unterschiedlicher Breite platziert. Mittig auf der rechten Leiterplattenhälfte befindet sich ein Feld „IPC Slump“, das allerdings nicht in die Auswertungen einbezogen wurde.

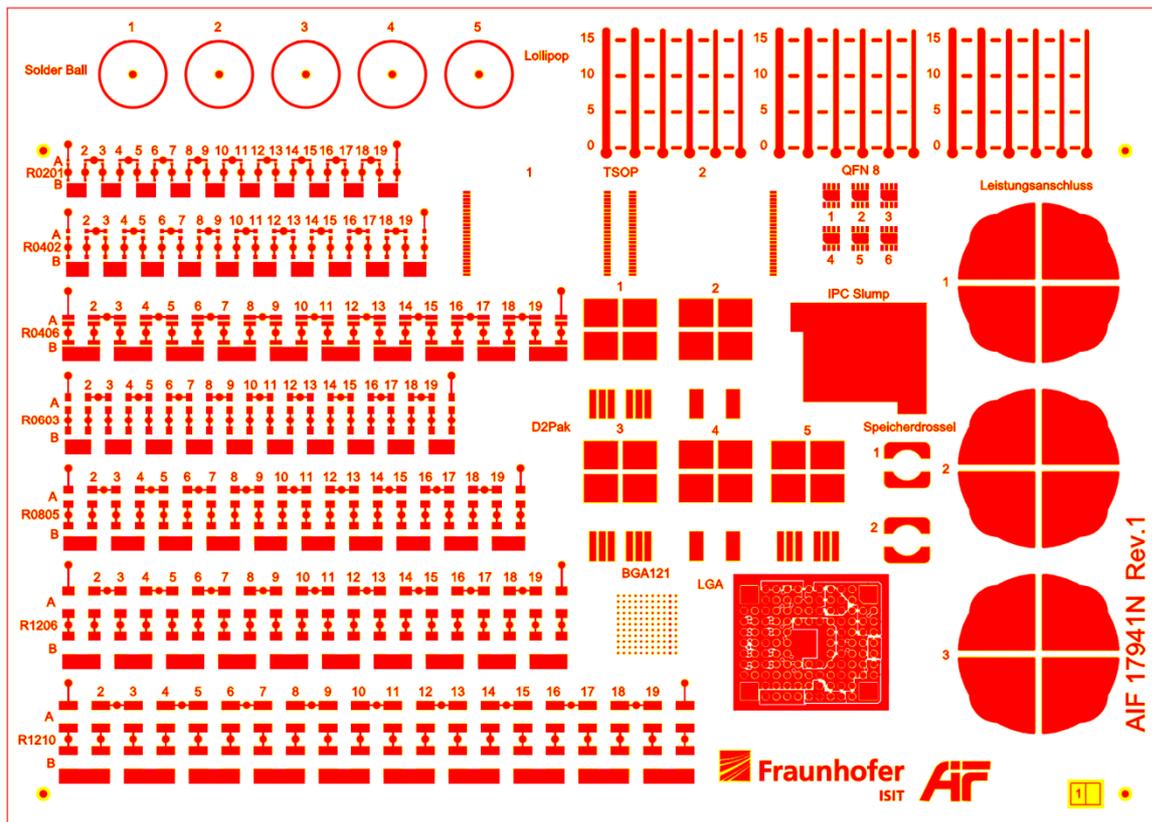


Abbildung 4: Layout der Leiterplatte

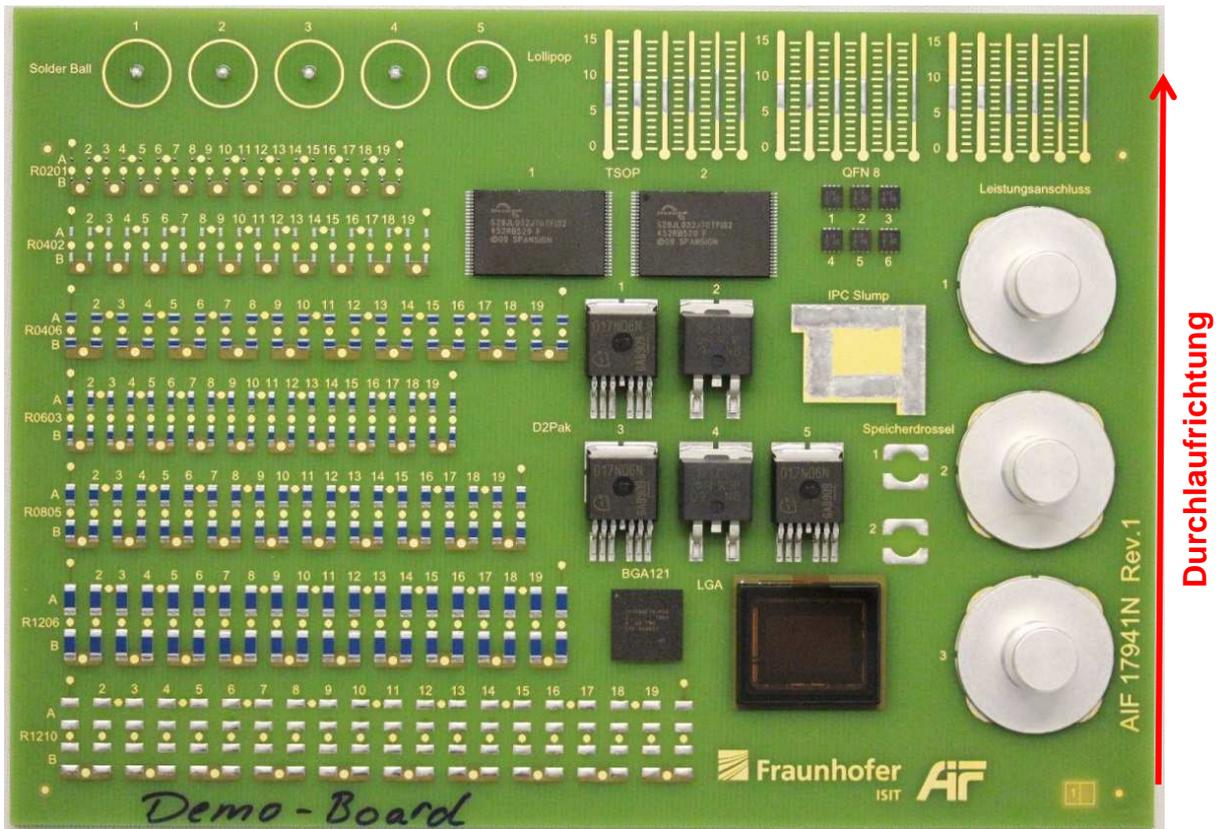


Abbildung 5: Bestückte Musterplatine

Für die zweipoligen Bauelemente werden jeweils zwei unterschiedliche Padanbindungen auf die Leiterplatte designt. Reihe A hat jeweils zwei gleichgroße Pads mit Anbindungen an schmale Leiterbahnen. Reihe B hat oben ein Pad wie in Reihe A und unten ein Pad, das deutlich größer ist und in eine Massefläche in der Leiterplatte integriert ist. In Abbildung 6 sind die Anbindungen und die Padanordnung dargestellt. Ziel des Leiterplattendesigns ist es, Tombstonebildung zu provozieren. Um diesen Effekt noch zu verstärken wird die Leiterplatte mit Reihe A voran durch den Reflowofen gefahren (roter Pfeil in Abbildung 5).



Abbildung 6: Padanbindung

Die Leiterplatten werden vor der Bestückung mit unterschiedlichen Parametern gealtert. Von ursprünglich im Antrag geplanten 6 Alterungsvarianten werden 3 realisiert. Wie sich im Verlaufe der Untersuchungen zeigte, hätte sich durch die geplanten Zwischenschritte kein wesentlicher zusätzlicher Erkenntnisgewinn ergeben.

Folgende Leiterplattenzustände wurden untersucht:

- im Anlieferungszustand (keine Alterung)
- nach zweifachem Reflowprozess (mit einem Standard-Profil)
- nach zweifachem Reflowprozess (mit einem Standard-Profil) und Lagerung für 2h bei 120°C in einem Umluftofen

Zwischen den einzelnen Durchgängen kühlen die Leiterplatten auf Raumtemperatur ab.

3.1.2 Bauteile

Es werden zum einen zweipolige Komponenten untersucht. Dies sind Widerstände der Baugrößen 0201, 0402, 0406, 0603, 0805, 1206 und 1210. Zum anderen werden große, massehaltige Bauteile wie Leistungsanschlüsse (Abbildung 7 und Abbildung 8) und D2-Pak (Abbildung 9 bis Abbildung 12) in die Untersuchungen mit einbezogen. Daneben werden weitere für die PA-Vertreter interessante Komponenten, wie LGA100 (Abbildung 13 und Abbildung 14) und BGA121 mit einem Raster von 0,8mm (Abbildung 15 und Abbildung 16), sowie Speicherdrosseln (Abbildung 17 und Abbildung 18), TSOP (Abbildung 19 und Abbildung 20) und QFN8 (Abbildung 21 und Abbildung 22) untersucht.



Abbildung 7: Leistungsanschluss Top



Abbildung 8: Leistungsanschluss Bottom



Abbildung 9: D2Pak 2 Top



Abbildung 10: D2Pak 2 Bottom

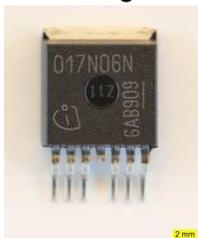


Abbildung 11: D2Pak 6 Top

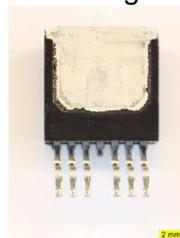


Abbildung 12: D2Pak 6 Bottom

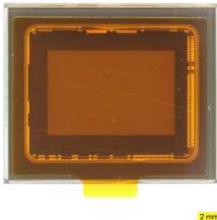


Abbildung 13: LGA100 Top

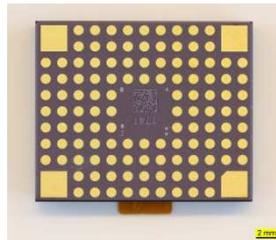


Abbildung 14: LGA100 Bottom



Abbildung 15: BGA121 Top

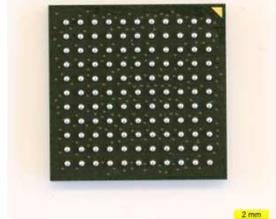


Abbildung 16: BGA121 Bottom



Abbildung 17: Speicherdrossel Top



Abbildung 18: Speicherdrossel Bottom



Abbildung 19: TSOP Top



Abbildung 20: TSOP Bottom



Abbildung 21: QFN8 Top

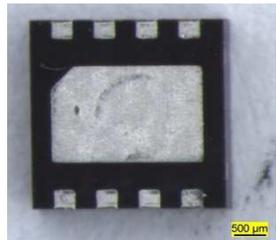


Abbildung 22: QFN8 Bottom

3.1.3 Schablonen

In der Druckprozessevaluierung werden 2 Schablonen (Rev. 1 und 2) designt und getestet. Da hier das Drucken auf den runden Lollipopstrukturen nur zu einer unzureichenden Lotausbreitung auf den Leiterzügen führt, wird auf der neuen Schablone ein mittiges Bedrucken eingeführt, siehe auch Abschnitt 3.3.5.

Des Weiteren soll das Tombstoning der Zweipoler neben der Leiterplattenlayoutgestaltung zusätzlich durch ein geeignetes Schablonendesign beeinflusst (provoziert) werden. Für Vorversuche wird die Schablone Rev. 3 verwendet, bei der ein Versatz der Schablonenöffnungen in Bauteillängsrichtung (und entgegen der Durchlaufrichtung im Reflowofen) im Bereich von $0\mu\text{m}$ bis $75\mu\text{m}$ variiert wird. Die Ergebnisse zeigen jedoch nur ein sehr sporadisches Tombstoning. Daher wird in der Schablone Rev. 4 der Versatz der Schablonenöffnungen zum Leiterplattenpad in Längsrichtung in $50\mu\text{m}$ Schritten auf bis zu $150\mu\text{m}$ vergrößert (Abbildung 23). Diese Schablone wird ausschließlich für die weiteren Versuche genutzt.

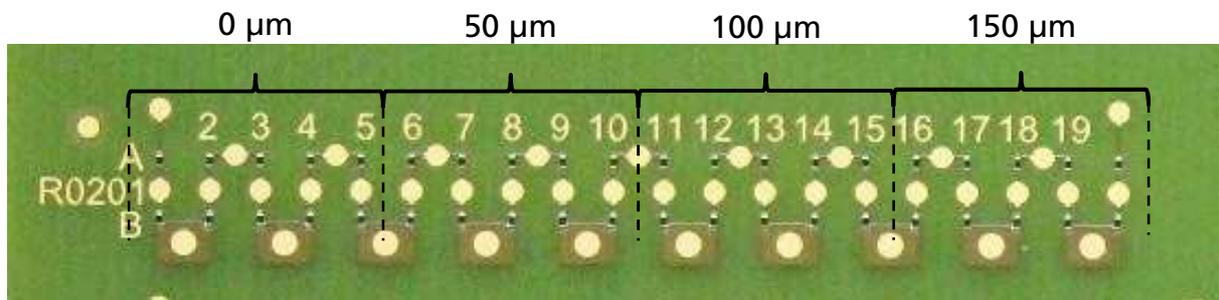


Abbildung 23: Schablonenversatz Rev4 beim Bauteiltyp R0201

3.1.4 Lot

Es fließen 10 unterschiedliche Lotlegierungen in die Versuchsmatrix ein. Alle Lotmaterialien sind Typ 4-Pasten und werden von 3 Materiallieferanten zur Verfügung gestellt.

Lotpastenhersteller a:

- B (Standard)
- C (Standard)
- G (Mikrolegiert)
- I (Mikrolegiert)

Lotpastenhersteller b:

- H (Mikrolegiert)
- K (Mikrolegiert)

Lotpastenhersteller c:

- A (Standard)
- D (Mikrolegiert)
- E (Niedriglegiert)
- F (Niedriglegiert)

Lotpastenhersteller b verwendet das gleiche Lotpulver wie Lotpastenhersteller a.

Die Lotpasten sind in der Tabelle 1 nach ihrer Schmelztemperatur aufsteigend geordnet dargestellt.

Legierung	Schmelztemperatur [°C]
A	217
D	206-218
C	217-219
B	217-221
I	217-224
K	217-224
E	217-227
F	217-227
G	217-227
H	217-227

Tabelle 1: Schmelztemperaturen der untersuchten Legierungen

Um sicher zu gehen, dass Benetzungseffekte nicht auf Verunreinigungen oder unerwartete Legierungszusammensetzungen zurückzuführen sind, wird eine Analyse durchgeführt. Das Analyseergebnis zeigt, dass die Zusammensetzung der untersuchten Legierungen keine unzulässigen Abweichungen enthält.

3.1.5 Flussmittel

Die Flussmittelbezeichnung ist in Tabelle 2 zu sehen. Wichtig für die Beurteilung der Lötgergebnisse ist die Kenntnis der möglichen Flussmittelgleichheiten, um so mögliche Effekte auf die Legierungszusammensetzung zurückzuführen und Flussmitteleinflüsse eindeutig zuzuordnen.

Lot	Aktivierung	FM-Bezeichnung
A	L0	4
B	ROL0	1
C	ROL0	1
D	ROL0	3
E	L0	5
F	REL0	5
G	ROL0	1
H	REL0	2
I	ROL0	1
K	REL0	2

Tabelle 2: Flussmittelbezeichnung und Aktivierung

3.2 Aufbau der Baugruppen

3.2.1 Aufbauvarianten

Um alle Aufbauvarianten übersichtlich darzustellen, wird Tabelle 3 angelegt. Aus dieser Tabelle leitet sich eine eindeutige Leiterplattenkennzeichnung ab. Jede Leiterplatte erhält einen 6-stelligen Zahlencode. Die erste Ziffer gibt die Leiterplattenoberfläche an. Anschließend folgen die verschiedenen Lote. In den Vorversuchen wurde mit einer zusätzlichen Schablone (Rev3) gearbeitet. Für die Serienversuche Versuche ist lediglich Schablone Rev4 genutzt worden. Die 4. Stelle der Nummerierung zeigt, welches Profil im Reflowofen gefahren wurde. Die vorletzte Ziffer gibt an, wie die Leiterplatte vor der Verarbeitung gealtert wurde. Die letzte Ziffer dient der Durchnummerierung der aufgebauten Leiterplatte.

Oberfläche	Lot	Schablone	Profil	Alterung	Variante
1 NiAu	1 A	1 Rev3	1 STD	1 keine	1
2 ChemSn	2 E	2 Rev4	2 Kuka	2 1x Reflow (mit STD-Profil)	2
3 CuOSP	3 F		3 Lahei	3 2x Reflow (mit STD-Profil)	3
4 NiPdAu	4 D		4 Galagahei	4 120°C 2h Ofen	
	5 B			5 120°C 2h Ofen + 1x Reflow (mit STD-Profil)	
	6 C			6 120°C 2h Ofen + 2x Reflow (mit STD-Profil)	
	7 I				
	8 G				
	9 K				
	10 H				

Tabelle 3: Aufbauvarianten

3.2.2 Lagerung

Die Lagerung der Leiterplatten von der Lieferung bis zur Bearbeitung erfolgt in einem Trockenschrank der Firma ASYS bei konstant trockenem Klima (relative Luftfeuchtigkeit 2,7%, Temperatur ca. 24°C).

Die Leiterplatten wurden zwei bis vier Monate vor der Alterung und Lötung gelagert.

3.2.3 Lötprofilerstellung

Um die mit dem Projektausschuss beschlossenen Profile einzufahren, werden Temperaturmessungen durchgeführt. Für diese Messungen wird das Messgerät PTP (Professional Temperature Profiler) der Firma Globalpoint und Mantelthermoelemente des Typs K verwendet.

Es werden zunächst drei Profile eingemessen, ein Standardprofil (STD), gemäß Datenblatt Lotmaterialhersteller, ein kurzes, kaltes (Kuka) und ein langes, heißes Profil (Lahei), siehe Abbildung 24 bis Abbildung 26. Des Weiteren wurde ein ganz langes, ganz heißes Profil (Galagahei) für eine zusätzliche Extremwärmebelastung eingemessen, um Unterschiede in der Phasenbildung in Abhängigkeit der Legierungszusammensetzung zu beurteilen, siehe Abbildung 27.

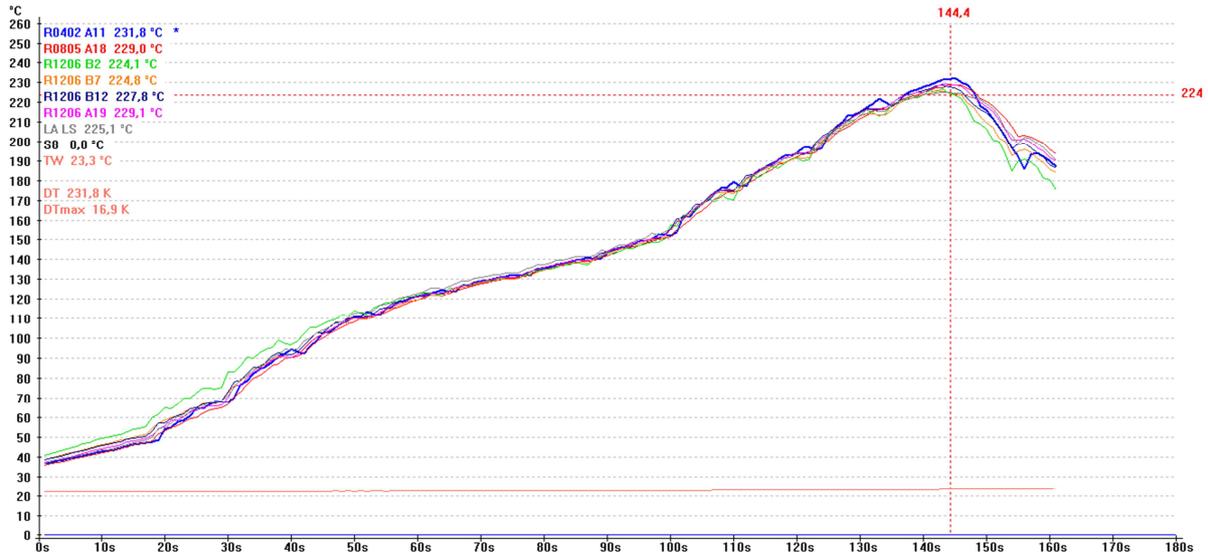


Abbildung 24: Kuka-Profil

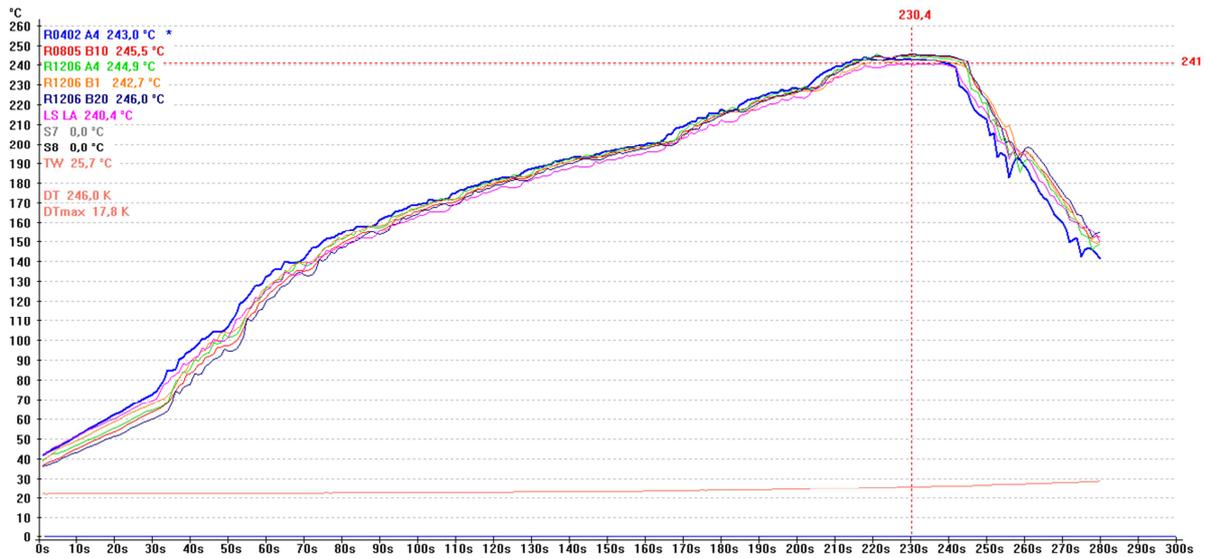


Abbildung 25: STD-Profil

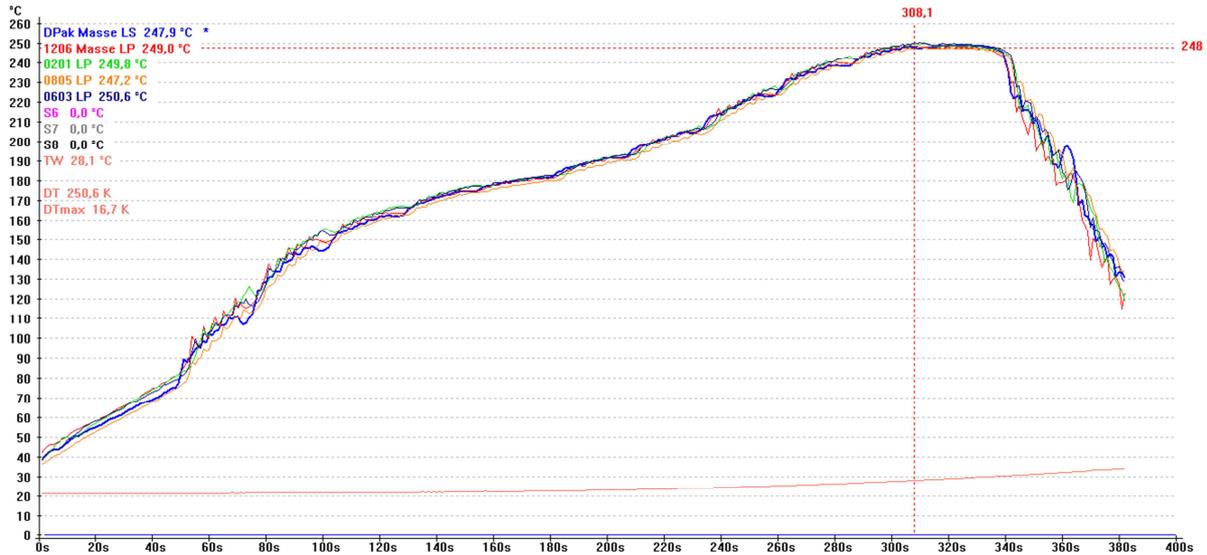


Abbildung 26: Lahei-Profil

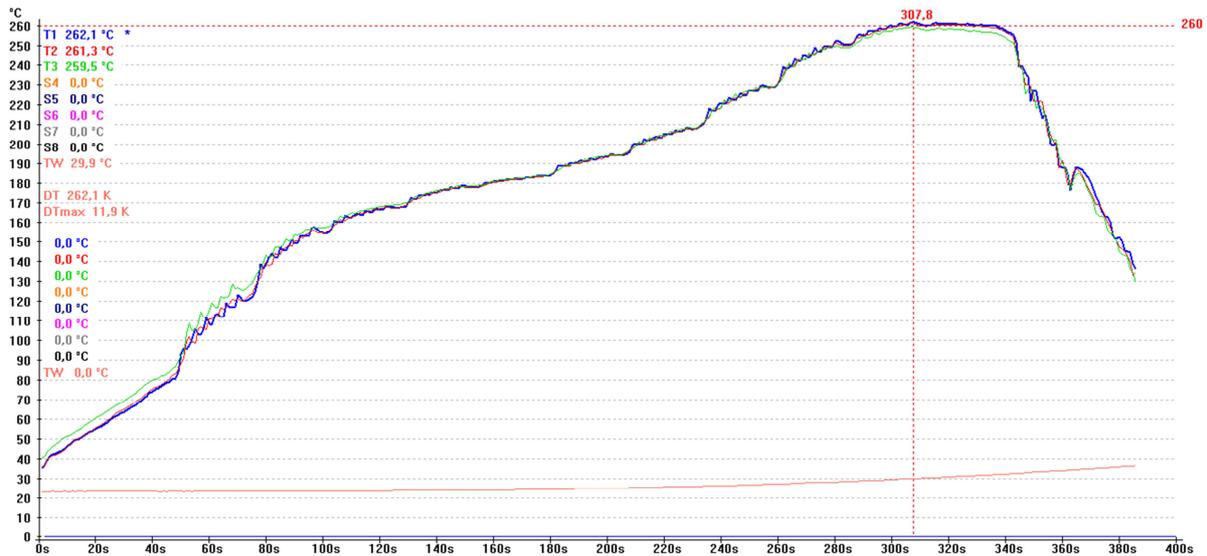


Abbildung 27: Galagahei-Profil

Die relevanten Profilparameter sind in Tabelle 4 dargestellt. Zu erkennen ist, dass die Profile von gerade ausreichend Lötwärme (Kuka) über normalen Wärmeeintrag (STD) bis hin zu grenzwertig hohem Wärmeeintrag (Galagahei) reichen. Im Vergleich fällt auf, dass sich das Galagahei-Profil im Wesentlichen bei der Maximaltemperatur und der Zeit über Liquidus vom Lahei-Profil unterscheidet, ohne jedoch den Rahmen des Realisierbaren zu verlassen. Die maximalen Temperaturgradienten sind bei allen Lötprofilen annähernd gleich.

Parameter	Lötprofil			
	Kuka	STD	Lahei	Galagahei
Max. Temp. [°C]	230	245	250	262
Profildauer [sec]	135	250	350	355
Flux activation time (150-200°C) [sec]	27	86	120	124
Time above liquidus [sec]	15	60	103	116
Max. Grad. [°C/s]	2,9	3,0	2,6	3,0

Tabelle 4: Vergleich der Profile

3.2.4 Lotpastendruck

Der verwendete Lotpastendrucker Horizon 2 der Firma DEK, ist Bestandteil der SMD-Produktionslinie im ISIT Applikationszentrum. Die Lotpaste wird mittels Edelstahlraketel aufgetragen. Dieser Drucker arbeitet mit zwei gegenüberliegenden Rakeln. Damit sich die Leiterplatte unter dem Druck der Rakel nicht wölbt und es somit zu undefinierten Lotdepots bzw. Brückenbildung kommt, wird die Leiterplatte unterstützt. Die Druckerparameter lauten:

- Druckgeschwindigkeit: 60mm/s
- Trenngeschwindigkeit: 0,5mm/s
- Trennabstand: 0,5mm
- Rakeldruck: 3,6kg

Die folgenden beiden Abbildungen zeigen eine bedruckte Leiterplatte der Position R0201. Im oberen Bereich der Abbildung 28 und Abbildung 29 ist Reihe A und im unteren Bereich Reihe B zu sehen. Abbildung 28 zeigt Ausschnitte aus der Position 1-5 mit einem Versatz von 0 µm im Druckbild. In Abbildung 29 ist ein Ausschnitt der Position 16-20 mit einem Schablonenversatz von 150µm dargestellt.

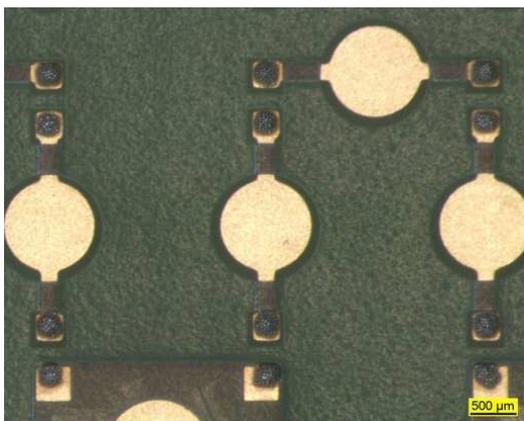


Abbildung 28: R0201 bedruckt, Pos. 1-5, 0µm Versatz

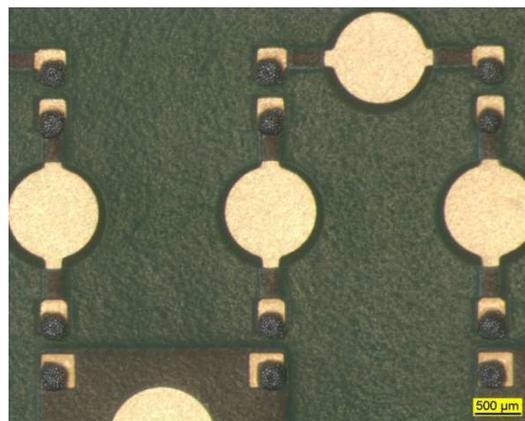


Abbildung 29: R0201 bedruckt, Pos. 16-20, 150µm Versatz

3.2.5 Bestückung

Zur Bauteilbestückung wurde ein Bestücker KE 2060RL der Firma Juki eingesetzt. Da nicht für alle Leiterplattenvarianten ausreichend Bauteile zur Verfügung stehen, wird auf den meisten Baugruppen lediglich eine Teilbestückung durchgeführt. Die Bauteilverteilung der massehaltigen sowie der IC-Komponenten wird vor der Durchführung mit den PA-Mitgliedern abgestimmt.

Abbildung 30 und Abbildung 31 zeigen ebenfalls Ausschnitte aus den Positionen 1-5 bzw. 16-20, wie Abbildung 28 und Abbildung 29, jetzt jedoch im bestückten Zustand. Hier wird der Versatz des Lotpastendrucks besonders deutlich.



Abbildung 30: R0201 bestückt,
Pos. 1-5, 0µm Versatz



Abbildung 31: R0201 bestückt,
Pos. 16-20, 150µm Versatz

3.2.6 Löten

In dem Vollkonvektions-Reflow-Lötsystem, dem VXP nitro 834 der Firma Rehm, werden die Baugruppen gelötet. Der Restsauerstoffwert liegt bei allen Lötungen unter 200 ppm.

Abbildung 32 und Abbildung 33 zeigen erneut Ausschnitte aus den Positionen 1-5 bzw. 16-20, jetzt nach dem Löten. Im rechten Bild sind bedingt durch den großen Versatz der Lotpaste und die unterschiedliche Temperaturverteilung auf der Leiterplatte (bedingt durch die ungleiche Anbindung der Leiterplattenpads und die Durchfahrtrichtung) Tombstones entstanden.

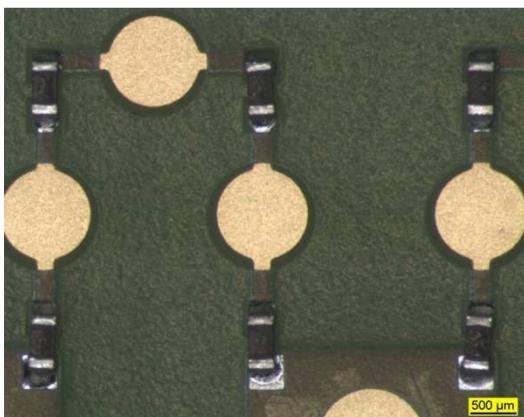


Abbildung 32: R0201 gelötet,
Pos. 1-5, 0µm Versatz

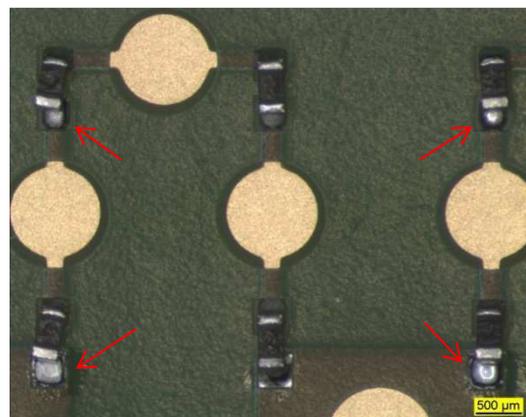


Abbildung 33: R0201 gelötet,
Pos. 16-20, 150µm Versatz

3.3 Qualitäts- und Zuverlässigkeitsbewertung

3.3.1 Manuelle optische Inspektion

Zur Inspektion der Baugruppen wird das Mikroskop MZ95 der Firma Leica verwendet. Für die Inspektion wird mit einer 40-fachen Vergrößerung oder mehr gearbeitet. Alle Auffälligkeiten werden notiert, um spätere Unstimmigkeiten nachzuvollziehen.

3.3.2 Röntgenanalyse

Die nanome|x der Firma Phoenix ist eine 2D-Röntgenanlage, die für eine 100% Röntgeninspektion nach Aufbau der Baugruppen eingesetzt wurde.

Abbildung 34 bis Abbildung 39 zeigen exemplarische Bilder einer Bauteilauswahl in der Röntgendurchstrahlung.

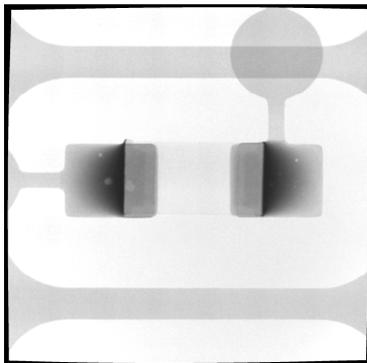


Abbildung 34: R0603

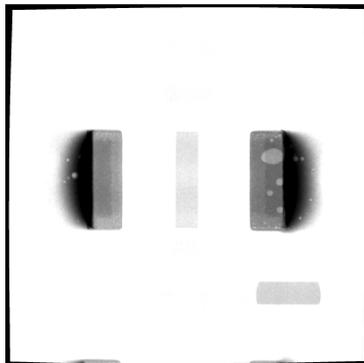


Abbildung 35: R1206

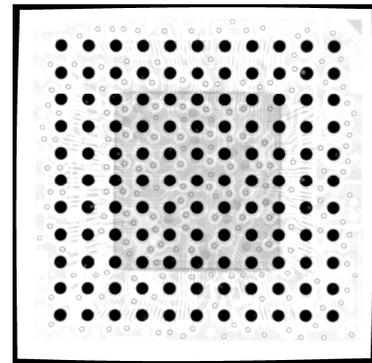


Abbildung 36: BGA121

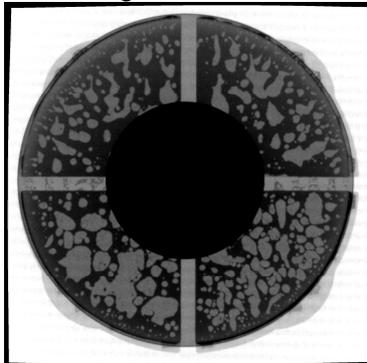


Abbildung 37: Leistungsanschluss

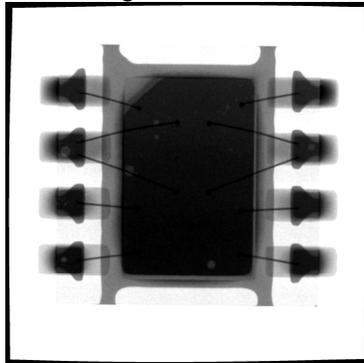


Abbildung 38: QFN8

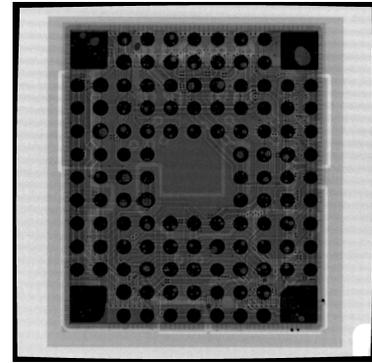


Abbildung 39: LGA100

Der LGA100 ist in Abbildung 40 und Abbildung 41 dargestellt. Hier gibt es kaum Unterschiede in der Lötung bei der Verwendung von verschiedenen Temperaturprofilen.

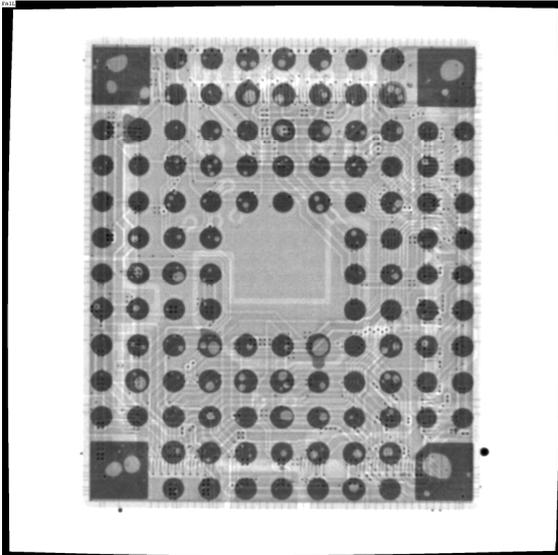


Abbildung 40: NiAu, Lot A, STD, keine Alterung (1_1_2_1_1_2)

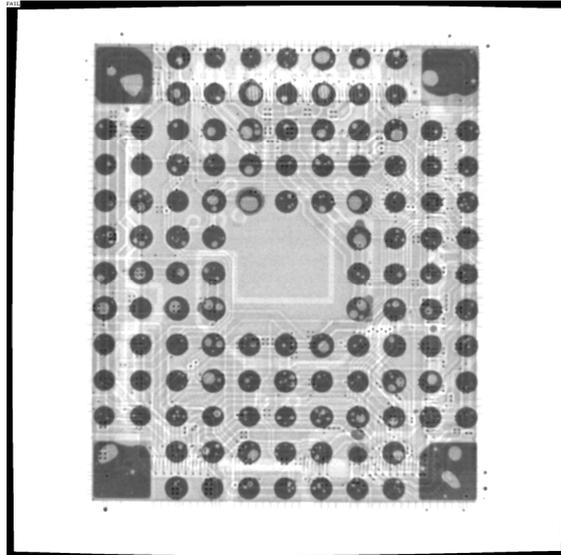


Abbildung 41: NiAu, Lot A, Lahei, keine Alterung (1_1_2_3_1_1)

Abbildung 42 bis Abbildung 45 zeigen die beiden Aufbauformen vom D2Pak. Abbildung 42 und Abbildung 43 zeigen den D2Pak mit 2 Anschlüssen, die Bauteile mit 6 Anschlüssen sind in Abbildung 44 und Abbildung 45 dargestellt.

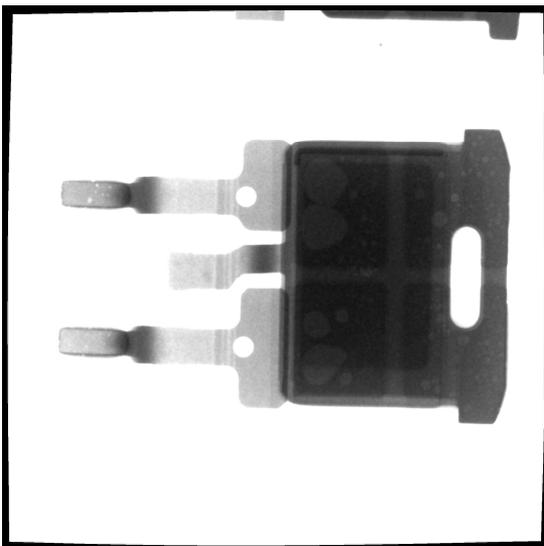


Abbildung 42: NiAu, Lot A, STD, keine Alterung (1_1_2_1_1_2)

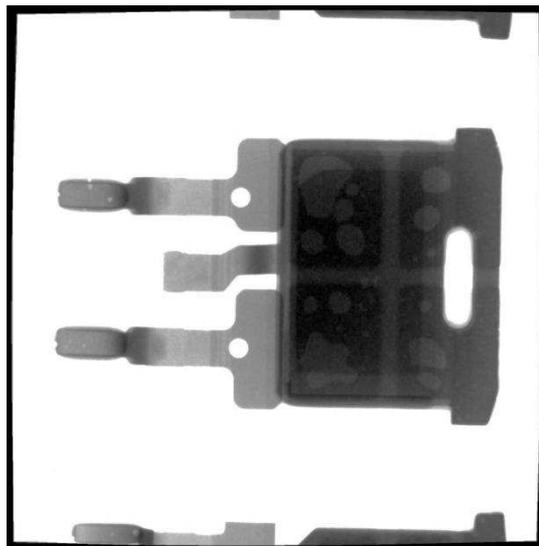


Abbildung 43: NiAu, Lot E, Lahei, keine Alterung (1_2_2_3_1_1)

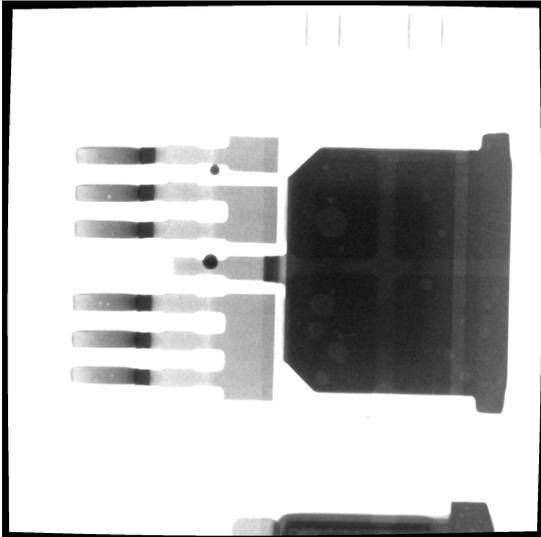


Abbildung 44: NiAu, Lot A, STD, keine Alterung (1_1_2_1_1_2)

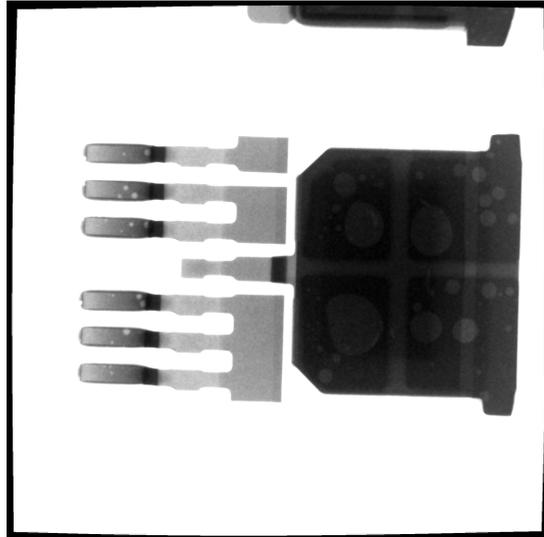


Abbildung 45: NiAu, Lot E, Lahei, keine Alterung (1_2_2_3_1_1)

In Abbildung 46 bis Abbildung 48 ist der QFN8 mit drei verschiedenen Loten, jeweils mit dem STD-Profil und ohne Alterung dargestellt. Anhand der Poren ist ein deutlicher Unterschied des Lotverhaltens vor allem auf der Massefläche des Bauteils zu erkennen.

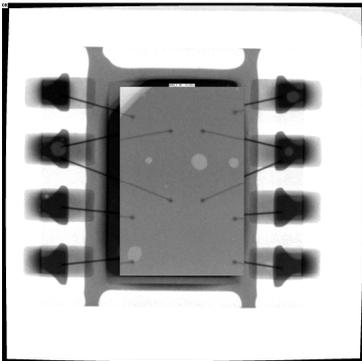


Abbildung 46: NiAu, Lot A, STD, keine Alterung (1_1_2_1_1_2)

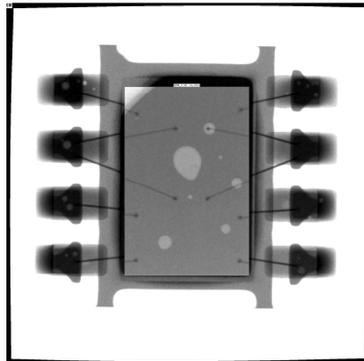


Abbildung 47: NiAu, Lot E, STD, keine Alterung (1_2_2_1_1_1)

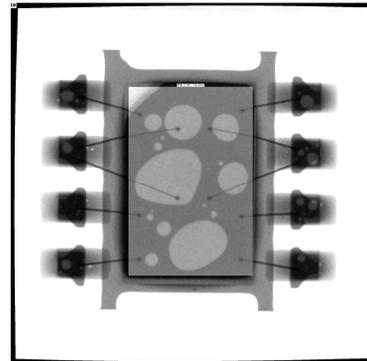


Abbildung 48: NiAu, Lot F, STD, keine Alterung (1_3_2_1_1_2)

In Abbildung 49 bis Abbildung 54 sind die Leistungsanschlüsse mit verschiedenen Aufbauvarianten dargestellt.

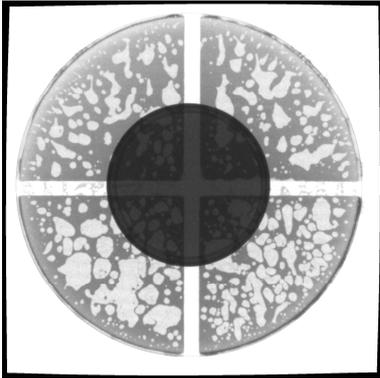


Abbildung 49: NiAu, Lot A,
Kuka, keine Alterung
(1_1_2_2_1_1)

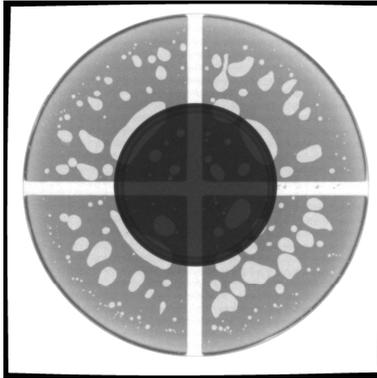


Abbildung 50: NiAu, Lot A,
STD, keine Alterung
(1_1_2_1_1_2)

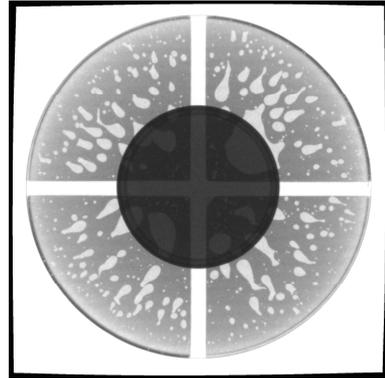


Abbildung 51: NiAu, Lot A,
Lahei, keine Alterung
(1_1_2_3_1_1)

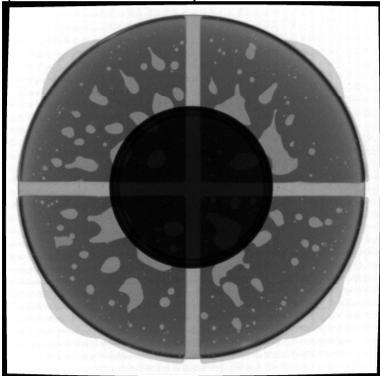


Abbildung 52: NiAu, Lot A,
Lahei, 2x Reflow
(1_1_2_3_3_1)

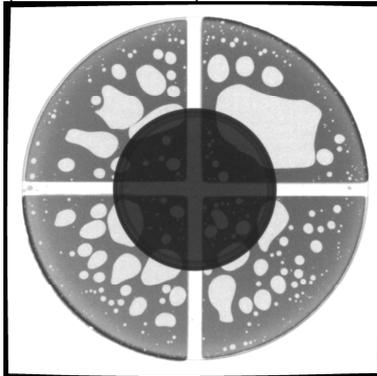


Abbildung 53: NiAu, Lot E,
STD, keine Alterung
(1_2_2_1_1_1)

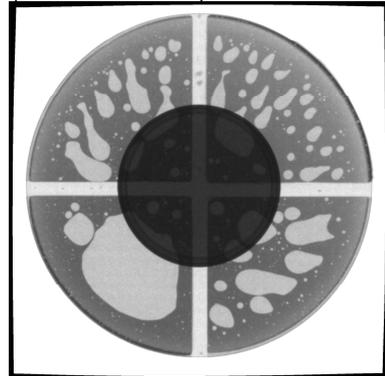


Abbildung 54: NiAu, Lot E,
Lahei, keine Alterung
(1_2_2_3_1_1)

3.3.3 Porenauswertung

Mit der Röntgenanlage wird eine quantitative Porenanalyse durchgeführt. Diese Untersuchung erfolgt exemplarisch an dem Bauteiltyp R0805.

Es werden Röntgenbilder aufgenommen und über ein integriertes Softwaremodul ausgewertet. Die richtigen Parameter für eine korrekte Analyse wurden im Vorfeld ermittelt. Durch die Analyse werden für jedes Bauteil 4 Werte generiert, je zwei für die obere und untere Lötstelle. Jede Lötstelle wird zusätzlich in innere und äußere Fläche unterteilt, um so die unterschiedlichen Grauwerte in der Lötstelle außen (Meniskus - Grauwertverlauf) und innen (Flächenlötung – homogener Grauwert) zu erfassen. In Abbildung 55 ist das Bauteil um 90° gegen den Uhrzeigersinn gedreht dargestellt. In der linken Lötstelle sind beim Löten 1,26% Poren in der äußeren Fläche (Meniskus) und 10,88% in der inneren Fläche (Flächenlötung) entstanden.

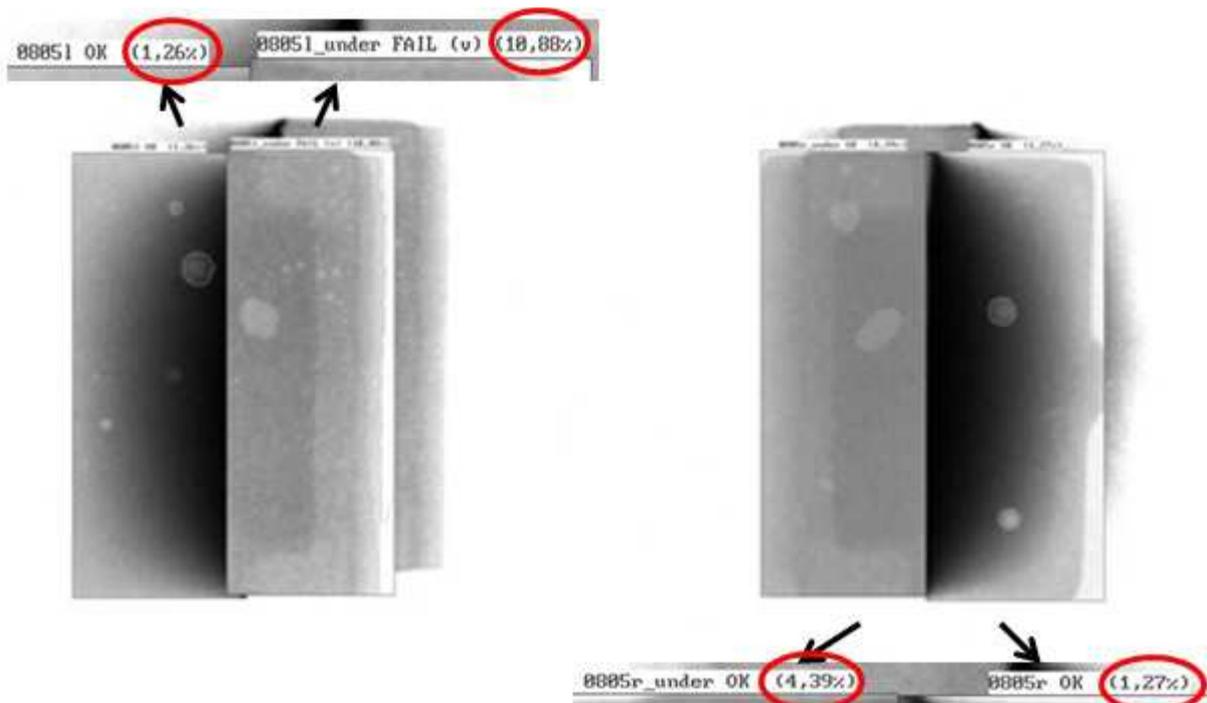


Abbildung 55: Porenauswertung am Bauteil R0805, Aufnahme 90° gedreht

Für die Auswertung werden die Bauteile R0805 der Position A (linke Padfläche) auf der Leiterplatte herangezogen. Für die weitere Darstellung der Ergebnisse werden beide Flächen der linken Lötstelle gemeinsam betrachtet. Anschließend wird über alle 20 Bauteile von Position A der Mittelwert, der maximale und der minimale Wert errechnet und in den folgenden Diagrammen Abbildung 56 bis Abbildung 58 beispielhaft dargestellt.

Die Ergebnisse der Porenauswertung sind in Tabelle 5 bis Tabelle 7 dargestellt.

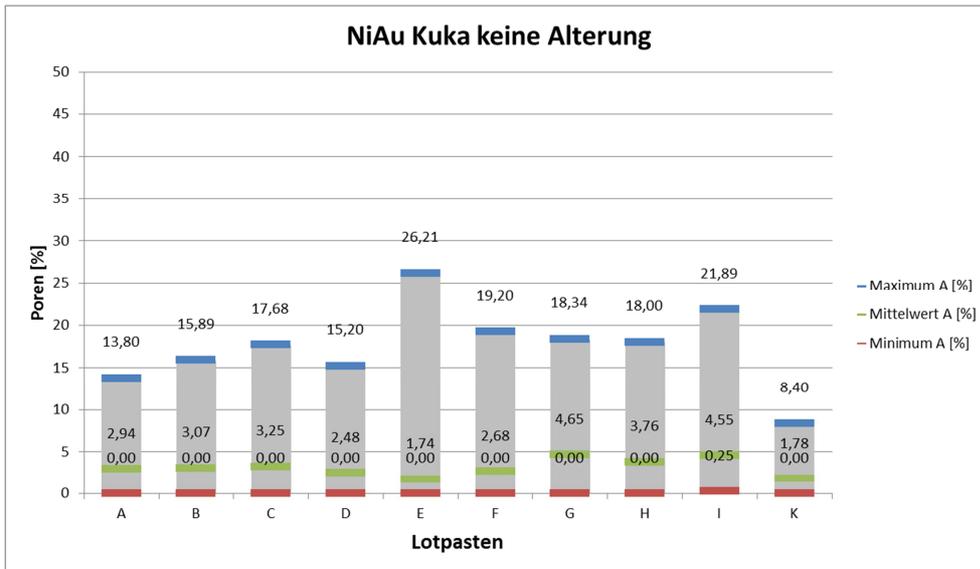


Abbildung 56: NiAu, Kuka, keine Alterung

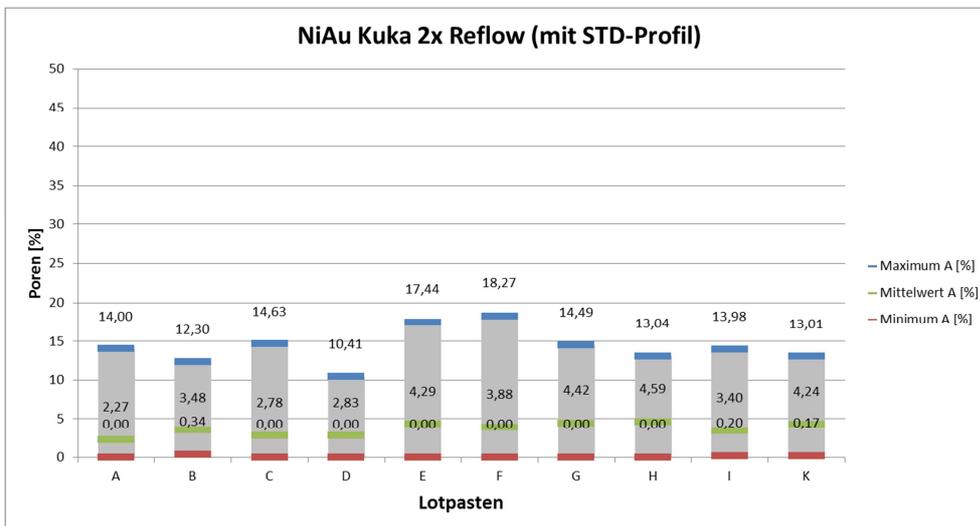


Abbildung 57: NiAu, Kuka, 2x Reflow (mit STD-Profil)

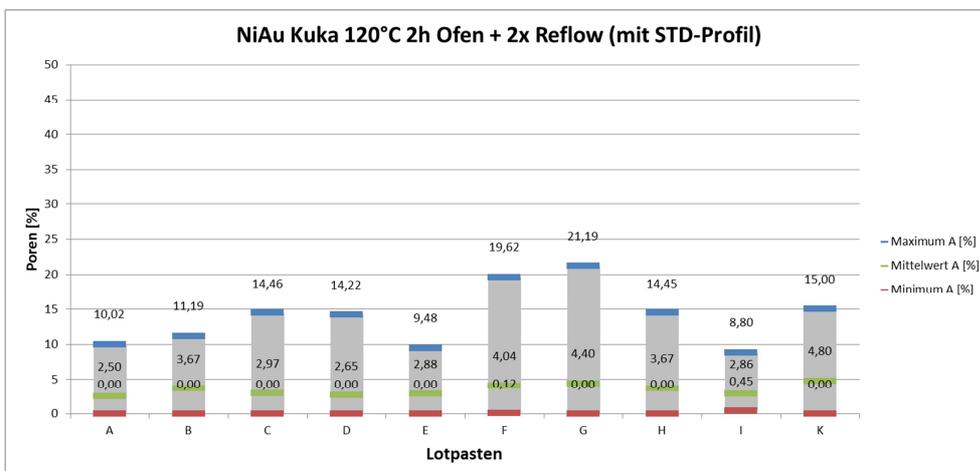


Abbildung 58: NiAu, Kuka, 120°C 2h Ofen + 2x Reflow (mit STD-Profil)

Max. Porengehalt	LP-Oberfläche, Alterungszustand, Lötprofil									
LP-Oberfläche	chemSn									
Vorbehandlung	keine Alterung				2x Reflow			2x Reflow + 120°C für 2h		
Lotpaste/Lötprofil	Kuka	STD	Lahei	Galagahei	Kuka	STD	Lahei	Kuka	STD	Lahei
A	0	+	+	+	+++		0	++		+
B	+	0	+							
C	0	+	+							
D	+	0	0	+	+		+	+		+
E	+	0	++				+++			++
F	-	+	+	++	0		++	++		0
G	+	0	+	--	0		0	+		0
H	+	++	+							
I	+	0	+							
K	++	++	+							

Tabelle 5: Porenauswertung, chemSn

Max. Porengehalt	LP-Oberfläche, Alterungszustand, Lötprofil									
LP-Oberfläche	NiAu									
Vorbehandlung	keine Alterung				2x Reflow			2x Reflow + 120°C für 2h		
Lotpaste/Lötprofil	Kuka	STD	Lahei	Galagahei	Kuka	STD	Lahei	Kuka	STD	Lahei
A	++	+	+	++	++	++	++	++	++	++
B	+	+++	0		++	++	++	++	+	++
C	+	+	+		++	++	+++	++	++	+++
D	+	++	0	+	++	+++	-	++	++	-
E	-	++	++		+	++		+++	+	
F	+	+	0	0	+	++	+	+	++	0
G	+	0	0	+	++	++	-	0	++	+
H	+	++	+		++	++	0	++	++	+
I	0	0	-		++	++	++	+++	+	++
K	+++	+	+		++	+++	+	++	++	+

Tabelle 6: Porenauswertung, NiAu

Max. Porengehalt	LP-Oberfläche, Alterungszustand, Lötprofil									
LP-Oberfläche	CuOSP									
Vorbehandlung	keine Alterung				2x Reflow			2x Reflow + 120°C für 2h		
Lotpaste/Lötprofil	Kuka	STD	Lahei	Galagahei	Kuka	STD	Lahei	Kuka	STD	Lahei
A	++	++	++	++	+	++	+	++	0	0
B	+	+	0		+	++	+	++	++	+
C	++	+	++		++	+	+	++	+	++
D	++	0	+		+	++	+	0	+	--
E	0	0	+		++	0	++	+	+	+
F		0			0	+	+	0	0	+
G	+	+	0		+	+	+	0	++	+
H		++			++	++	++	++	+	++
I	+	+	0		++	++	++	++	++	++
K		+++			++	++	+++	++	+	++

Tabelle 7: Porenauswertung, CuOSP

Poren [%]	
+++	≤ 10
++	$10 < x \leq 15$
+	$15 < x \leq 20$
o	$20 < x \leq 25$
-	$25 < x \leq 30$
--	> 30

Tabelle 8: Legende zur Porenauswertung [%]

Die umfangreiche quantitative Analyse ergibt, dass der maximale Porenanteil überwiegend unter 15% liegt (nur in wenigen Ausnahmefällen liegt dieser höher), im Mittel liegt der Porenanteil sogar deutlich unter 10%. Da es jedoch für die Schwächung einer Lötstelle auf den maximalen Porengehalt ankommt, wurde dieser bei der Analyse zugrunde gelegt.

Die Leiterplattenoberfläche NiPdAu weist zumeist einen maximalen Porenanteil zwischen 15 – 25 % auf.

Ob der ermittelte Porenanteil für die jeweilige Anwendung als kritisch einzustufen ist, muss im Zweifelsfall der Anwender entscheiden. Für die meisten Anwendungen ist dieser jedoch als unkritisch zu bewerten.

3.3.4 Solder Ball Test

Mit dem Solder Ball Test wird die Fähigkeit (der einzelnen Lotpartikel in) der Lotpaste im Reflow-Lötprozess auf einer nicht benetzbaren Oberfläche zu einer Lotkugel zusammenzuschmelzen bestimmt. Daneben wird die Ausbildung von Tochterkugeln untersucht, die zur Bewertung herangezogen wird. Die Abbildung 59 bis Abbildung 61 zeigen exemplarisch die gedruckte Lotpaste, das Aufschmelzergebnis und eine Lotkugel im Querschliff. Alle Lotpasten schmelzen unter allen untersuchten Prozessbedingungen zu einer Lotkugel zusammen ohne Tochterkugeln zu bilden. Signifikante Unterschiede wurden nicht festgestellt.

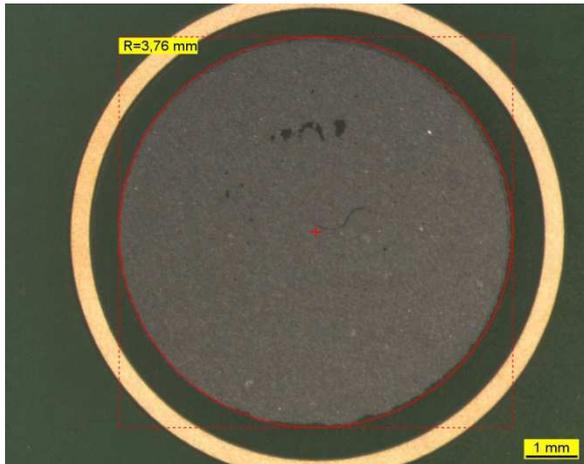


Abbildung 59: Solderballstruktur gedruckt



Abbildung 60: Solderball mit vermessenem Flussmittel

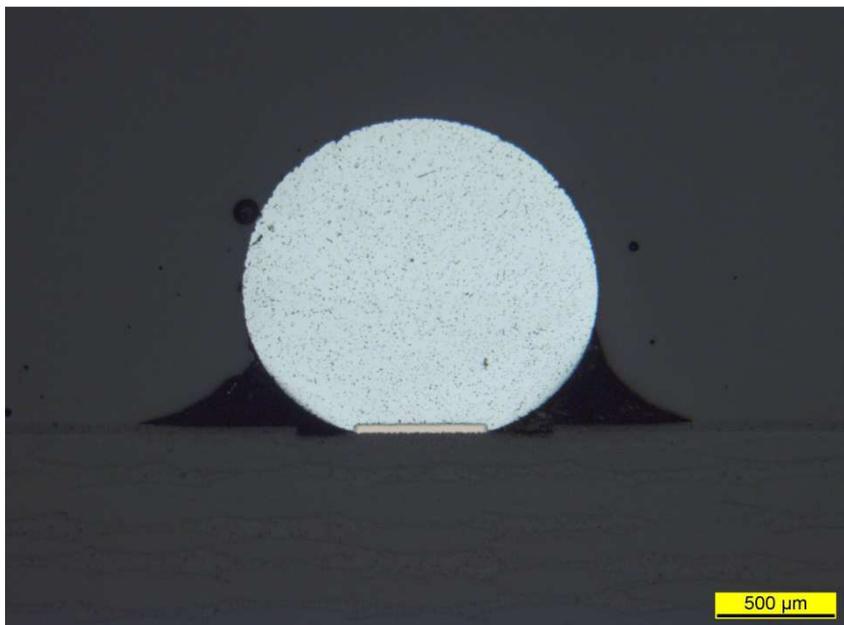


Abbildung 61: NiAu, Lot K, Rev3, STD, keine Alterung

3.3.5 Lollipop / Lotausbreitung

Die Lollipop-Strukturen dienen zur Bewertung der Lotausbreitung.

In einem ersten Ansatz wurde die Lotpaste auf die Kreise der Lollipop-Strukturen gedruckt. Abbildung 62 bis Abbildung 64 zeigen Lollipop-Strukturen verschiedener unbelasteter Leiterplattenoberflächen nach dem Umschmelzen.

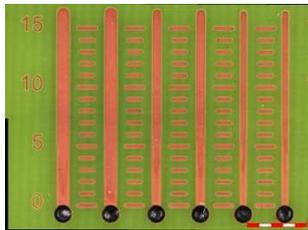


Abbildung 62: CuOSP

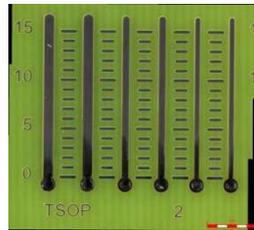


Abbildung 63: chemSn

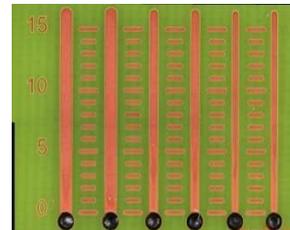


Abbildung 64: NiAu

Das Lot zeigt, bedingt durch die hohe Oberflächenspannung und das relativ niedrige Lotpastenvolumen, nahezu keine Ausbreitung auf den Leiterbahnzügen. Daher wurde ein 2. Ansatz getestet. Nun wurde die Paste auf die Mitte der Leiterbahnstrukturen gedruckt. Die Schablonenöffnungen sind 2,0mm x 1,6mm groß. Abbildung 65 zeigt in schwarz die Schablonenöffnungen über den in rot dargestellten Lollipopstrukturen. In Abbildung 66 sind bedruckte Strukturen und ein ausgemessenes Lotpastendepot dargestellt.

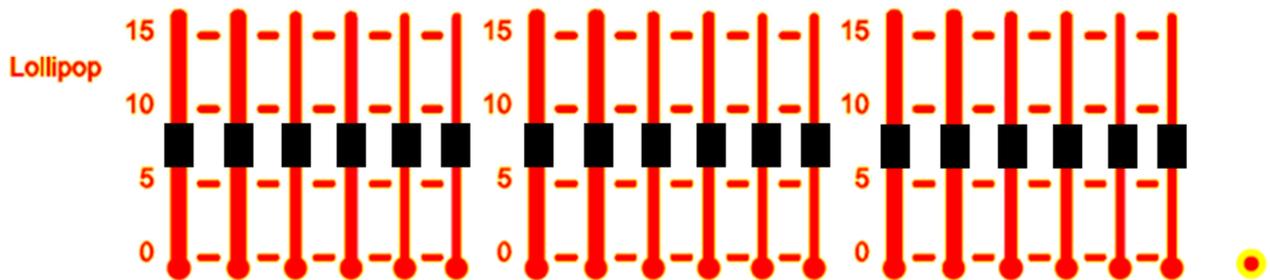


Abbildung 65: Mittiger Pastendruck auf die Strukturen

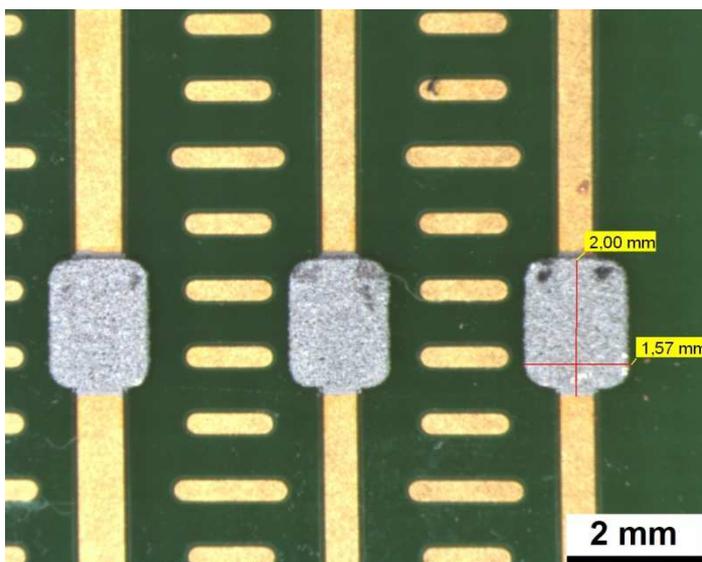


Abbildung 66: Mittlere und schmale Struktur nach dem Pastendruck

Nach dem Umschmelzen ist eine deutliche Benetzung zu erkennen (Abbildung 67).

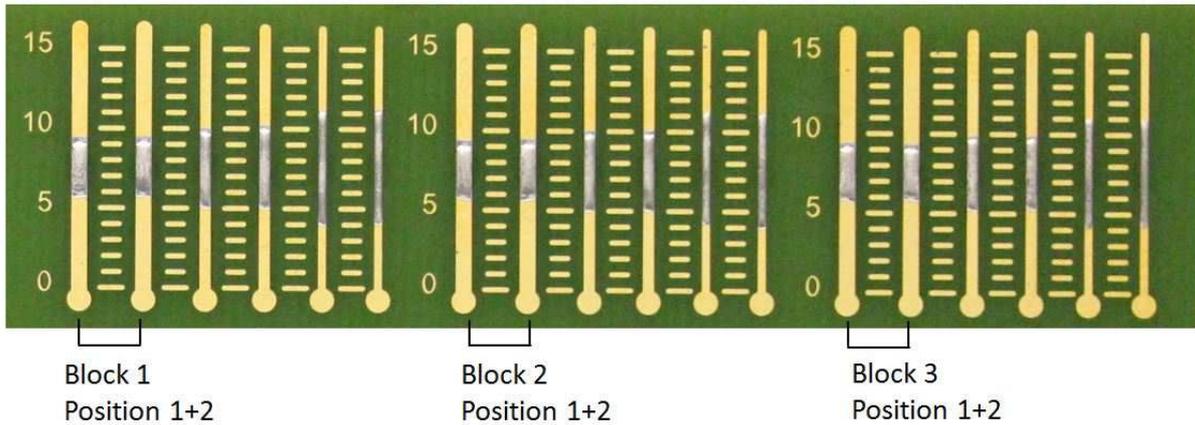


Abbildung 67: Benetzungsverhalten mit mittig gedruckter Lotpaste

In Abbildung 68 sind die Strukturen einer NiAu-beschichteten Leiterplatte mittig belotet und umgeschmolzen zu sehen.

	breit	mittel	schmal
NiAu, Kuka			
NiAu, STD			
NiAu, Lahei			

Abbildung 68: Benetzungsverhalten auf Leiterbahnen, NiAu, keine Alterung

Die größte Benetzungslänge zeigt sich auf den schmalen Strukturen (Breite 0,5mm). Hier sind die Benetzungsunterschiede am deutlichsten zu erkennen und am besten quantitativ zu erfassen. Daher wird in Abstimmung mit dem PA entschieden, dass sich die weiteren Auswertungen lediglich auf die schmalen Strukturen beziehen. Die Abbildung 69 bis Abbildung 71 zeigen typische Benetzungsverhalten auf den unterschiedlichen Leiterplattenoberflächen.

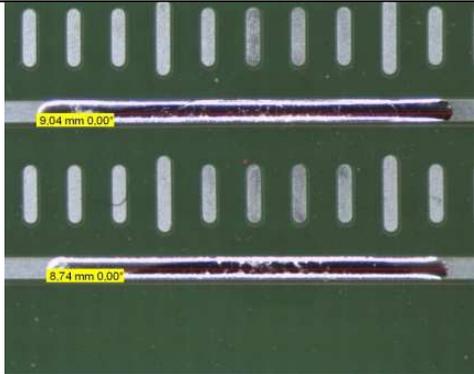
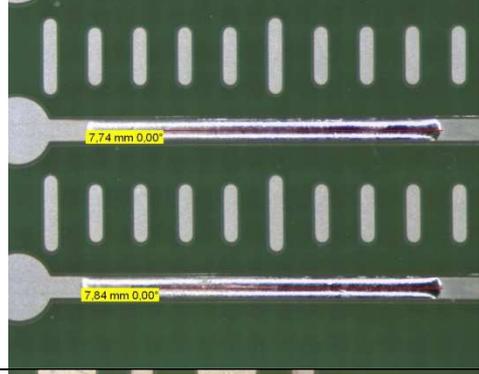
	Lot A	Lot F
STD, chemSn, kei- ne Alterung		
Lahei, chemSn, kei- ne Alterung		
Lahei, chemSn, 2x Reflow		

Abbildung 69: Benetzungsverhalten auf Leiterbahnen, chemSn

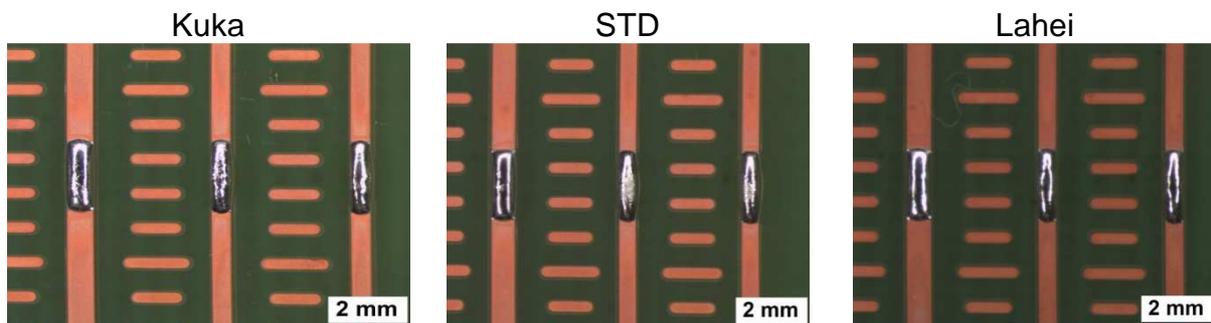


Abbildung 70: Benetzungsverhalten auf Leiterbahnen CuOSP, keine Alterung

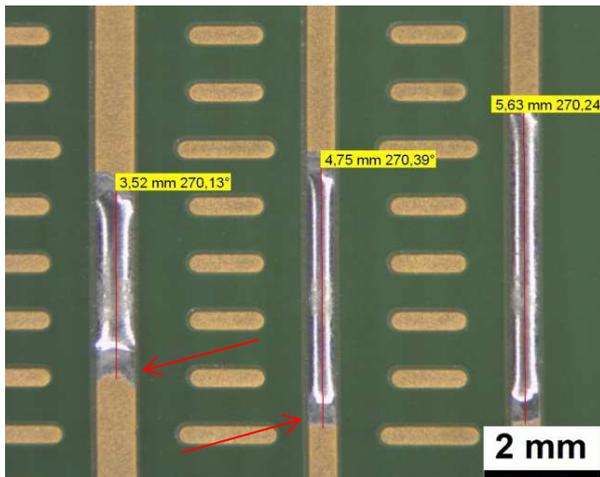


Abbildung 71: Typisches Benetzungsbild des Lotes auf NiAu-Leiterbahnen, STD-Profil

Auf der NiAu-Oberfläche zeigt der benetzte Bereich ein inhomogenes Erscheinungsbild, Abbildung 71. Zum einen ist ein mittlerer Bereich sichtbar, in dem das Lot benetzt und einen Meniskus ausgeformt hat, zum anderen ist am Randbereich eine flache benetzte Zone sichtbar. Aufschluss hierüber gibt eine Querschliffanalyse. Abbildung 72 zeigt einen Schnitt durch eine Lollipop-Struktur auf der NiAu-Oberfläche, Lot A, Lahei, keine Alterung.

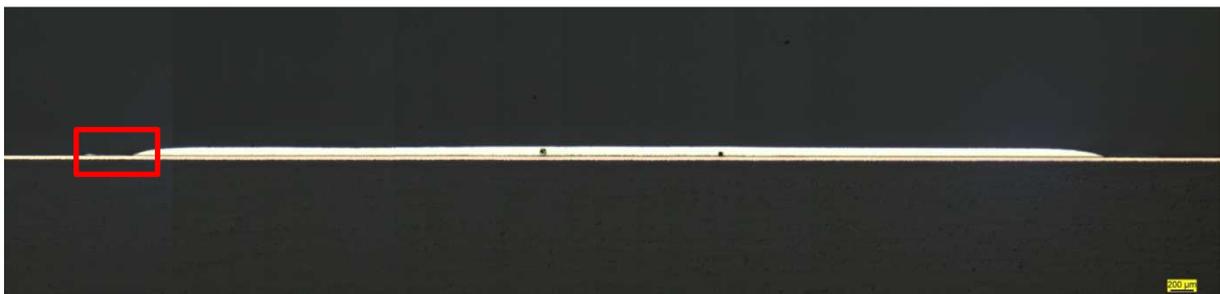


Abbildung 72: Längsschliff an einer Lollipop-Struktur

Bei genauerer Betrachtung des linken Bereichs (rot markiert), erkennt man in der Vergrößerung, Abbildung 73, dass es sich hier um vom Lot benetzte Bereiche handelt. Auf der NiAu-Oberfläche spreitet das Lot sehr gut, so dass die NiAu-Metallisierung durch die vom sich ausbreitenden Flussmittel mitgerissenen Lotpartikel benetzt wird. Eine Videobetrachtung des Aufschmelzvorganges hat dies bestätigt. Allerdings reicht das vorhandene Lotvolumen nicht aus, um vollflächig eine voluminöse Lötstelle auszuformen.

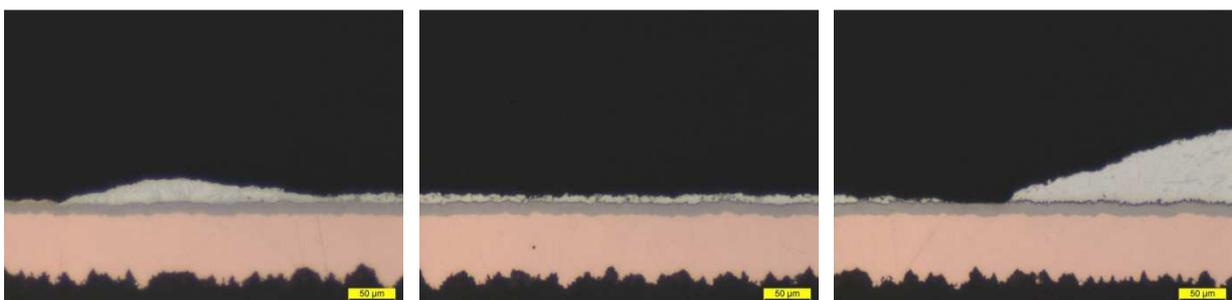


Abbildung 73: Vergrößerung des roten Bereichs aus Abbildung 72

Im Folgenden werden exemplarisch die Benetzungslängen der verschiedenen Zustände dargestellt, Abbildung 74 bis Abbildung 76.

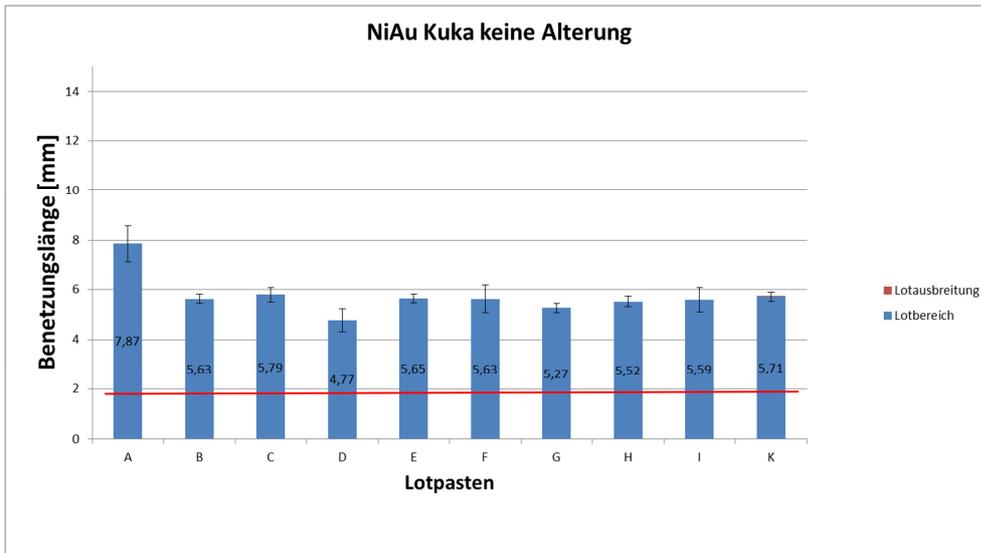


Abbildung 74: NiAu, Kuka, keine Alterung

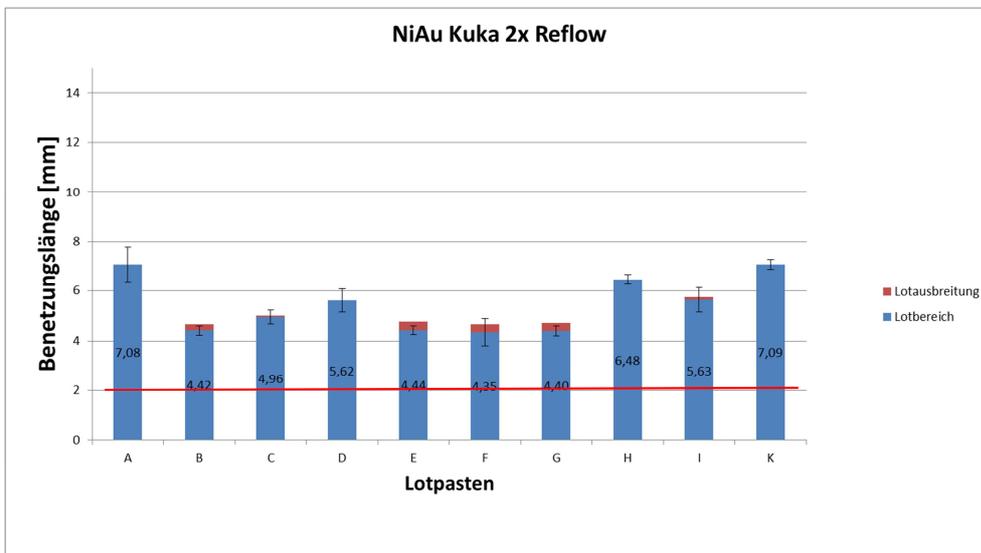


Abbildung 75: NiAu, Kuka, 2x Reflow (mit STD-Profil)

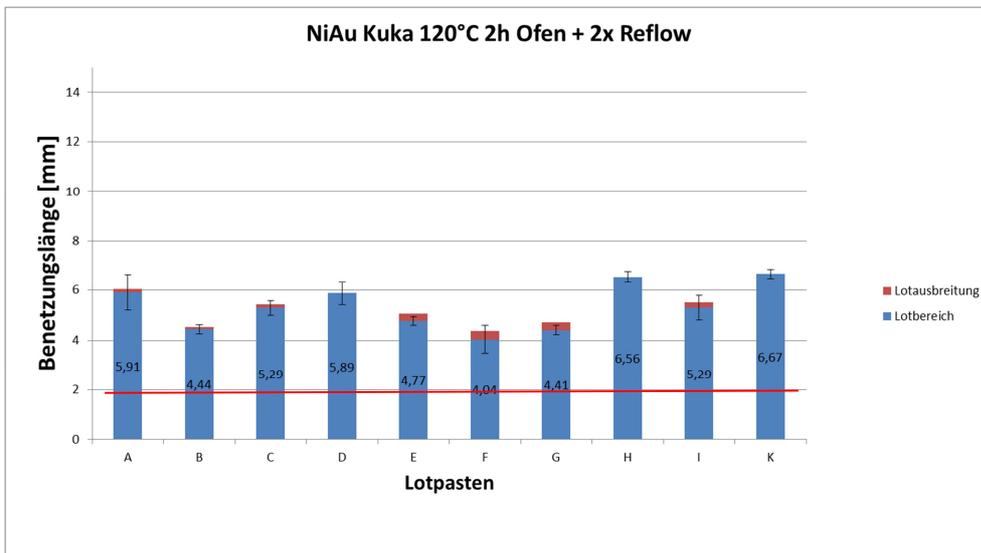


Abbildung 76: NiAu, Kuka, 120°C 2h Ofen + 2x Reflow (mit STD-Profil)

Der rote Strich bei 2mm stellt die Länge dar, mit der die Leiterbahn bedruckt wurde.

In Tabelle 10 bis Tabelle 12 ist die Bewertung der Benetzungsuntersuchung übersichtlich für die Leiterplattenoberfläche dargestellt. Nicht untersuchte Zustände sind ohne Tabelleneintrag. Das Profil Galagahei wurde nur bei „keine Alterung“ untersucht, daher wird das Profil bei den anderen Alterungszuständen in den Tabellen nicht aufgeführt. Die Legende für Tabelle 10 bis Tabelle 12 ist in Tabelle 9 dargestellt.

o	keine signifikante Lotausbreitung über den Druckbereich hinaus
+	signifikante Lotausbreitung (mind. 3 mm Gesamtbetzungslänge)
++	große Lotausbreitung (mind. 5 mm Gesamtbetzungslänge)
+++	sehr große Lotausbreitung (mind. 9 mm Gesamtbetzungslänge)

Tabelle 9: Legende für Bewertung der Benetzungsuntersuchung

Benetzungslänge auf Leiterbahnen	LP-Oberfläche, Alterungszustand, Lötprofil									
	chemSn									
Vorbehandlung	keine Alterung				2x Reflow			2x Reflow + 120°C für 2h		
Lotpaste/Lötprofil	Kuka	STD	Lahei	Galagahei	Kuka	STD	Lahei	Kuka	STD	Lahei
Lot A	+++	+++	+++	+++	+	+	+	+	+	+
Lot B	+++	+++	+++			o			o	
Lot C	+++	+++	+++			o			o	
Lot D		+++	+++	+++	+	+	+	+	+	+
Lot E	+++	+++	+++			o			o	
Lot F	++	++	++	++	o	o	o	o	o	o
Lot G	++	++	++	++	o	o	o	o	o	o
Lot H	++	+	+			o			o	
Lot I	+++	++	++			o			o	
Lot K	++	++	++			o			o	

Tabelle 10: Bewertung der Benetzungsuntersuchung, chemSn

Benetzungslänge auf Leiterbahnen	LP-Oberfläche, Alterungszustand, Lötprofil									
	NiAu									
Vorbehandlung	keine Alterung				2x Reflow			2x Reflow + 120°C für 2h		
Lotpaste/Lötprofil	Kuka	STD	Lahei	Galagahei	Kuka	STD	Lahei	Kuka	STD	Lahei
Lot A	++	++	++	+++	++	++	++	++	++	++
Lot B	++	++	++		+	+	+	+	+	+
Lot C	++	++	++		++	+	+	++	+	+
Lot D	++	++	++	++	++	++	++	++	++	++
Lot E	++	++	++		+	+	+	+	+	+
Lot F	++	++	++	++	+	+	+	+	+	+
Lot G	++	++	++	++	+	+	+	+	+	+
Lot H	++	++	++		++	+	+	++	+	+
Lot I	++	++	++		++	+	+	++	+	+
Lot K	++	++	++		++	++	+	++	++	+

Tabelle 11: Bewertung der Benetzungsuntersuchung, NiAu

Benetzungslänge auf Leiterbahnen	LP-Oberfläche, Alterungszustand, Lötprofil									
LP-Oberfläche	CuOSP									
Vorbehandlung	keine Alterung				2x Reflow			2x Reflow + 120°C für 2h		
Lotpaste/Lötprofil	Kuka	STD	Lahei	Galagahei	Kuka	STD	Lahei	Kuka	STD	Lahei
Lot A	o	o	o	o	o	o	o	o	o	o
Lot B	o	o	o			o	o	o	o	o
Lot C	o	o	o		o	o	o	o	o	o
Lot D	+	+	+		+	+	+	o	+	o
Lot E	o	o	o			o	o	o	o	o
Lot F		o			o	o	o	o	o	o
Lot G	o	o	o		o	o	o	o	o	o
Lot H		o			o	o	o	o	o	o
Lot I	o	o	o		o	o	o	o	o	o
Lot K		o			o	o	o	o	o	o

Tabelle 12: Bewertung der Benetzungsuntersuchung, CuOSP

Die nachfolgende Auswertung basiert auf der über den bedruckten Bereich hinausgehende Lotausbreitung. Alle Lote haben benetzt. Unterschiede zeigen sich in der Ausbreitung.

chemSn:

- „keine Alterung“: alle Profile zeigen große (++) bis sehr große (+++) Lotausbreitung bei allen Loten, außer dem Lot H, das eine signifikante bis große Lotausbreitung zeigt.
- „2x Reflow“ und „2x Reflow + 120°C für 2h“: nahezu keine signifikante (o) Lotausbreitung bei allen Lotpasten außer Lot D und A (beide weisen bei mehreren Zuständen signifikante (+) Lotausbreitung auf)

NiAu:

- „keine Alterung“: alle Profile und alle Lotpasten zeigen große (++) Lotausbreitung
- „2x Reflow“: alle Lotpasten zeigen überwiegend signifikante (+) Lotausbreitung, teilweise ist eine große (++) Lotausbreitung festzustellen
- „2x Reflow“ und „2x Reflow + 120°C für 2h“: nahezu gleiche Ergebnisse wie 2x Reflow, zwar Abfall zu „keine Alterung“ aber immer noch mindestens signifikante (+) Lotausbreitung sichtbar
- „2x Reflow“ und „2x Reflow + 120°C für 2h“: bei Kuka zeigt sich über alle Lote die größte Lotausbreitung
- Lotpasten B, E, F und G weisen immer eine signifikante (+) Lotausbreitung auf, egal welche Alterung und welches Profil
- Flussmittel FM 4 (++) zeigen eine größere Lotausbreitung als FM 3 (+)
- Nach Alterung zeigen alle Lote eine bessere Lotausbreitung als auf chemSn nach Alterung und CuOSP in allen Zuständen

CuOSP:

- Keine signifikante Lotausbreitung (o) über alle Kombinationen bei allen Lötungen außer Lot D
- „keine Alterung“ und „2x Reflow“: signifikante (+) Lotausbreitung bei Lot D bei allen Profilen

3.3.6 Tombstone

Die Tombstoneanalyse wird an den Bauteilen R0201 durchgeführt. Alle aufgebauten Leiterplatten werden inspiziert und ausgewertet. Da in Voruntersuchungen festgestellt wurde, dass das Tombstoning überwiegend bei den Positionen 16 bis 20 auftritt, werden im Folgenden auch nur diese Bereiche ausgewertet. Zu unterscheiden ist jedoch zwischen den Positionen A und B. Beide haben einen Versatz von 150µm, B jedoch eine zusätzliche Masseanbindung, siehe auch Abbildung 6.

In den Diagrammen sind jeweils die Tombstones in Prozent angegeben. Befindet sich im Diagramm kein Balken und keine Prozentangabe, dann ist diese Variation nicht ausgewertet. 0% ohne Balken bedeutet, dass tatsächlich keine Tombstones entstanden sind.

Abbildung 77 bis Abbildung 79 zeigen beispielhaft die Auswertung der Tombstones in Diagrammform.

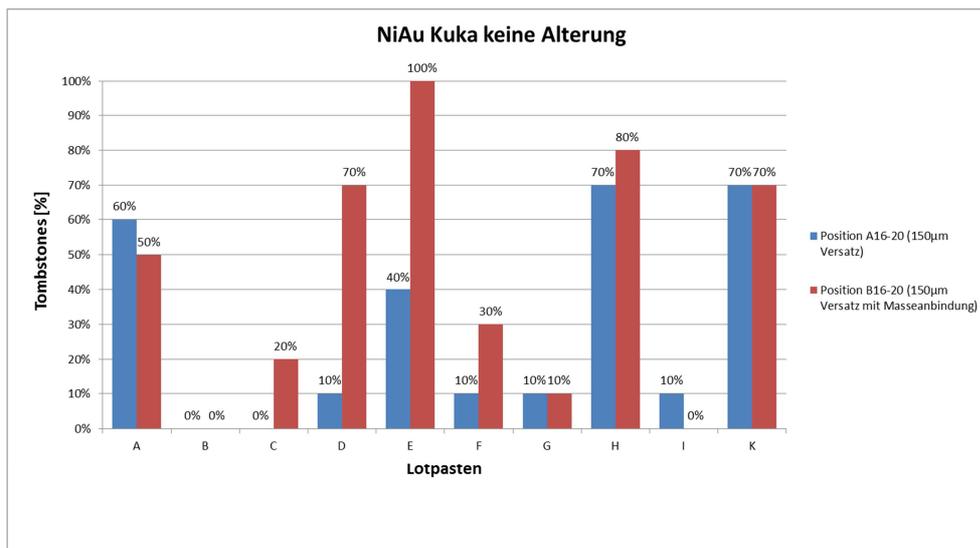


Abbildung 77: NiAu, Kuka, keine Alterung

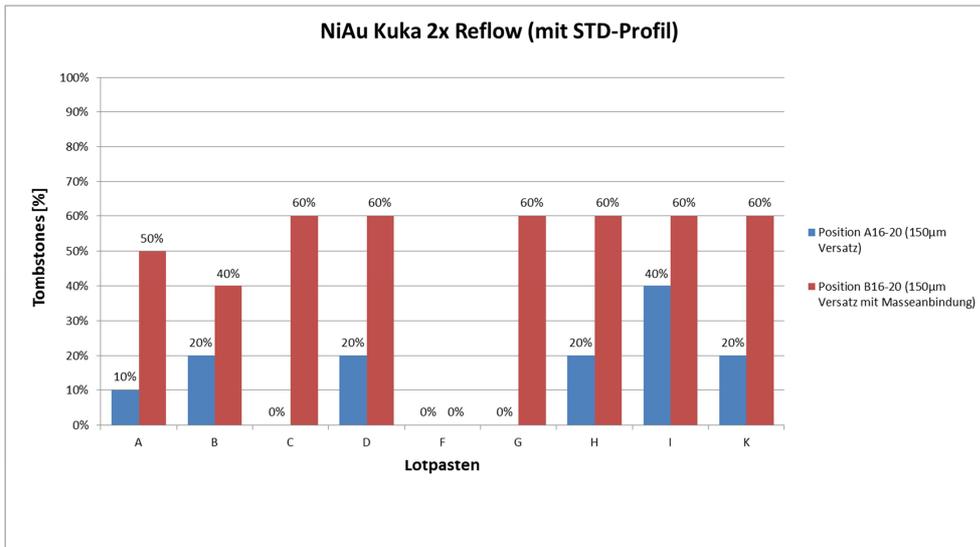


Abbildung 78: NiAu, Kuka, 2x Reflow (mit STD-Profil)

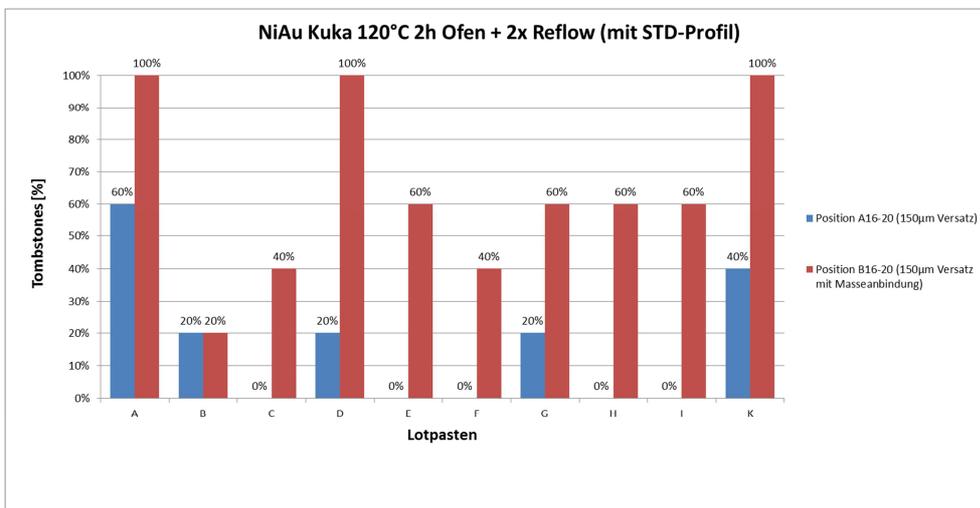


Abbildung 79: NiAu, Kuka, 120°C 2h Ofen + 2x Reflow (mit STD-Profil)

In Abbildung 80 ist eine Gegenüberstellung der Padanbindungen dargestellt. Erkennbar ist ein klarer Einfluss der Masseanbindungen. Abbildung 81 bis Abbildung 83 zeigen für Position A und B den Einfluss der Lotpaste, der versatzabhängig dargestellt ist.

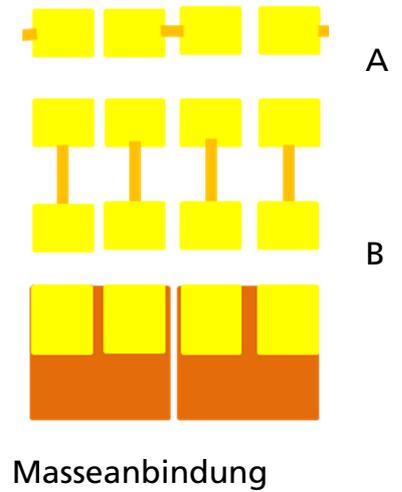
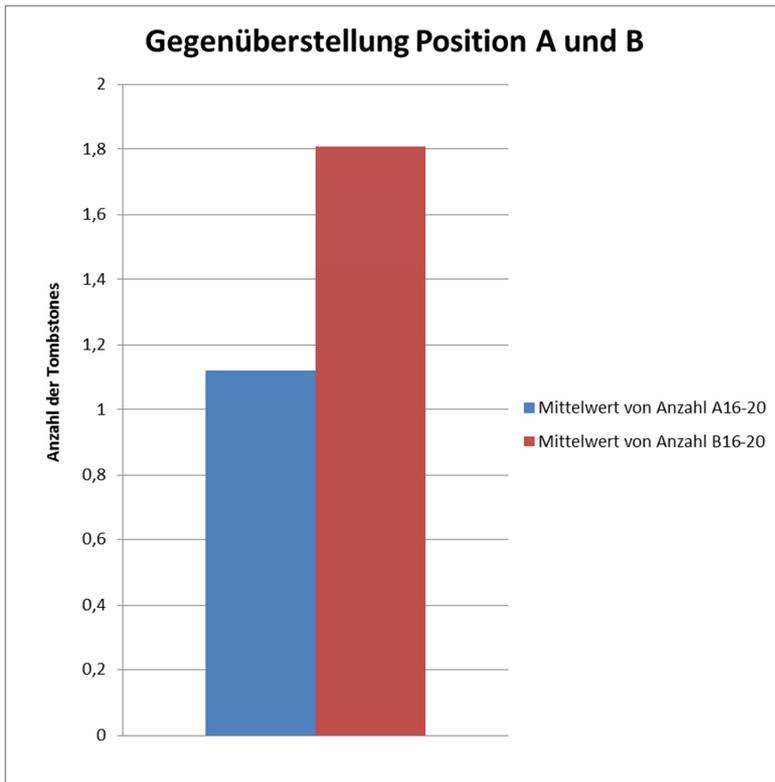


Abbildung 80: Einfluss der Padanbindung auf Tombstones

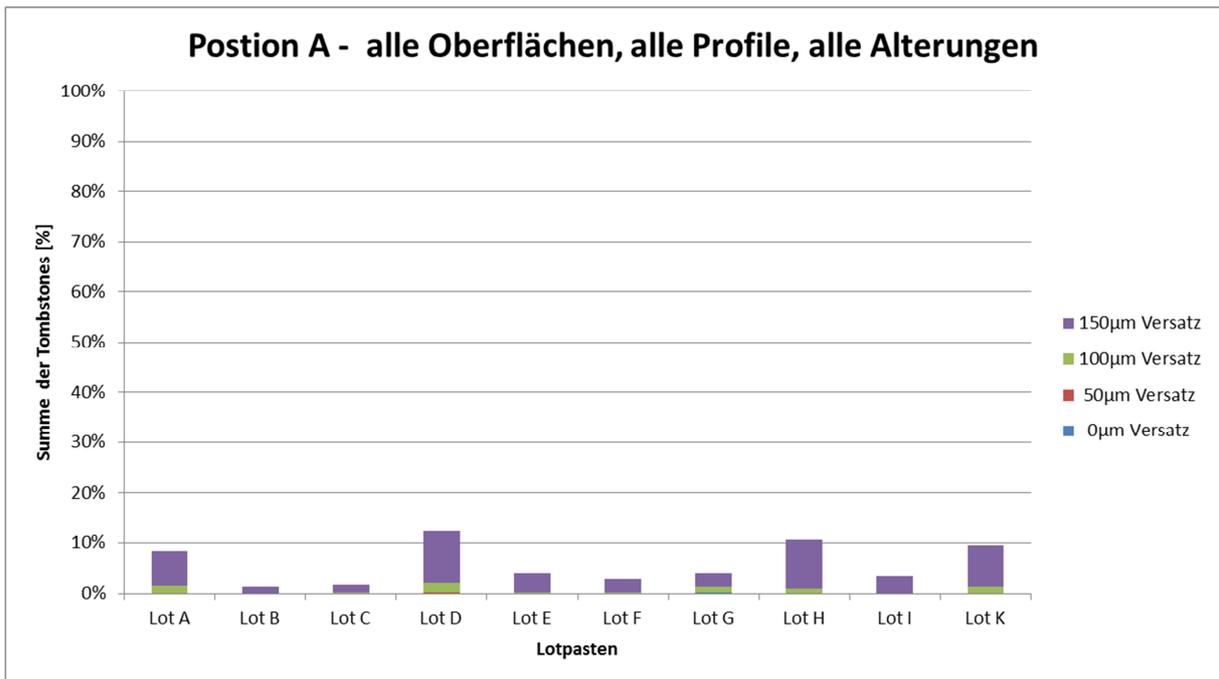


Abbildung 81: Einfluss von Lotpaste (Versatzabhängigkeit dargestellt), Position A

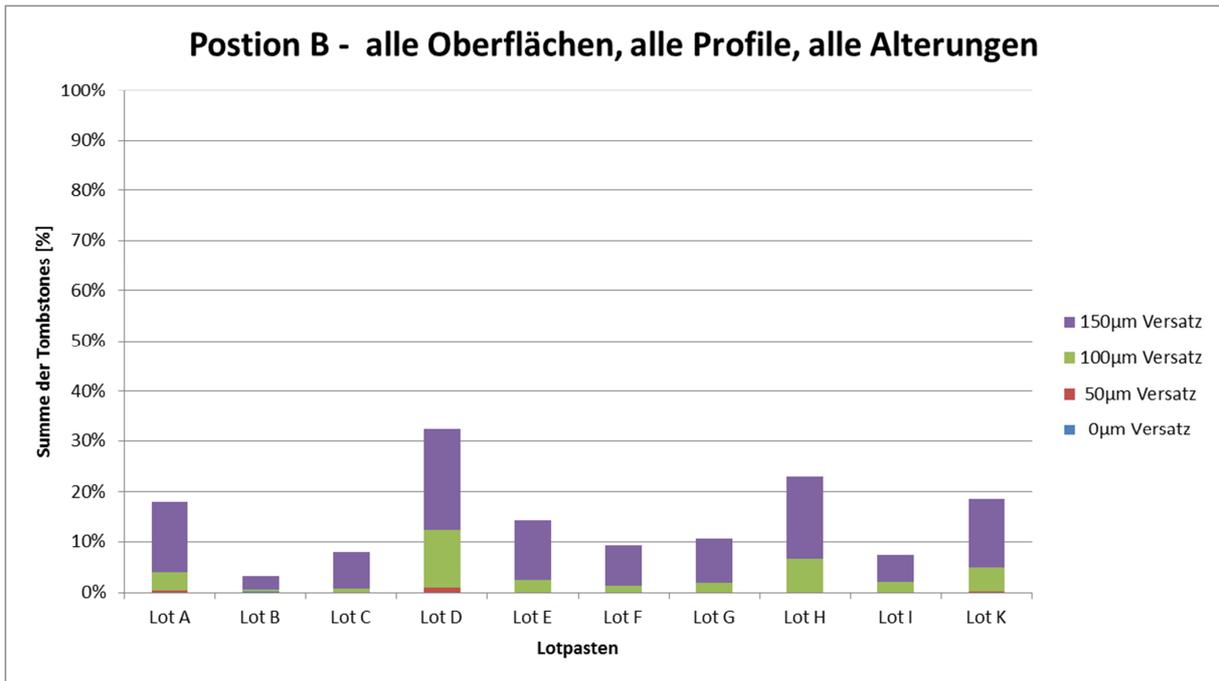


Abbildung 82: Einfluss von Lotpaste (Versatzabhängigkeit dargestellt), Position B

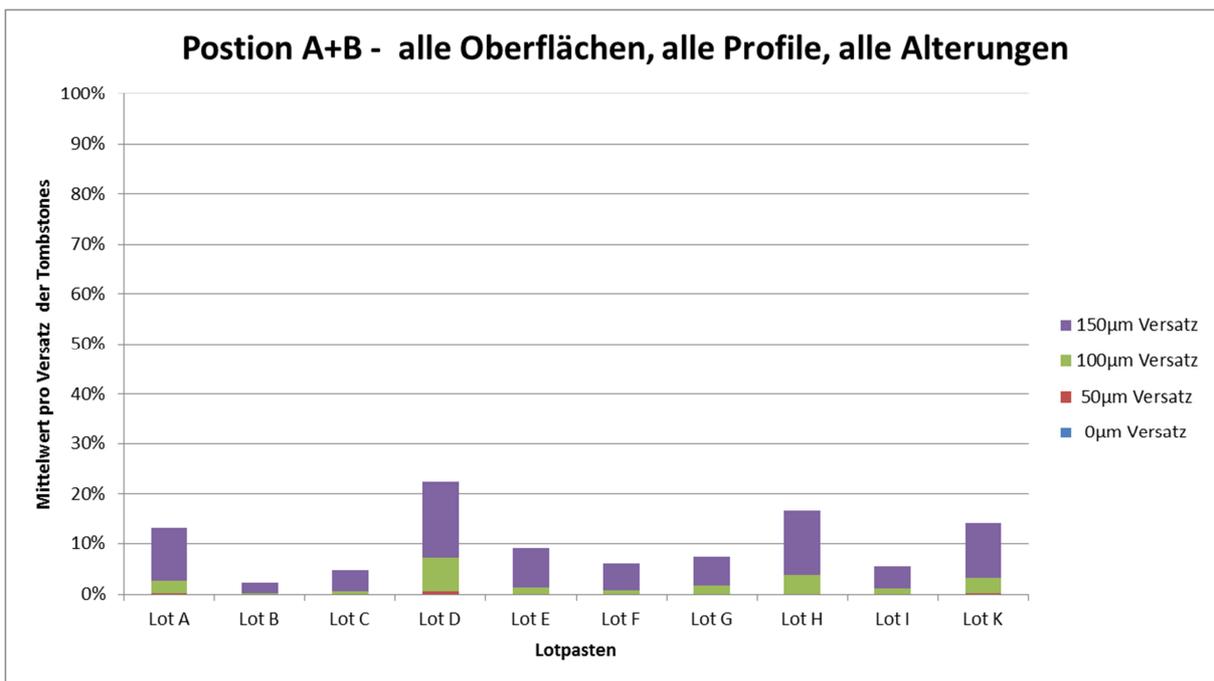


Abbildung 83: Einfluss von Lotpaste (Versatzabhängigkeit dargestellt), Position A und B

Abbildung 84 bis Abbildung 89 zeigen versatzbezogen die relative Tombstonerate für Position A auf den verschiedenen Oberflächen, STD-Profil und ohne Alterung. Diese Darstellung ist auf die Auswertung von 40 Bauteilen (2LP x je 5 Bauteile je Versatz) bezogen.

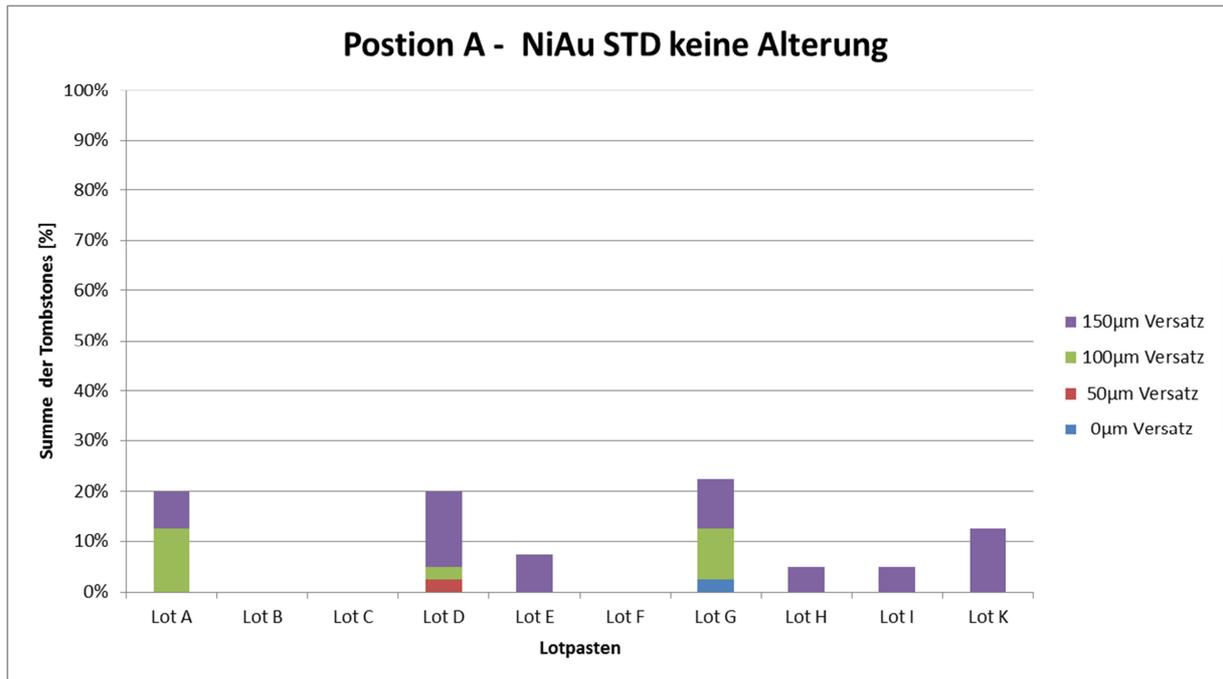


Abbildung 84: Relative Tombstonerate der Position A auf NiAu

Folgendes Raking für die Lotpasten ergibt sich für NiAu Pos A (Leiterbahnanbindung):

- B, C, F, H
- I, E
- K, A, D, G

Die untersuchten Legierungen mit größeren Schmelzbereichen weisen kein eindeutig besseres Tombstoningverhalten auf. Dieser mögliche Effekt wird überlagert vom FM-Einfluss.

Eine Flussmittelabhängigkeit ist nicht eindeutig sichtbar (FM 1 / FM 2).

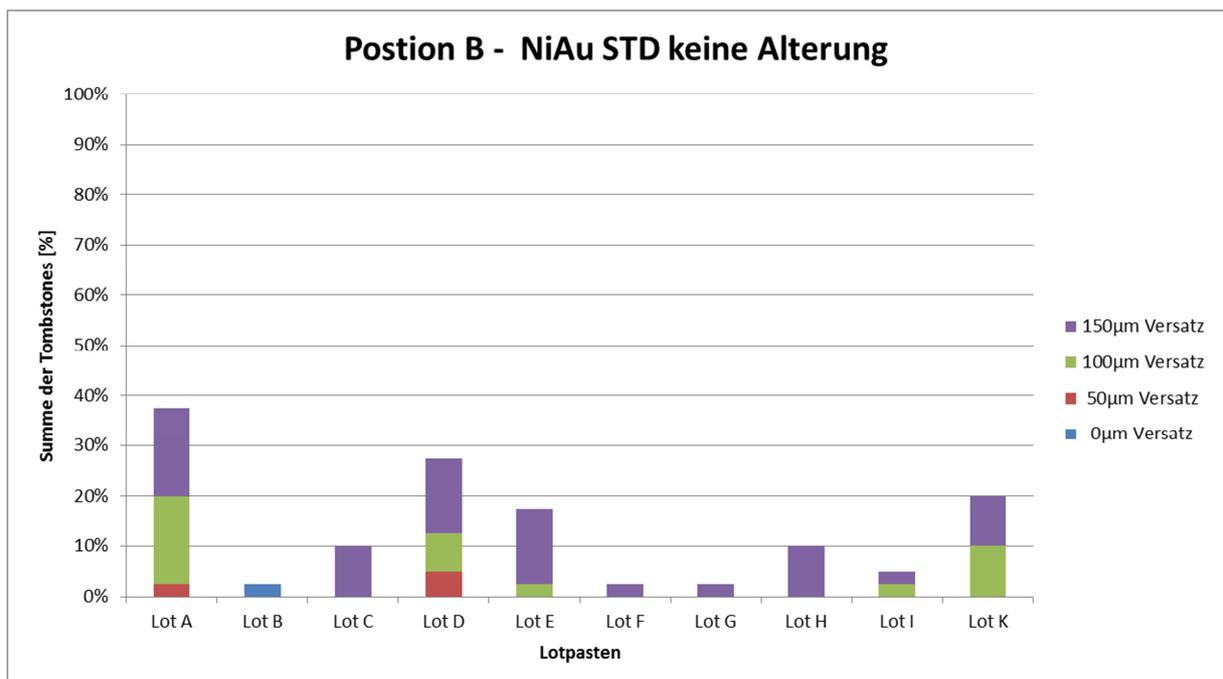


Abbildung 85: Relative Tombstonerate der Position B auf NiAu

Folgendes Raking für die Lotpasten ergibt sich für NiAu Pos B (Masseanbindung):

- F, G, B, I
- C, H
- E, K, D, A

Die untersuchten Legierungen mit größeren Schmelzbereichen weisen kein eindeutig besseres Tombstoningverhalten auf. Dieser mögliche Effekt wird überlagert vom FM-Einfluss.

Eine Flussmittelabhängigkeit ist zu sehen (FM 1 besser als FM 2).

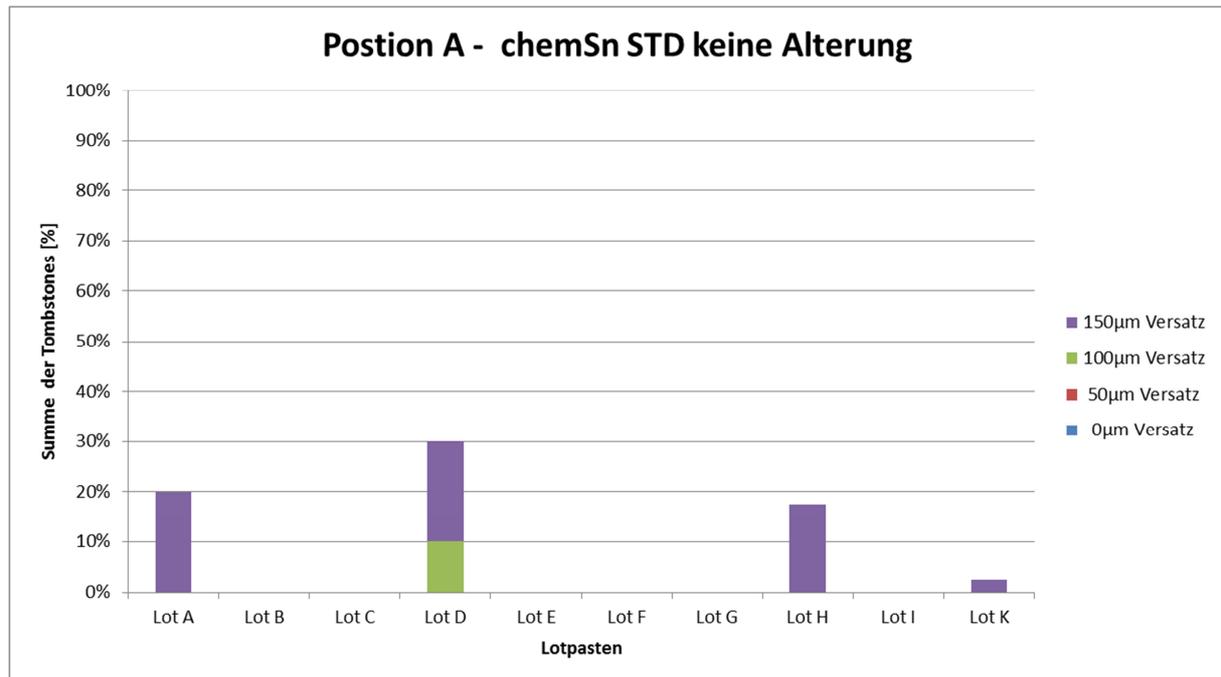


Abbildung 86: Relative Tombstonerate der Position A auf chemSn

Folgendes Raking für die Lotpasten ergibt sich für chemSn Pos A (Leiterbahnanbindung):

- B, C, E, F, G, I
- K
- H, A, D

Tendenziell ist das Ergebnis mit der NiAu-Oberfläche vergleichbar nur mit deutlich weniger Tombstones.

Die untersuchten Legierungen mit größeren Schmelzbereichen weisen kein eindeutig besseres Tombstoningverhalten auf. Dieser mögliche Effekt wird überlagert vom FM-Einfluss.

Eine Flussmittelabhängigkeit ist zu sehen (FM 1 besser als FM 2).

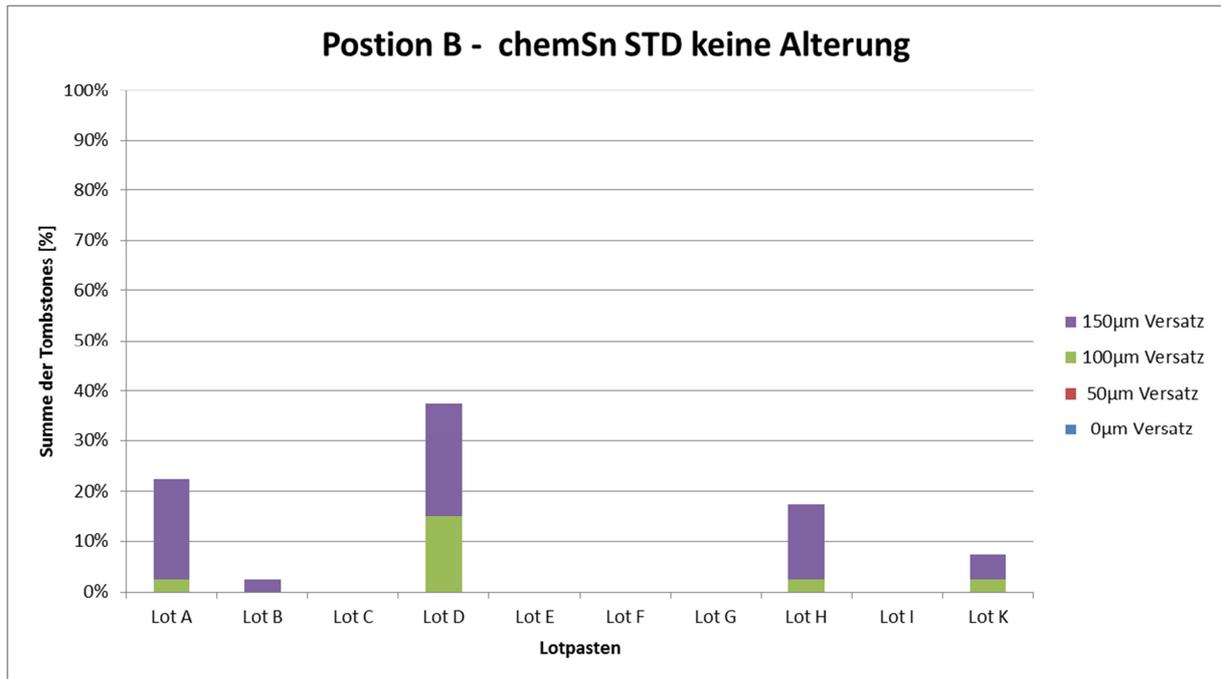


Abbildung 87: Relative Tombstonerate der Position B auf chemSn

Folgendes Raking für die Lotpasten ergibt sich für chemSn Pos B (Masseanbindung):

- C, E, F, G, I
- B, K
- H, A
- D

Bis auf Lot D, A und H weisen alle Lotpasten ein deutlich besseres Verhalten auf als auf NiAu-Oberfläche. Tendenziell ist das Ergebnis vergleichbar nur mit deutlich weniger Tombstones.

Die untersuchten Legierungen mit größeren Schmelzbereichen weisen kein eindeutig besseres Tombstoningverhalten auf. Dieser mögliche Effekt wird überlagert vom FM-Einfluss.

Eine Flussmittelabhängigkeit ist zu sehen (FM 1 besser als FM 1).

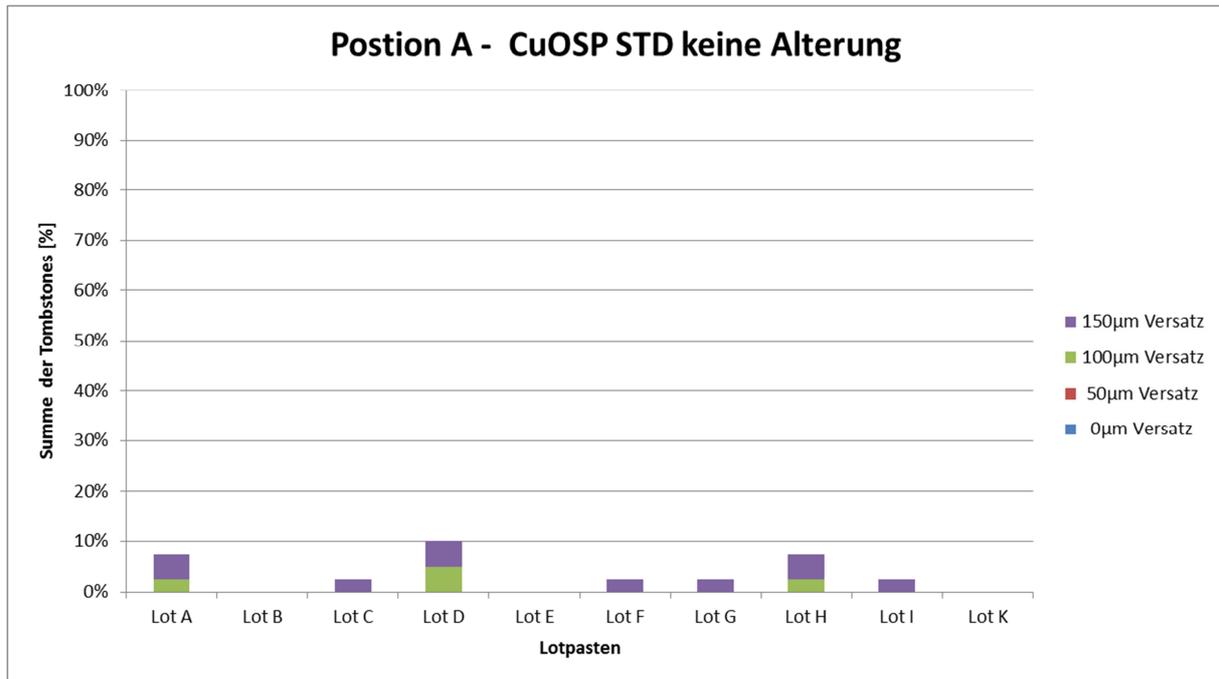


Abbildung 88: Relative Tombstonerate der Position A auf CuOSP

Folgendes Raking für die Lotpasten ergibt sich für CuOSP Pos A (Leiterbahnanbindung):

- B, E, K
- C, F, G, I
- A, H, D

Tendenziell ist das Ergebnis vergleichbar mit der NiAu-Oberfläche nur mit deutlich weniger Tombstones.

Die untersuchten Legierungen mit größeren Schmelzbereichen weisen kein eindeutig besseres Tombstoningverhalten auf. Dieser mögliche Effekt wird überlagert vom FM-Einfluss.

Eine Flussmittelabhängigkeit ist nicht eindeutig zu sehen (FM 1 / FM 2).

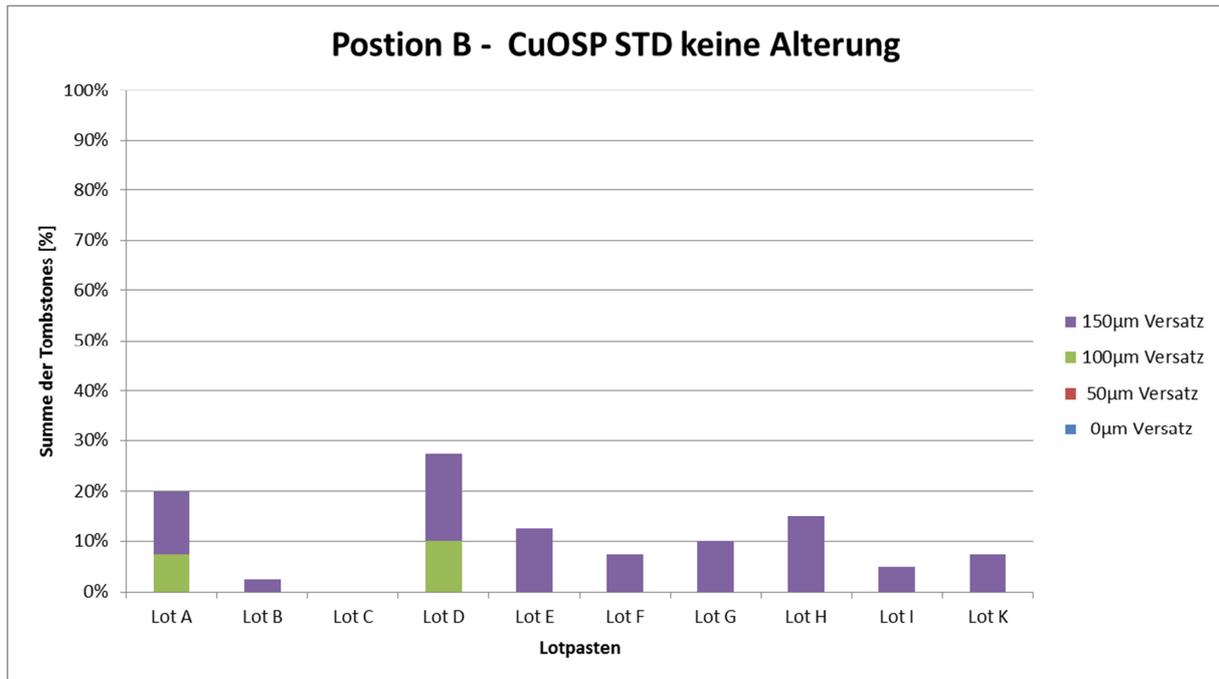


Abbildung 89: Relative Tombstonerate der Position B auf CuOSP

Folgendes Raking für die Lotpasten ergibt sich für CuOSP Pos B (Masseanbindung):

- C
- B, I
- F, K, G, E, H
- A, D

Im Vergleich zur NiAu-Oberfläche weisen einige Lotpasten ein besseres einige ein schlechteres Verhalten auf.

Die untersuchten Legierungen mit größeren Schmelzbereichen weisen kein eindeutig besseres Tombstoningverhalten auf. Dieser mögliche Effekt wird überlagert vom FM-Einfluss.

Eine Flussmittelabhängigkeit ist zu sehen (FM 2 besser als FM 1).

Aus den Untersuchungen ergeben sich zusammengefasst die folgenden Ergebnisse: Tombstones:

- treten bei Widerständen Baugröße 0603 und größer nicht auf,
- sind nur sehr vereinzelt bei Baugröße 0402 zu beobachten,
- treten gehäuft bei Baugröße 0201 auf,
- sind stark abhängig vom Lotpastendruckversatz,
- treten bei Druckversatz unter 100µm nur sehr vereinzelt auf,
- treten bei Druckversatz von 100µm häufiger auf,
- treten bei Druckversatz über 100µm sehr oft auf,
- treten verstärkt an thermisch ungleichen Leiterplatten-Padanbindungen auf, wenn bedingt durch die Durchlaufrichtung im Reflowofen die massearmen Padanschlüsse zuerst erwärmt werden und
- zeigen einen Lotpasten abhängigen Einfluss des Lötprofils.

ChemSn:

- Das Tombstoningverhalten auf Position B mit Masseanbindung ist bei den Lötprofilen STD und Lahei nicht schlechter als auf Position A, bei dem Profil Kuka zeigt sich ein um eine Stufe schlechteres Verhalten.
- Die Lötprofile Lahei und STD zeigen ein besseres Ergebnis als Kuka, Ausnahme Lot D und A.
- Die Flussmittelformulierung FM 2 ist besser als FM 1.
- Lot D zeigt das schlechteste Ergebnis aller Lotpasten, dicht gefolgt von Lot A, H und K.
- Lot F, C, G und I schneiden am besten ab.

NiAu:

- Das Tombstoningverhalten auf Position B ist deutlich schlechter als auf A.
- Die Lote B und C zeigen auf Position A ohne Alterung unabhängig vom Lötprofil immer 0% Tombstoning.
- Das Lot G zeigt auf Position A ohne Alterung unabhängig vom Lötprofil immer $\leq 25\%$ Tombstoning.
- Das Tombstoningverhalten auf Position A ist nach „2x Reflow“ und „2x Reflow + 120°C für 2h“ bei allen Lotpasten (Ausnahme Lot D) ähnlich, es tritt überwiegend bis 25% Tombstoning auf.
- Das Tombstoningverhalten auf Position B ist nach „2x Reflow“ und „2x Reflow + 120°C für 2h“ bei allen Lotpasten ähnlich, es tritt jedoch deutlich verstärkt Tombstoning auf, insbesondere beim Profil Lahei. Das Profil Kuka zeigt leicht bessere Ergebnisse, die aber bis auf wenige Ausnahmen zwischen 50% und 75% liegen.
- Insgesamt zeigen Lot B und I das beste Verhalten.

CuOSP:

- Das Tombstoningverhalten auf Position B ist deutlich schlechter als auf A.
- Das Tombstoningverhalten auf Position A ist nach „2x Reflow“ am besten.
- Lot D zeigt das schlechteste Tombstoningverhalten (und fällt bei Position B deutlich ab), dann folgt Lot H.
- Insgesamt zeigen Lot B und F das beste Verhalten.

Im Ausgangszustand ohne Alterung weist chemSn mit dem STD-Profil die deutlich niedrigste Tombstoningrate auf gefolgt von CuOSP, NiAu schneidet am schlechtesten ab, NiPdAu ist mit NiAu vergleichbar.

Die Lotpasten D, A, H, K weisen deutlich erhöhte Tombstoningraten auf.

Für die Lotpasten ergibt sich folgendes Ranking (Summe aus A und B über alles):
Lot B zeigt das beste Tombstoningverhalten,
gefolgt von C, F, und I, G, E,
am Ende liegen K, A, H und D.

3.3.7 Schertest

Für die Scherversuche an den Aufbauten wird der Schertester Condor Sigma der Firma XYZTEC verwendet.

Abbildung 90 zeigt das Bauteil R0805, an dem die Schertests durchgeführt wurden. Der rote Pfeil gibt die Scherrichtung an.

Es wurden Scherkraftmessungen an Proben ohne Alterung sowie „2x Reflow + 120°C für 2h“ durchgeführt.

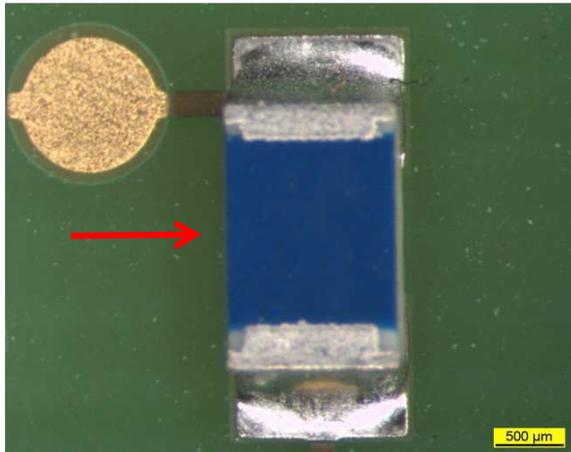


Abbildung 90: Bauteil R0805

Während der Analysen sind zwei Bruchbilder entstanden. In den meisten Fällen wurde das Bauteil aus dem Lot geschert. Abbildung 91 zeigt das Bruchbild auf der Leiterplatte und Abbildung 92 das gescherte Bauteil.

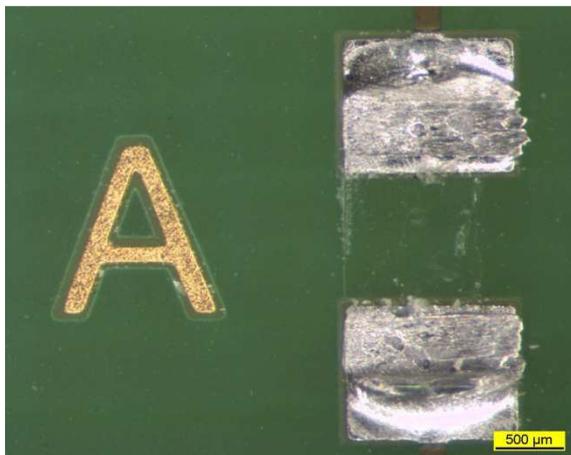


Abbildung 91: Bruch im Lot, Leiterplatte



Abbildung 92: Bruch im Lot, Bauteil

In Abbildung 93 und Abbildung 94 ist der Ausbruch der Padfläche aus der Leiterplatte zu sehen.

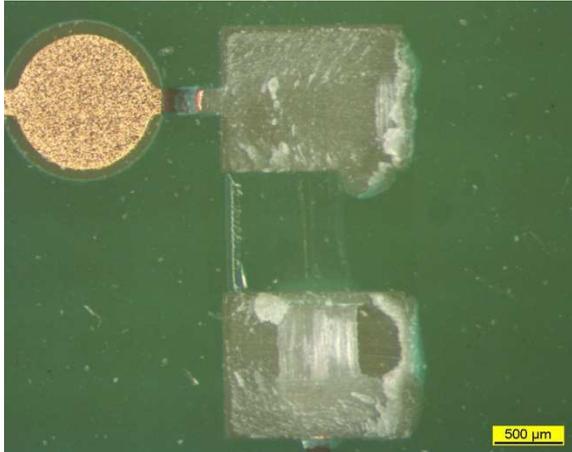


Abbildung 93: Padausbruch auf der Leiterplatte

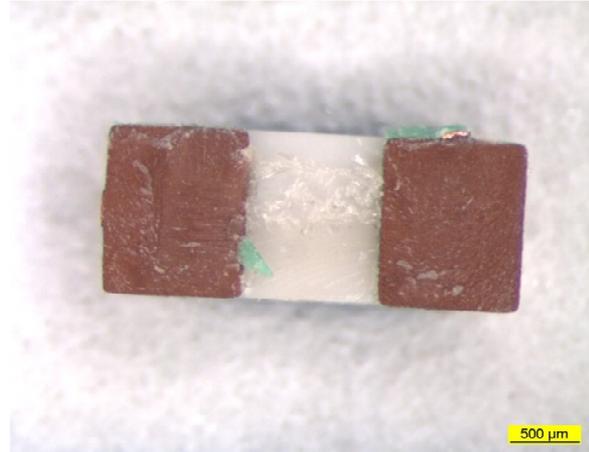


Abbildung 94: Pads am Bauteil

Für die Schertests wurden 3 unterschiedliche R0805-Bauteilen durchgeführt. Da diese nicht direkt mit einander verglichen werden können, wurde bei der Auswertung eine Unterteilung nach den Bauteilfarben vorgenommen (Abbildung 95 bis Abbildung 97).

- Hellblau (H)
- Blau (B)
- Schwarz (S)

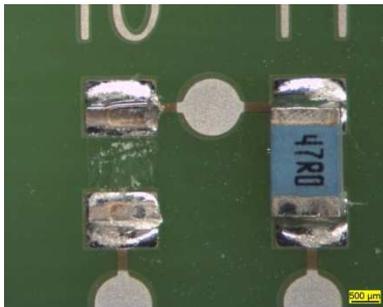


Abbildung 95: R0805 Hellblau

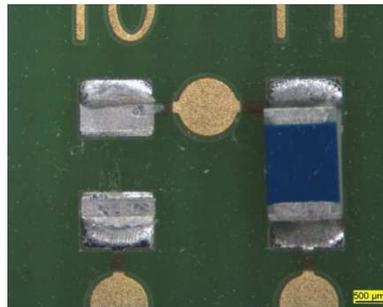


Abbildung 96: R0805 Blau

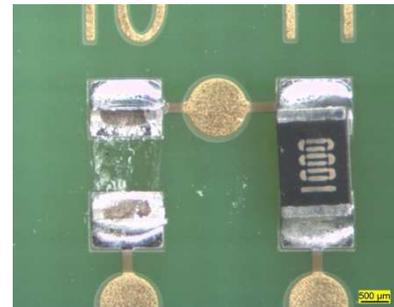


Abbildung 97: R0805 Schwarz

Tabelle 14 bis Tabelle 19 zeigen die abgeschätzten Scherfestigkeiten. Die dazugehörige Legende der Farbcodierung ist in Tabelle 13 zu sehen. Die Padfläche des R0805 beträgt je Seite 1,25mm². Da die Scherkraft allerdings von beiden Padflächen gemeinsam gemessen wurde, muss die Fläche doppelt in die Berechnung einfließen. Die Scherfestigkeit wird dann auf $\frac{3}{4}$ der Padfläche bezogen, da die Bruchfläche im Lot ungefähr diese Fläche einnimmt. Anhand des Bruchbildes wurde die Bruchfläche abgeschätzt und dann für die Berechnung angesetzt. Messungen an einzelnen Proben haben gezeigt, dass die Bruchfläche mit $\frac{3}{4}$ der Padfläche eher als zu hoch angesetzt wird. Somit ergibt sich in der Realität eine höhere Scherfestigkeit als aus der Abschätzung berechnet.

Folgende Formel entsteht:

$$\text{Scherfestigkeit} \left[\frac{N}{\text{mm}^2} \right] = \frac{\text{Scherkraft [N]}}{\text{Padfläche [mm}^2] \cdot 2 \cdot \frac{3}{4}} \quad (1)$$

[N/mm ²]
≤20
20 < x ≤ 30
30 < x ≤ 40
40 < x ≤ 50
50 < x ≤ 60
>60

Tabelle 13: Legende für die Scherfestigkeit

Scherfestigkeit [N/mm ²]	LP-Oberfläche, Alterungszustand, Lötprofil						
LP-Oberfläche	chemSn						
Vorbehandlung	keine Alterung				2x Reflow + 120°C für 2h		
Lotpaste/Lötprofil	Kuka	STD	Lahei	Galagalei	Kuka	STD	Lahei
A	33,57	34,80		31,49			
B		36,62					
C		39,44					
D	36,96	44,83		35,16			
E		32,70					
F	26,68	43,01		21,65			
G	30,21	34,24		28,39			
H		42,72					
I		31,08					
K		45,64					

Tabelle 14: Auswertung Scherfestigkeit, chemSn

Scherfestigkeit [N/mm ²]	LP-Oberfläche, Alterungszustand, Lötprofil													
LP-Oberfläche	NiAu													
Vorbehandlung	keine Alterung						2x Reflow + 120°C für 2h							
Lotpaste/Lötprofil	Kuka		STD		Lahei		Galagalei		Kuka		STD		Lahei	
A	39,92	B	35,21	B	42,05	B	26,02	H	47,60	B	23,73	H	33,94	H
B	45,35	B	40,28	B	42,53	B			30,81	S	24,55	S	26,52	S
C	43,07	B	46,08	B	46,52	B			23,17	S	24,20	S	30,06	S
D	46,50	B	49,81	B	46,45	B	31,20	H	27,20	S	29,35	S	35,97	H
E	45,40	B	21,26	H	28,05	H			23,02	H	20,94	S	29,81	H
F	27,72	H	39,79	B	24,51	H	23,54	H	24,11	S	21,58	S	28,54	S
G	21,76	H	37,21	B	39,30	B	25,47	H	26,38	S	30,09	S	21,91	S
H	31,28	H	40,78	B	27,08	H			19,43	S	20,50	S	19,18	S
I	27,40	H	39,05	B	42,10	B			20,90	S	21,66	S	25,72	S
K	49,32	B	42,14	B	24,21	H			24,09	S	22,70	S	19,59	S

Tabelle 15: Auswertung Scherfestigkeit, NiAu

Scherfestigkeit [N/mm ²]	LP-Oberfläche, Alterungszustand, Lötprofil													
LP-Oberfläche	NiAu													
Vorbehandlung	keine Alterung						2x Reflow + 120°C für 2h							
Lotpaste/Lötprofil	Kuka		STD		Lahei		Galagalei		Kuka		STD		Lahei	
A							26,02	H			23,73	H	33,94	H
B														
C														
D							31,20	H					35,97	H
E			21,26	H	28,05	H			23,02	H			29,81	H
F	27,72	H			24,51	H	23,54	H						
G	21,76	H					25,47	H						
H	31,28	H			27,08	H								
I	27,40	H												
K					24,21	H								

Tabelle 16: Auswertung Scherfestigkeit, NiAu, Hellblau

Scherfestigkeit [N/mm ²]	LP-Oberfläche, Alterungszustand, Lötprofil													
LP-Oberfläche	NiAu													
Vorbehandlung	keine Alterung						2x Reflow + 120°C für 2h							
Lotpaste/Lötprofil	Kuka		STD		Lahei		Galagalei		Kuka		STD		Lahei	
A	39,92	B	35,21	B	42,05	B			47,60	B				
B	45,35	B	40,28	B	42,53	B								
C	43,07	B	46,08	B	46,52	B								
D	46,50	B	49,81	B	46,45	B								
E	45,40	B												
F			39,79	B										
G			37,21	B	39,30	B								
H			40,78	B										
I			39,05	B	42,10	B								
K	49,32	B	42,14	B										

Tabelle 17: Auswertung Scherfestigkeit, NiAu, Blau

Scherfestigkeit [N/mm ²]	LP-Oberfläche, Alterungszustand, Lötprofil													
LP-Oberfläche	NiAu													
Vorbehandlung	keine Alterung						2x Reflow + 120°C für 2h							
Lotpaste/Lötprofil	Kuka		STD		Lahei		Galagalei		Kuka		STD		Lahei	
A														
B									30,81	S	24,55	S	26,52	S
C									23,17	S	24,20	S	30,06	S
D									27,20	S	29,35	S		
E											20,94	S		
F									24,11	S	21,58	S	28,54	S
G									26,38	S	30,09	S	21,91	S
H									19,43	S	20,50	S	19,18	S
I									20,90	S	21,66	S	25,72	S
K									24,09	S	22,70	S	19,59	S

Tabelle 18: Auswertung Scherfestigkeit, NiAu, Schwarz

Scherfestigkeit [N/mm ²]	LP-Oberfläche, Alterungszustand, Lötprofil													
LP-Oberfläche	CuOSP													
Vorbehandlung	keine Alterung						2x Reflow + 120°C für 2h							
Lotpaste/Lötprofil	Kuka		STD		Lahei		Galagalei		Kuka		STD		Lahei	
A			47,98	B			30,40	H	30,02	B	29,75	H	31,47	H
B	49,60	B	46,18	B	47,23	B			28,20	S	35,46	S	28,60	S
C	36,56	H	46,72	B	52,44	B			32,46	S	38,77	S	31,33	S
D	51,06	B	61,37	B	66,14	B			35,69	H	35,67	S	34,35	H
E	31,59	H	33,71	H	28,84	H			24,79	H	25,82	H	29,83	S
F			43,84	B					26,82	H	27,81	S	28,71	H
G	28,76	H	38,81	B	45,20	B			27,11	H	27,71	S	32,35	S
H			45,46	B					25,47	S	23,53	S	23,10	S
I	29,23	H	43,92	B	44,02	B			32,17	S	31,05	S	27,66	S
K			46,29	B					25,48	S	23,38	S	30,56	S

Tabelle 19: Auswertung Scherfestigkeit, CuOSP

Scherfestigkeit [N/mm ²]	LP-Oberfläche, Alterungszustand, Lötprofil													
LP-Oberfläche	CuOSP													
Vorbehandlung	keine Alterung						2x Reflow + 120°C für 2h							
Lotpaste/Lötprofil	Kuka		STD		Lahei		Galagalei		Kuka		STD		Lahei	
A							30,40	H					31,47	H
B														
C	36,56	H												
D									35,69	H			34,35	H
E	31,59	H	33,71	H	28,84	H			24,79	H	25,82	H		
F									26,82	H			28,71	H
G	28,76	H							27,11	H				
H														
I	29,23	H												
K														

Tabelle 20: Auswertung Scherfestigkeit, CuOSP, Hellblau

Scherfestigkeit [N/mm ²]	LP-Oberfläche, Alterungszustand, Lötprofil													
LP-Oberfläche	CuOSP													
Vorbehandlung	keine Alterung						2x Reflow + 120°C für 2h							
Lotpaste/Lötprofil	Kuka		STD		Lahei		Galagalei		Kuka		STD		Lahei	
A			47,98	B					30,02	B				
B	49,60	B	46,18	B	47,23	B								
C			46,72	B	52,44	B								
D	51,06	B	61,37	B	66,14	B								
E														
F			43,84	B										
G			38,81	B	45,20	B								
H			45,46	B										
I			43,92	B	44,02	B								
K			46,29	B										

Tabelle 21: Auswertung Scherfestigkeit, CuOSP, Blau

Scherfestigkeit [N/mm ²]	LP-Oberfläche, Alterungszustand, Lötprofil													
LP-Oberfläche	CuOSP													
Vorbehandlung	keine Alterung						2x Reflow + 120°C für 2h							
Lotpaste/Lötprofil	Kuka		STD		Lahei		Galagalei		Kuka		STD		Lahei	
A														
B							28,20	S	35,46	S	28,60	S		
C							32,46	S	38,77	S	31,33	S		
D									35,67	S				
E											29,83	S		
F									27,81	S				
G									27,71	S	32,35	S		
H							25,47	S	23,53	S	23,10	S		
I							32,17	S	31,05	S	27,66	S		
K							25,48	S	23,38	S	30,56	S		

Tabelle 22: Auswertung Scherfestigkeit, CuOSP, Schwarz

Aus den Untersuchungen ergeben sich die folgenden Ergebnisse.

Zusammenhang Bauteiltyp-Poren – Scherfestigkeit:

- Zeigt eine deutliche Bauteilabhängigkeit, sinnvoll können nur die „blauen“ R bewertet werden.
- Niedrigere Scherfestigkeiten sind auf Brüche in der BT-Metallisierung zurückzuführen.
- Vereinzelt sind Porausbrüche sichtbar, allerdings bei hohen Scherwerten.
- Es ist bei gleichen Komponenten und Legierungen aber verschiedenen Flussmitteln kein eindeutiger Unterschied zwischen Scherfestigkeit und Flussmittel ersichtlich.
- Lot D zeigt die höchste Scherfestigkeit.
- Mikrolegierte und niedrig Ag-legierte Lote zeigen vergleichbare (teilweise leicht höhere, teilweise leicht niedrigere) Scherfestigkeiten als die Standardlote.
- Es ist bei gleichen Komponenten und Flussmitteln aber verschiedenen Legierungen kein eindeutiger Unterschied zwischen Scherfestigkeit und Legierung ersichtlich.

Scherfestigkeit bei Berücksichtigung von:

Oberfläche:

- Es ist kein deutlicher Unterschied der Scherfestigkeit in Anhängigkeit von der LP-Oberfläche (NiAu oder CuOSP) ersichtlich.

Alterung:

- Wurde nicht mit blauen Widerständen untersucht.

Profil:

- Es ist kein deutlicher Unterschied der Scherfestigkeit in Anhängigkeit vom Lötprofil ersichtlich;
- Ausnahme Lot D auf CuOSP ohne Alterung, je heißer desto größere Scherfestigkeit

3.3.8 Phasenwachstum

Für die Auswertung des Phasenwachstums wurden die Bauteile R1210 geschliffen. Anhand der zahlreichen Querschliffbilder wird das Phasenwachstum vermessen und verglichen.

Die theoretische Betrachtung zum Phasenwachstum wird an Leiterplatten im Ausgangszustand, also mit einem einmaligen Lötprozess mit dem STD-Profil (1xReflow STD) und an Leiterplatten mit zusätzlich 5 weiteren Reflow-Durchgängen (6xReflow STD) durchgeführt.

Das diffusionsgesteuerte Wachstum intermetallischer Phasen wird durch die folgenden Formeln beschrieben.

$$\text{Phasenschichtdicke:} \quad d = k \cdot \sqrt{t} = \sqrt{k^2 \cdot t} \quad (2)$$

$$\text{Arrhenius:} \quad k(T) = k_0 \cdot \exp\left(-\frac{Q}{R \cdot T}\right) \quad (3)$$

R ... Gaskonstante $8,314 \frac{J}{mol \cdot K}$

Q ... Aktivierungsenergie

Beispiele von in der Vergangenheit experimentell ermittelten Koeffizienten k_0 und Q sind in Tabelle 23 dargestellt. Zu beachten ist allerdings, dass k_0 und Q für jede Oberfläche (Metall, Legierung) und jede Lotlegierung spezifisch zu ermitteln sind.

Oberfläche	k_0 [$m \cdot s^{-1/2}$]	Q [kJ/mol]	d (1xReflow) [μm]	d (6xReflow) [μm]
HAL Leiterplatte	14100	103	2.83	6.95
„Cu“ Bauelement	10400	110	0.41	0.99

Tabelle 23: Experimentell ermittelte Koeffizienten

Der Schichtdickenzuwachs durch 5 zusätzliche Reflowdurchgänge lässt sich nach Formel (2) wie folgt vereinfachen:

$$\frac{d(6xReflow)}{d(1xReflow)} = \sqrt{6} = 2.4 \quad (4)$$

Tabelle 24 zeigt ein Beispiel von in der Vergangenheit experimentell ermittelten Koeffizienten k_0 und Q und dem Schichtdickenzuwachs, in diesem Fall auf 150°C Temperaturlagerung bezogen. Dies zeigt, dass die zusätzlichen Reflowdurchgänge eine erhebliche Beschleunigung des Phasenwachstums in kurzer Zeit ermöglicht haben. Die in diesem Projekt verwendeten Leiterplatten mit CuOSP- und chemSn- Oberfläche liegen zwischen den in Tabelle 24 aufgeführten Daten.

Oberfläche	k_0 [$m \cdot s^{-1/2}$]	Q [kJ/mol]	Schichtdickenzuwachs durch zusätzliche Reflowprozesse
HAL Leiterplatte	14100	103	+5 x STD Peak entspricht 1400h @ 150°C
„Cu“ Bauelement	10400	110	+5 x STD Peak entspricht 2800h @ 150°C

Tabelle 24: Experimentell ermittelte Koeffizienten für Schichtdickenzuwachs

Für das berechnete Phasenwachstum durch Diffusion nach Arrhenius ergibt sich für die „HAL“ Beispieldaten die Abbildung 98. Dabei wird lediglich der Temperaturverlauf im Peak berücksichtigt, niedrigere Temperaturen sind nahezu vernachlässigbar.

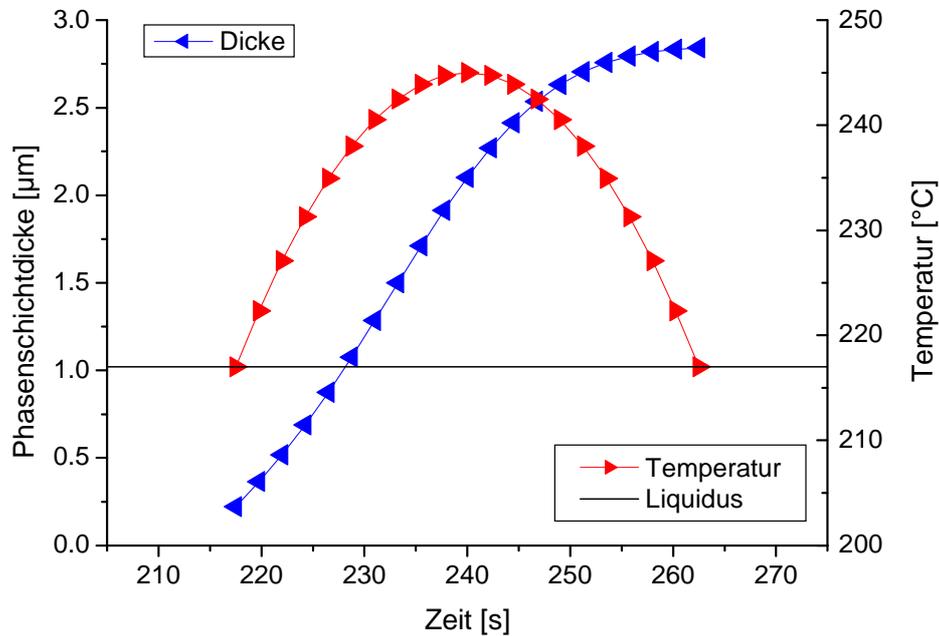


Abbildung 98: Phasenwachstum nur durch Diffusion (Arrhenius)

Das weitere Phasenwachstum durch Diffusion (Arrhenius) im folgenden Peak für „HAL“ Beispieldaten ist in Abbildung 99 dargestellt. Dabei sind allerdings folgende Vorgänge nicht berücksichtigt:

- Bei einem Temperaturanstieg wird im flüssigen Lot ein Teil der Intermetallischen Phase aufgelöst.
- Ein Temperaturabfall bewirkt das Abscheiden bzw. Ankristallisieren der Intermetallischen Phase.

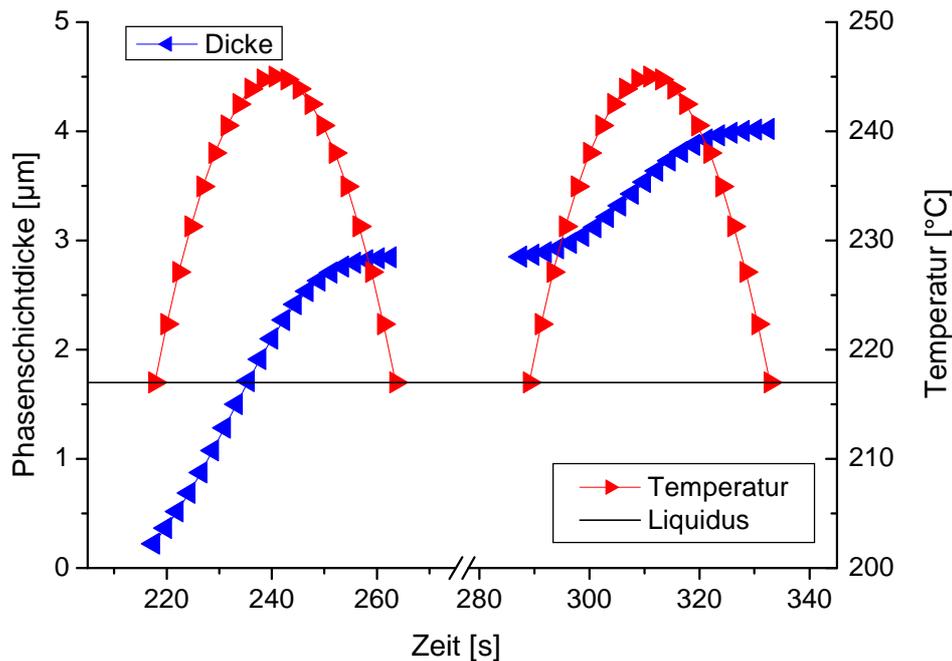


Abbildung 99: Weiteres Phasenwachstum

Das Vermessen der Phasenschichtdicke im Schliffbild wird wie in Abbildung 100 durchgeführt. Die Skizze zeigt die Definition der „mittleren Dicke“ Fläche/Länge (A/L).

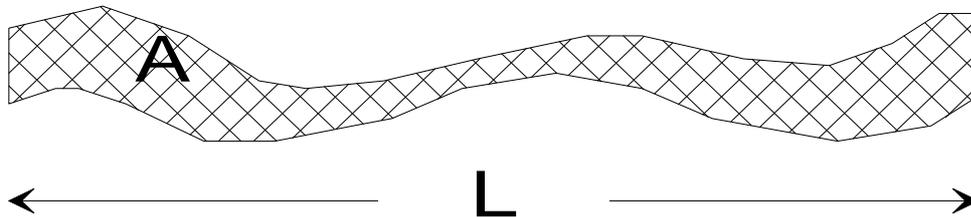
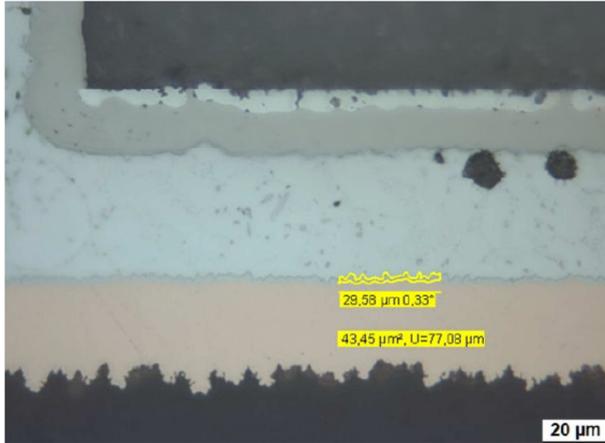


Abbildung 100: Skizze zur Definition der „mittleren Dicke“

Während der Messungen der CuOSP-Leiterplatten ist zu beobachten, dass nach 1xReflow eine Phasenschichtdicke von ca. $1\mu\text{m}$ bis $1,5\mu\text{m}$ und nach 6xReflow ca. $2\mu\text{m}$ bis $3\mu\text{m}$ entstanden ist. Die Phase besteht nahezu ausschließlich aus Cu_6Sn_5 -Phasen, ähnlich bei chemSn. Überwiegend ist weniger Phasenzuwachs als theoretisch zu erwarten (Faktor 2,4) aufgetreten. Der Grund ist wahrscheinlich das Auflösen bzw. Ankristallisieren der Intermetallischen Phase.

Beispielbilder für die Vermessung auf CuOSP-Oberfläche zeigen die folgenden Abbildungen. Abbildung 101 zeigt die Querschliffbilder an einer CuOSP-Leiterplatte mit Lot A. Hier ist generell ein vermehrtes Anwachsen von Cu-Phasen am Bauteil (Ni) zu beobachten.

1xReflow STD



6xReflow STD

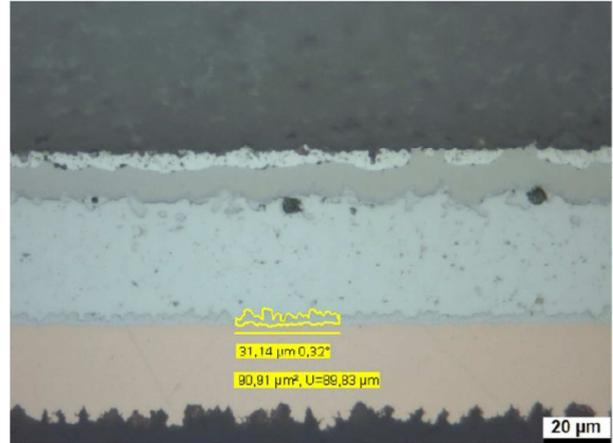
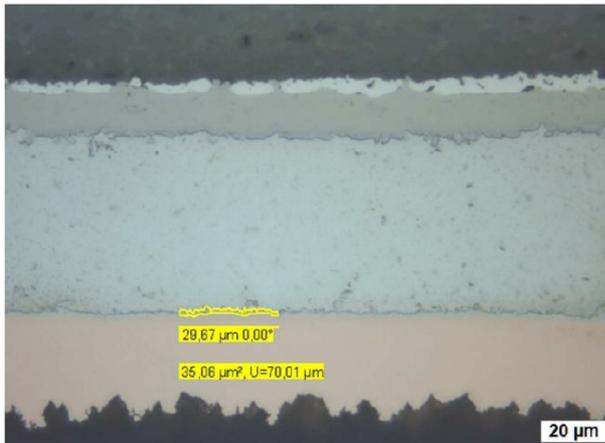


Abbildung 101: Querschliffbilder CuOSP, Lot A

Abbildung 102 zeigt die Bilder für das Lot F. Der geringe Anteil an Legierungselementen im Lot führt zu vermehrten Phasenteilchen im Lotgefüge (Auflösen entsprechend der Löslichkeit in der Schmelze).

1xReflow STD



6xReflow STD

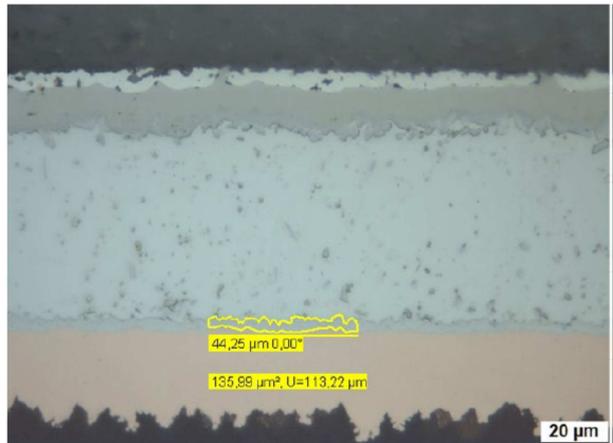
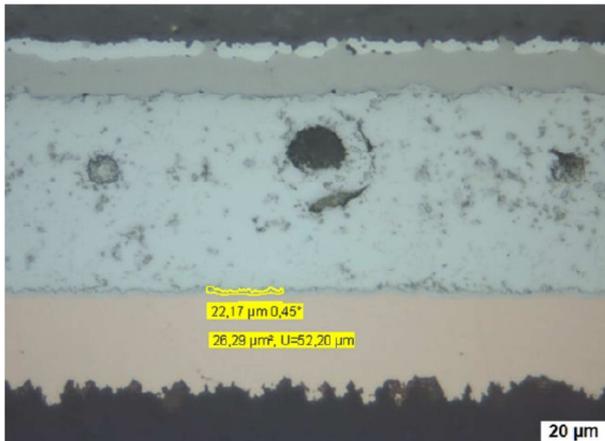


Abbildung 102: Querschliffbilder CuOSP, Lot F

Abbildung 103 zeigt die Messung im Lot D. Der hohe Anteil an Legierungselementen im Lot führt zu kaum verändertem Lotgefüge.

1xReflow STD



6xReflow STD

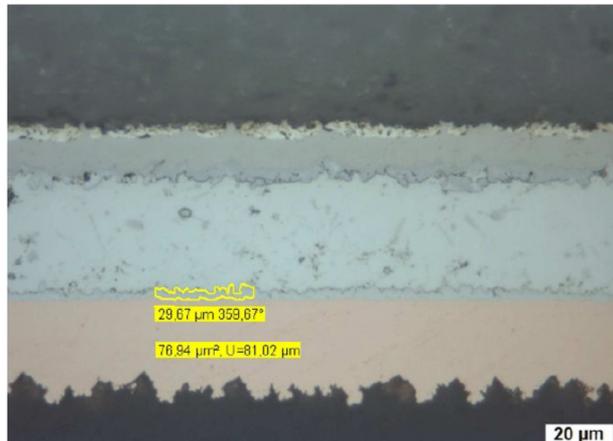


Abbildung 103: Querschliffbilder CuOSP, Lot D

Die Auswertung der Messungen an dem Bauteil R1210 ergibt für die CuOSP-Oberfläche das Diagramm aus **Fehler! Verweisquelle konnte nicht gefunden werden..**

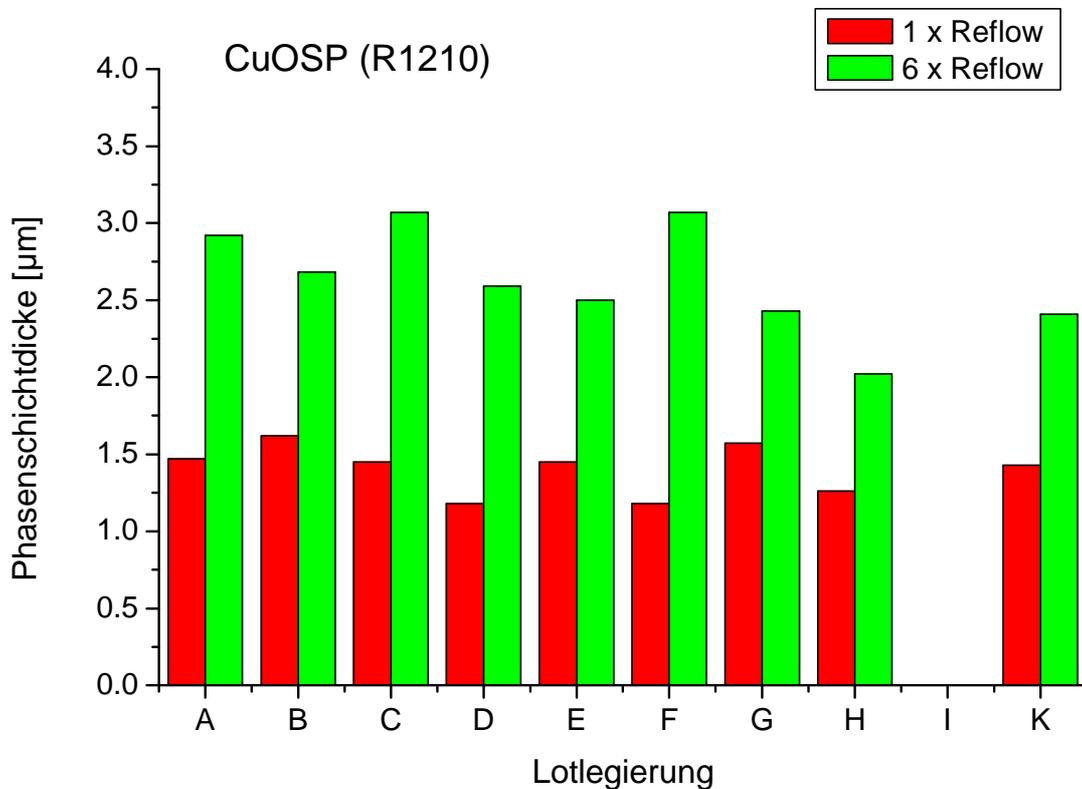
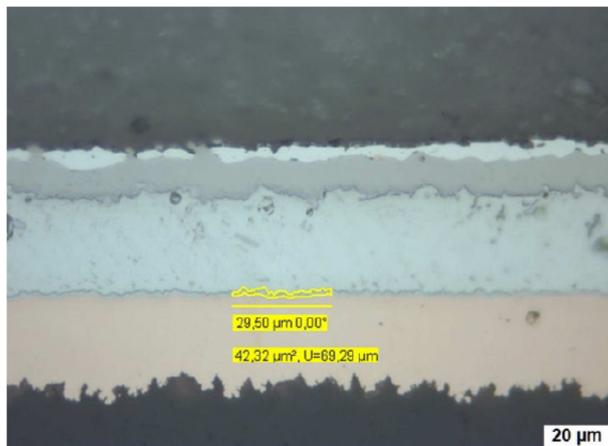


Abbildung 104: Phasenschichtdicke für CuOSP

Abbildung 105 zeigt die Messungen auf chemSn-Oberfläche und dem Lot A. Das Phasenwachstum auf chemSn erscheint vergleichbar mit dem auf CuOSP.

1xReflow STD



6xReflow STD

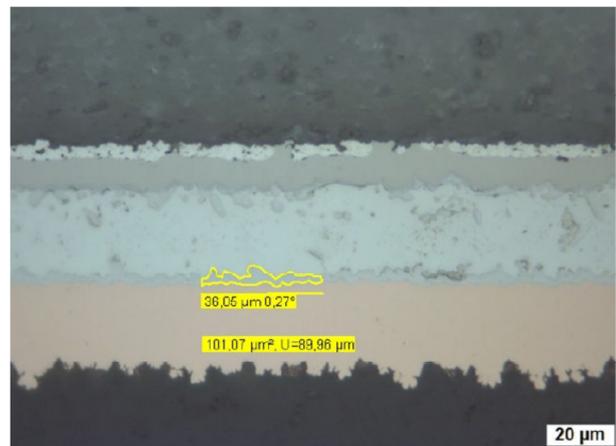


Abbildung 105: Querschliffbilder chemSn, Lot A

In Fehler! Verweisquelle konnte nicht gefunden werden. sind die Ergebnisse für die chemSn-Oberfläche aufgeführt.

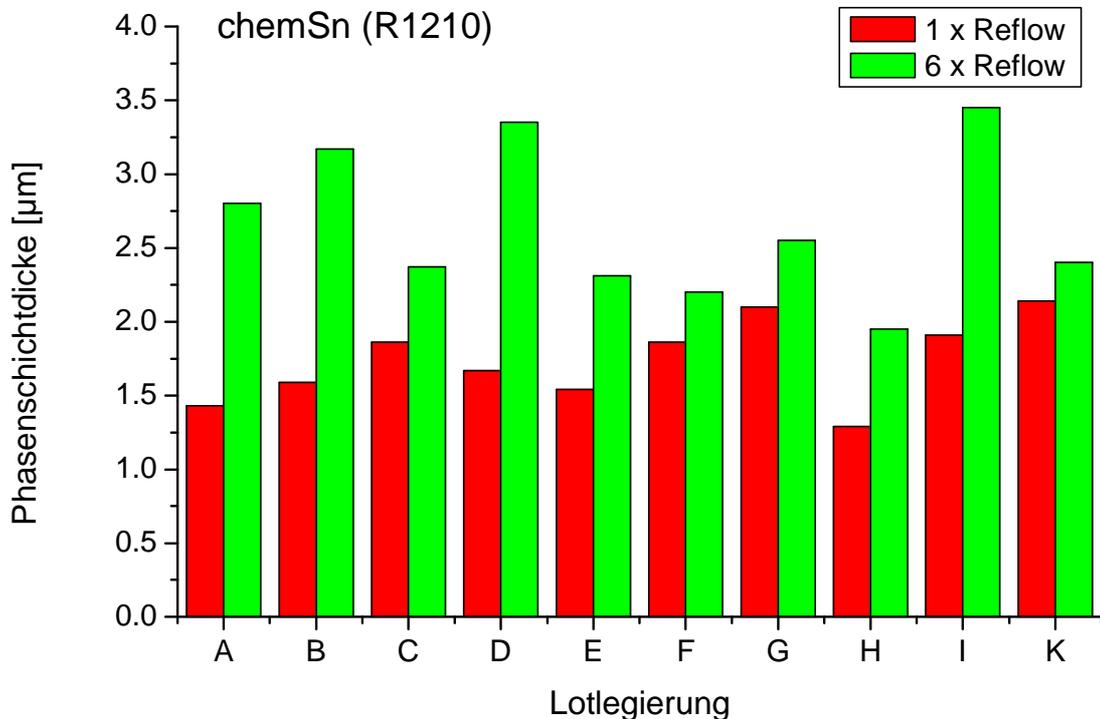
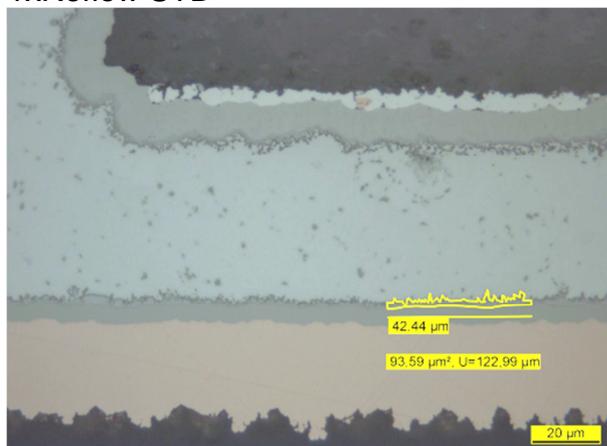


Abbildung 106: Phasenschichtdicke für chemSn

Abbildung 107 zeigt die Vermessung auf der NiAu-Oberfläche mit Lot G. Auffällig ist hier, dass wenig Kupfer im Lot mit 6xReflow zu spießigem Phasenwachstum führt. Besonders ausgeprägt ist dieses Wachstum direkt am R1210-Bauteil, siehe rote Markierung.

1xReflow STD



6xReflow STD



Abbildung 107: Querschliffbilder NiAu, Lot G

Für die NiAu-Oberfläche sind die Messungen in Abbildung 108 dargestellt. Wegen des „spießigem“ Intermetallischen Phasenwachstums ist es hier nicht sinnvoll weiter auszuwerten.

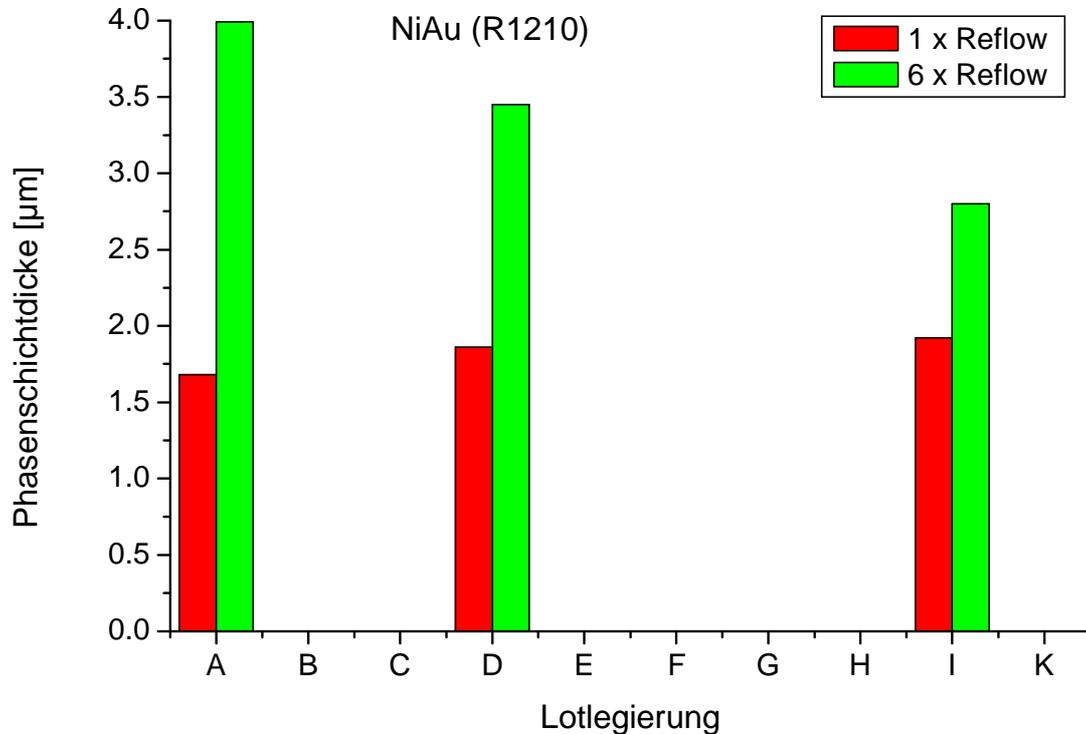


Abbildung 108: Phasenschichtdicke für NiAu

Der Mittelwert über alle ausgewerteten Lote ist in Tabelle 25 übersichtlich dargestellt.

Mittelwerte (alle Lote)	Schichtdicke [µm] 1xReflow	Schichtdicke [µm] 6xReflow
CuOSP	1,40	2,63
chemSn	1,73	2,71
NiAu (nur 3 Lot)	1,82	3,41

Tabelle 25: Mittelwerte der Schichtdickenmessungen

Zusammengefasst lässt sich sagen, dass mehrfache Reflowprozesse unkritisch hinsichtlich des Phasenwachstums sind. Auf der Nickel-Oberfläche des Bauteils ist ein „Anwachsen“ von Kupfer-Phasen zu sehen. Das Phasenwachstum auf chemSn-Oberfläche erscheint vergleichbar mit dem auf CuOSP.

4 Diskussion und Bewertung der Ergebnisse

4.1 Porenauswertung

Das Ziel der Porenanalyse war es, einen Analyse- und Auswertealgorithmus zu finden, mit dem der Porenanteil von Lötstellen beliebiger zweipoliger Komponenten automatisch quantitativ beurteilt werden kann. Die Untersuchung der Porenauswertung erfolgte stellvertretend an dem Bauelementtyp R0805. Es ist gelungen, eine quantitative Porenanalyse an Lötstellen eines zweipoligen SMD-Widerstands durchzuführen. Allerdings ist der Aufwand hierfür beträchtlich und das Verfahren eignet sich daher nicht uneingeschränkt für jede Fragestellung.

Für die Aussagekraft der Ergebnisse ist folgende Einschränkung zu machen:

Die Untersuchung stellt den Zusammenhang von Poren in Lötstellen zwischen einem Komponententyp eines Bauteilherstellers, verschiedenen Oberflächen und Alterungszuständen der Leiterplatten eines Leiterplattenherstellers und verschiedenen Lötprofilen her.

Es ist bekannt, dass der Porengehalt in Lötstellen stark von der Reaktion der eingesetzten Flussmittelmischung einer Lotpaste mit den Metallisierungsflächen von Bauelementen und Leiterplatten abhängt. Eine Abhängigkeit vom Lötprofil ist bei manchen Lotpasten festzustellen. Das bedeutet, dass Lötstellen verschiedener Bauteile auf demselben Produkt bei gleichen Prozessbedingungen unterschiedliche Porengehalte aufweisen können. Während sich z.B. bei zweipoligen Komponenten durch optimierte Prozessbedingungen nahezu porenfreie Lötstellen ergeben, kann der Porenanteil an BGAs oder Bauteilen mit Masseflächen deutlich über 25% liegen. Eine generell übertragbare Bewertung der Porenanalyse an einem passiven Bauelement auf die gesamte gelötete Baugruppe mit IC-Komponenten und Bauteilen aus der Leistungselektronik ist daher nicht möglich.

Ebenso ist eine generell übertragbare Bewertung der Porenanalyse von einzelnen Bauteiltypen auf andere Leiterplattenoberflächen (auch gleiche Leiterplattenoberflächen anderer Leiterplattenhersteller) und andere bzw. gleiche Bauteiltypen anderer Bauteilhersteller mit möglicherweise anderen Oberflächenmetallisierungen demzufolge nicht möglich.

Eine Optimierung auf einen geringen Porenanteil aller Lötstellen auf der gesamten Baugruppe kann derzeit nur mit einem Vakuumlötprozess sicher realisiert werden.

Für die vorliegende Untersuchung lässt sich sagen, dass die untersuchten niedrig-Ag legierten Lotpasten und die mikrolegierten Lotpasten kein signifikant schlechteres Porenbild als die Standard SAC-Lotpasten zeigen.

4.2 Solder Ball Test

Alle Lotpasten schmelzen im Solder Ball Test unter allen untersuchten Prozessbedingungen zu einer Lotkugel zusammen ohne Tochterkugeln zu bilden.

Zwischen den untersuchten niedrig-Ag legierten Lotpasten, den mikrolegierten Lotpasten und den Standard SAC-Lotpasten wurden keine signifikanten Unterschiede festgestellt.

4.3 Lollipop / Lotausbreitung

Die quantitative Untersuchung zum Benetzungsverhalten erfolgte anhand der Lotausbreitung auf Lollipopstrukturen. Auf den 1,0mm breiten Benetzungsstrukturen sind die (geringen) Unterschiede in der Lotausbreitungslänge zwischen den verschiedenen Lotpasten (Legierungen) wenig aussagekräftig. Die Auswertung konzentrierte sich deshalb auf die 0,5mm breiten Strukturen.

Die Lotausbreitung auf der Leiterplattenoberfläche chemSn ist im Zustand ohne Alterung bei den untersuchten Standard SAC-Lotpasten am größten. Die untersuchten niedrig-Ag legierten und mikrolegierten Lotpasten weisen zwar eine geringere Lotausbreitung auf, die aber immer noch als sehr gut bewertet wird. Auf einer durch zweimaligen Reflow-Lötprozess gealterten chemSn Oberfläche ist jedoch unabhängig von der eingesetzten Lotpaste, nur noch sehr eingeschränkt eine Lotausbreitung festzustellen, Ausnahme sind die Lote A und D. Eine weitere Alterung bewirkt keine weitere signifikante Abnahme der Lotausbreitung.

Die Lotausbreitung auf der Leiterplattenoberfläche NiAu ist im Zustand ohne Alterung bei allen untersuchten Lotpasten gut bis sehr gut und verringert sich nach Alterung deutlich weniger als auf den Oberflächen chemSn und CuOSP.

Eine messbare Lotausbreitung ist auf der CuOSP-Oberfläche nur bei Lot D festzustellen. Alle anderen untersuchten Lotpasten zeigen unter allen Prozessbedingungen keine signifikante Lotausbreitung über den bedruckten Bereich hinaus.

Auf den Leiterplattenoberflächen chemSn und NiAu stellt sich ohne Alterung die Lotausbreitung abhängig vom Lötprofil ein, je wärmer desto größer ist die Lotausbreitung (Ausnahme Lot H auf chemSn). Auf CuOSP ist bis auf die Ausnahme Lot D nahezu keine Änderung der Lotausbreitung in Abhängigkeit des Lötprofils festzustellen. Nach Alterung ist auf der NiAu Oberfläche bei tendenziell kälteren Lötprofilen eine größere Lotausbreitung zu beobachten.

Bei gleicher Lotlegierung ist ein Einfluss der Flussmittelformulierung auf die Lotausbreitung sichtbar. Diese wird zusätzlich von der Leiterplattenoberfläche und dem Alterungszustand der Leiterplatten beeinflusst, detaillierte Ergebnisse siehe Projektabschlusspräsentation.

Der geringe Unterschied bei der Lotausbreitung von mikro- und niedrig Ag-legierten gegenüber den Standard SAC-Lotlegierungen stellt keinen Nachteil dar.

4.4 Tombstones

Tombstones wurden bei Widerständen der Baugröße 0603 und größer bei den durchgeführten Untersuchungen nicht beobachtet. Bei der Baugröße 0402 traten diese nur vereinzelt auf, waren aber gehäuft bei der Baugröße 0201 zu beobachten. Tombstones traten verstärkt an thermisch ungleichen Leiterplatten-Padanbindungen auf, wenn bedingt durch die Durchlaufrichtung im Reflowofen die massearmen Padanschlüsse zuerst erwärmt wurden.

Das Auftreten von Tombstones ist stark abhängig vom Lotpastendruckversatz. Ein Versatz unter 100µm in Längsrichtung führte nur sehr vereinzelt zu Tombstones, bei 100µm entstehen diese häufiger und bei Versatz über 100µm sehr oft. Hierbei wurden die Bauteile jeweils ohne Versatz bestückt.

Die Untersuchungen ergeben, dass die Flussmittelmischung bei ungünstigen Prozessparametern einen signifikanten Einfluss auf die Entstehung von Tombstones haben kann. Dies lässt sich deutlich an den Flussmittelvarianten FM 2 und FM 1 erkennen. Trotz identischer Lotlegierungen zeigen die entsprechenden Lotpasten deutliche Unterschiede beim Tombstoning. Die Flussmittelformulierung FM 1 erweist sich unabhängig von der Legierung als gut geeignet um Tombstoning entgegenzuwirken.

Der Einfluss des Lötprofils auf Tombstones ist Lotpasten abhängig und schwankt von wenig (Lot C) bis deutlich (Lot D). Die Flussmittel enthalten laut Klassifizierung die gleiche Aktivierung. Es wird erwartet, dass die Lotpasten, die einen Schmelzbereich aufweisen (z.B. Lot D) ein positives Tombstoningverhalten zeigen. Da dies so nicht ersichtlich ist, hat hier vermutlich die Flussmittelformulierung einen dominanten Einfluss.

Es zeigt sich eine Abhängigkeit des Tombstoningverhaltens von der Leiterplattenoberfläche. Im Ausgangszustand ohne Alterung weist die Leiterplattenoberfläche CuOSP die niedrigste Tombstoningrate auf, gefolgt von chemSn, NiAu schneidet am schlechtesten ab. NiPdAu ist mit NiAu vergleichbar. Nach Alterung ist CuOSP besser als NiAu, für chemSn liegen keine Ergebnisse vor.

4.5 Scherfestigkeit

Im Ausgangszustand der Leiterplatten erreichen alle untersuchten Lotpasten den in der Elektronikfertigung aus Erfahrungswerten angesetzten Grenzwert von 20 N/mm².

4.6 Phasenwachstum

Die Fragestellung, ob sich die Phasenausbildung bei mikrolegierten bzw. niedrig Aglegierten Loten signifikant von denen der „Standardlegierungen“ unterscheidet wurde anhand einer umfangreichen Querschliffanalyse untersucht. Hierbei wurden neben den normalen Lötprozessen mit den „Standard“-Lötparametern auch extreme Prozessparameter untersucht. Insbesondere die Belastung mit Mehrfachlötprozessen, wie sie durch den Baugruppenfertigungsprozess (2maliges Reflowlöten) und anschließende Reworkprozesse erfolgen können, wurde nachgestellt, indem die Baugruppen 6x einen Lötprozess durchliefen.

Hierzu lässt sich zusammengefasst sagen, dass mehrfache Reflowprozesse unkritisch hinsichtlich des Phasenwachstums sind. Auf der Nickel-Oberfläche des Bauteils ist ein „Anwachsen“ von Kupfer-Phasen zu sehen. Das Phasenwachstum auf chemSn-Oberfläche erscheint vergleichbar mit dem auf CuOSP. Signifikante Unterschiede im Phasenwachstum konnten nicht beobachtet werden.

5 Verwendung der Zuwendung

5.1 Personaleinsatz

Im Rahmen des Vorhabens wurde wissenschaftlich-technisches Personal (A.1) in einem Umfang von 23,01 Mannmonaten eingesetzt.

5.2 Gerätebeschaffung

Geräte wurden gemäß Finanzierungsplan nicht angeschafft.

5.3 Leistungen Dritter

Leistungen Dritter wurden gemäß Finanzierungsplan nicht in Anspruch genommen.

5.4 Notwendigkeit und Angemessenheit der geleisteten Arbeit

Die geleisteten Arbeiten waren notwendig und angemessen. Da seitens der Industrie der Wunsch geäußert wurde, auf die Untersuchung sehr kleiner Komponenten (Baugröße 01005) und die eingeplanten Benetzungskraftwaagenmessungen zu verzichten, hat sich der Untersuchungsaufwand und damit auch der Personalaufwand gegenüber der Planung verringert.

6 Umsetzung der Ergebnisse in die Industrie, Ergebnistransfer

6.1 Spezifische Transfermaßnahmen während der Laufzeit des Vorhabens

Die Zwischenergebnisse des Projektes wurden laufend den Mitgliedern des PA mitgeteilt. Hierzu fanden 4 PA-Sitzungen während der Projektlaufzeit statt, eine weitere ist im Rahmen einer Projektnachbesprechung geplant. Des Weiteren wurde im zuständigen DVS Fachausschuss FA10 „Mikroverbindungstechnik“ regelmäßig über den aktuellen Projektstand berichtet, siehe Tabelle 26.

Maßnahme A:	Ziel / Bemerkung	Rahmen	Datum / Zeitraum
Projektantrag an Mitglieder des PA verteilen	Übermittlung der vollständigen Projektinformationen	A1: Projektbegleitender Industrieausschuss	Januar 2014
Maßnahme B: PA-Treffen	Information des PA Projektvorstellung und Diskussion Vorstellung der Ergebnisse, Diskussion und Festlegung weiteres Vorgehen Ergebnispräsentation und Diskussion	Projektbegleitender Industrieausschuss B1: Kick-Off-Meeting B2: PA-Sitzung B3: PA-Sitzung B4: PA-Sitzung, Abschlussmeeting B5: PA-Sitzung, Nachbesprechung	Februar 2014 März 2015 August 2015 November 2015 Geplant Q2 2016
Maßnahme C: AK-Sitzung	Information der DVS Schriftlicher und mündl. Zwischenbericht, Diskussion Schriftlicher und mündl. Abschlussbericht, Diskussion	C1: Fachausschuss FA10 „Mikroverbindungstechnik“ des DVS	Q2+Q4 2014 Q2+Q4 2015 Q4 2016 (nach Laufzeitende)

Tabelle 26: Transfermaßnahmen für die direkt am PA beteiligten Firmen und die Forschungsvereinigung
Q2... Quartal 2, Q4... Quartal 4

6.2 Spezifische Transfermaßnahmen nach Laufzeitende des Vorhabens

Nach Laufzeitende werden die Ergebnisse zügig einem breiten Publikum zugänglich gemacht, siehe Tabelle 27 bis Tabelle 29. Hierzu werden verschiedene Transfermaßnahmen ergriffen, die sich bereits bei der Durchführung früherer Projekte bewährt haben. Die Ergebnisse werden auf Tagungen, Veranstaltungen, wie Technologietagen und Seminaren sowie im Rahmen von Schulungs- und Weiterbildungsmaßnahmen verbreitet.

Zusätzlich sollen die Projektergebnisse der Öffentlichkeit über Publikationen zugänglich gemacht werden. Allgemein sollen die Multiplikatoren von Verbänden wie DVS (Deutscher Verband für Schweißen und angewandte Verfahren e.V.), FED (Fachverband Elektronik-Design), ZVEI (Zentralverband Elektrotechnik- und Elektronikindustrie e.V.) und VDI (Verein Deutscher Ingenieure) genutzt werden.

Des Weiteren besteht die Absicht, potenziell interessierte Unternehmen gezielt anzusprechen, um die Ergebnisse und Anwendungsempfehlungen auf deren Produkte zu übertragen. Dies kann z.B. durch eine Demonstration im ISIT-Applikationslabor und anschließende Prozessübertragung auf die Fertigungsumgebung des Unternehmens erfolgen.

Maßnahme D:	Ziel / Bemerkung	Rahmen	Datum / Zeitraum
Link zum Abschlussbericht			April 2016
	Veröffentlichung des Abschlussberichts im Internet	D1: Homepage des ISIT und des IFAM D2: Technische Informationsbibliothek (TIB)	Juni 2016
Maßnahme E:	Veröffentlichung in Fachzeitschriften	E1: Veröffentlichung in der DVS-Zeitschrift „Schweißen und Schneiden“	Q3 2016
Publikationen		E2: DVS Jahrbuch 2015	Q3 2016 Q4 2016
	Veröffentlichung in der Fachzeitschrift PLUS	E3: Fachzeitschrift für Elektronikfertigung	Q1 2017
	Veröffentlichung in EPP, Productronic	E4: Platzierung von Beiträgen in Kennzifferzeitschriften	

Tabelle 27: Weitere Transfermaßnahmen
Q1... Quartal 1, Q3... Quartal 3, Q4... Quartal 4

Maßnahme F: Vorträge	Ziel / Bemerkung	Rahmen	Datum / Zeitraum
	Ergebnistransfer in die Wirtschaft		
	erwartete Teilnehmerzahl ca. 50	F1: DVS Tagung Weichlöten 2017	Feb.2017
	erwartete Teilnehmerzahl ca. 30	F2: ISIT-Seminar zur Baugruppenfertigung	März 2017
	erwartete Teilnehmerzahl ca. 35	F3: Fachforum auf der SMT	April 2017
	Fachforum mit ca. 60 EMS-Firmen	F4: Hamburger Löt-zirkel	Mai 2017
	erwartete Teilnehmerzahl ca. 150	F5: Tech.seminar "Wir gehen in die Tiefe"	Juni 2017
	erwartete Teilnehmerzahl ca. 3x50	F6: Technologietage verschiedener Firmen (u.a. Rehm, Koenen, ASYS, DEK)	Ab Q2 2017
	erwartete Teilnehmerzahl ca. 35	F7: FED-Regional-gruppentreffen	Q2 2017
	erwartete Teilnehmerzahl ca. 300	F8: FED-Konferenz	Sept. 2017
	erwartete Teilnehmerzahl ca. 20	F9: VDI/VDE AK „Prüftechniken“	Q4 2017
	erwartete Teilnehmerzahl ca. 20	F10: FED AK „Baugruppe“	Q4 2017
	erwartete Teilnehmerzahl ca. 200	F11: Fachtagung der DVS/GMM „ EBL 2018“	Q1 2018

Tabelle 28: Weitere Transfermaßnahmen
Q1... Quartal 1, Q2... Quartal 2, Q4... Quartal 4

Maßnahme G:	Ziel / Bemerkung	Rahmen	Datum / Zeitraum
Beratung der Industrie durch die Forschungsstelle basierend auf den Forschungsergebnissen	Maßgeschneiderter Ergebnistransfer in die Wirtschaft	H1: gezielte Ansprache potenziell interessierter Unternehmen H2: In-House Seminare H3: Demonstration im ISIT-Applikationslabor, anschließende Prozessübertragung auf das Unternehmen	Ab Q4 2016 Ab Q4 2016 Ab Q4 2016

Tabelle 29: Weitere Transfermaßnahmen
Q4... Quartal 4

Das dargestellte Transferkonzept erscheint realistisch. Insbesondere vor dem Hintergrund, dass das Fraunhofer ISIT seit mehr als 18 Jahren auf dem Arbeitsgebiet der Prozessoptimierung, Fertigung und Bewertung von elektronischen Baugruppen tätig ist und einen breit gefächerten industriellen Kundenkreis, zu dem viele KMU zählen, aufweist. Zu den Dienstleistungsangeboten des ISIT gehören seit dem gleichen Zeitraum Schulungsmaßnahmen in Form spezieller In-House Seminare als auch wiederkehrende Seminare und Technologietage zu verschiedensten Themenbereichen. In diesem Umfeld können die Ergebnisse gezielt verbreitet werden.

Die im PA beteiligten Firmen sind stark an den Ergebnissen interessiert und können diese in die Optimierung eigener Produkte und Prozesse einfließen lassen.

Eine Übertragung der Ergebnisse in die Industrie ist somit möglich und eine Umsetzung / Anwendung mittelfristig zu erwarten.

7 Zusammenfassung und Ausblick

Im Rahmen des Forschungsvorhabens wurde in enger Abstimmung mit den Firmen des beteiligten PA die systematische Untersuchung zur Erhöhung der Lötsicherheit beim Einsatz mikro- und niedrig Ag-legierter Lote in der Fertigung elektronischer Baugruppen durchgeführt. Hierbei wurde die Auswirkung von Leiterplattenoberflächen und -alterung auf das Lötverhalten dieser Lotpasten in Abhängigkeit des Lötprofils untersucht.

Sowohl mikrolegierte als auch niedrig Ag-legierte Lote lassen sich gut verarbeiten. Es gibt auch nach mehrfachen Reflowprozessen keine signifikanten Auffälligkeiten in der Phasenausbildung.

Die Lotausbreitung ist von der Metallisierung der Leiterplatte, ihrem Alterungszustand und dem Lötprofil abhängig. Lötprofile, die gemäß Herstellervorgaben mittig im Lötprozessfenster liegen, sind zu empfehlen. Bei kurzen Lötprofilen besteht die Tendenz, dass das Lot unzureichend fließt und wenig benetzt. Lange und heiße Profile dagegen sind aufgrund der hohen thermischen Belastung für die Leiterplatte und Bauelemente nur eingeschränkt zu empfehlen. Der geringe Unterschied bei der Lotausbreitung von mikro- und niedrig Ag-legierten gegenüber den Standard SAC-Lotlegierungen stellt keinen signifikanten Nachteil dar.

Eine Flussmittelabhängigkeit konnte nachgewiesen werden. Dabei zeigt sich, dass Vorteile im Benetzungsverhalten und der Scherfestigkeit zu Nachteilen beim Tombstoning führen können. Die Untersuchungen ergeben, dass die Flussmittelmischung bei ungünstigen Prozessparametern einen dominanten Einfluss auf die Entstehung von Tombstones haben kann. Eine Flussmittelformulierung erweist sich unabhängig von der Legierung als gut geeignet, um Tombstoning entgegenzuwirken. Die untersuchten Lotlegierungen mit größeren Schmelzbereichen weisen kein eindeutig besseres Tombstoningverhalten auf. Es zeigt sich eine Abhängigkeit der Tombstonings von der Leiterplattenoberfläche.

Nachdem den untersuchten Lotpasten eine gute Verarbeitungsfähigkeit nachgewiesen wurde, muss die Zuverlässigkeit dieser Lote untersucht werden.

Der wissenschaftlich-technische Nutzen liegt in dem Erkenntnisgewinn zur Verarbeitung von mikrolegierten und niedrig Ag-legierten Loten.

Der innovative Beitrag liegt in der Weiterentwicklung des Reflow-Lötverfahrens durch die systematische Untersuchung des Zusammenhanges von Prozessparametern im Grenzbereich und der daraus resultierenden Lötsicherheit bei der Verwendung mikrolegierter und niedrig Ag-legierter Lotpasten.

Insbesondere KMU können so in ihrer Fertigung sichere, kosteneffiziente Fertigungsprozesse für den Einsatz mikro- und niedrig Ag-legierter Lote etablieren und damit Einsparpotentiale nutzen. Erhöhte Verfahrenssicherheit und damit verbunden erhöhtes Vertrauen in das Fertigungsergebnis verstärkt die Kundenbindung und damit die Wettbewerbsfähigkeit der KMU. Damit verbunden sind eine Erhöhung der Wertschöpfung und ein großes Potenzial zur Kosteneinsparung. Dies festigt die Marktposition von KMU.

Das Ziel des Vorhabens wurde erreicht.

8 Literaturverzeichnis

- [1] „Richtlinie 2002/95/EG zur Beschränkung der Verwendung bestimmter gefährlicher Stoffe in Elektro- und Elektronikgeräten vom 27.01.2003“.
- [2] „Richtlinie 2011/65/EU zur Beschränkung der Verwendung bestimmter gefährlicher Stoffe in Elektro- und Elektronikgeräten (Neufassung) vom 08.06.2011“.
- [3] „Mikrolegierte Lote, Kruppa, Dr. Werner, Stannol GmbH, Vortrag auf der 15.FED-Konferenz in Bremen“.
- [4] „Das Projekt INNOLOT wurde mit Mitteln des BMBF unter dem Förderkennzeichen 03N3083M gefördert“.
- [5] „IPC-A-610F Abnahmekriterien für elektronische Baugruppen“.
- [6] „Das Projekt INNOLOT wurde mit Mitteln des BMBF unter dem Förderkennzeichen 03N3083M gefördert“.